

ВВЕДЕНИЕ

Микроэлектроника - современное направление электроники, включающее исследование, конструирование и производство интегральных схем (ИС) и радиоэлектронной аппаратуры на их основе. Основной задачей микроэлектроники является создание микроминиатюрной аппаратуры с высокой надежностью и воспроизводимостью, низким энергопотреблением и высокой функциональной сложностью.

Успехи в конструировании и технологии позволили изготавливать в едином технологическом цикле целые функциональные узлы, которые позволяют из состава изделий полностью или частично исключать электрорадиодетали и приборы.

Одним из наиболее важных технологических приемов микроэлектроники является интегральная технология, дающая возможность на одной пластине создавать группы схемно-соединенных между собой элементов. Используя интегральную технологию, можно изготавливать схемы на высокопроизводительных автоматизированных установках, одновременно выпуская значительное количество идентичных по параметрам функциональных узлов.

Функциональные узлы, выполненные по интегральной технологии, называют **интегральными микросхемами** (ИМС) или просто **микросхемами**.

Основные преимущества интегральных микросхем по сравнению с аналогичными схемами на дискретных компонентах - малые габариты, малая масса и повышенная механическая прочность. При их производстве требуются меньшие затраты за счет применения высокопроизводительного автоматизированного оборудования, возможно существенное сокращение ручного труда и получение лучших характеристик схем благодаря идентичности параметров компонентов. Повышенная надежность за счет уменьшения количества сварных соединений, автоматизации технологических операций и снижения вероятности выхода из строя отдельных элементов, изготовленных в едином технологическом цикле. При эксплуата-

ции таких приборов без существенных затрат может быть введено резервирование, что повышает надежность их работы.

Следует подчеркнуть, что в микроэлектронике используются те же теоретические положения, что и в электронных узлах, выполненных на дискретных компонентах. Однако с ее развитием изменился подход к схемотехническому решению отдельных функциональных узлов и устройств. При интегральной технологии значительное увеличение числа активных компонентов существенно не изменяет стоимости изделий. Поэтому используют возможность улучшения каких-либо параметров путем введения дополнительных активных или пассивных элементов.

Принципиальные схемы ИС значительно сложнее своих аналогов, выполненных на дискретных компонентах.

Данное учебное пособие написано на основе курса лекций по дисциплине «Физические основы микроэлектронных приборов и интегральных схем», читаемого студентам третьего курса Воронежского государственного технического университета, и полностью соответствует требованиям Федерального государственного образовательного стандарта высшего образования по направлению 11.03.04 «Электроника и нанoeлектроника» (направленность «Микроэлектроника и твердотельная электроника»).

1. ОСНОВНЫЕ ПРИНЦИПЫ И ПОНЯТИЯ МИКРОЭЛЕКТРОНИКИ

1.1. Основные термины и определения

Микроэлектроника - раздел электроники, занимающейся разработкой, изготовлением и использованием электронных устройств с минимально возможными габаритами и высокой надежностью, изготавливаемых на основе интегрально-групповой технологии.

Интегральная технология - приемы изготовления большого числа изделий в едином технологическом процессе.

Групповые методы технологии - использование малого числа технологических приемов для изготовления большого числа различных, но сгруппированных по определенным признакам изделий.

Приемы интеграции при сборке изделий электронной техники (радиотехники, вычислительной техники):

а) навесной монтаж (каждый элемент схемы и соединяющие проводники отдельно припаяны и закреплены на лепестках или стойках);

б) печатные платы (соединительные провода сделаны в виде печатной структуры на диэлектрической основе, элементы схемы паяются, как правило, в отверстия в плате);

в) гибридные интегральные схемы (на диэлектрической основе методом напыления или вжигания изготавливаются не только соединительные проводники, но и резисторы и конденсаторы, активные элементы паяются как навесные элементы);

г) интегральные схемы (все элементы схемы изготавливаются методом интегральной технологии).

Первые три приема требуют ручного монтажа. При изготовлении интегральных схем ручной монтаж исключен, он допускается только при монтаже готовой интегральной схемы в корпус.

Микроэлектроника имеет дело преимущественно с интегральными схемами.

Микроэлектронику принято подразделять на две части:

- интегральная электроника;
- функциональная электроника.

Интегральная электроника обобщает сведения о принципе действия, конструирования и изготовления ИС, в составе которых собрано большое число транзисторов (резисторов и других элементов схемотехники), выполненных на одном кристалле в едином технологическом процессе. Носителем информации в интегральной электронике служит электрический ток или разность электрических потенциалов.

Основой ИС служат кристаллы кремния или соединений $A^{III}B^V$ (например, арсенид галлия). В настоящее время ведутся исследования по разработке ИС на основе сверхпроводников или сегнетоэлектриков. Однако на сегодняшний день более 90 % ИС изготавливаются на основе кремния. В последнее время интенсивно развивается отрасль микроэлектроники, ориентированная на обработку сигналов на сверхвысоких частотах (СВЧ). Эта отрасль микроэлектроники получила название СВЧ микроэлектроника.

Функциональная электроника обобщает сведения о принципе действия, конструирования и изготовления устройств, основой которых служит активная среда, в которой могут накапливаться, храниться и обрабатываться большие объемы информации. Носителем информации в устройствах функциональной электроники (УФЭ) служат **динамические неоднородности**: сгустки заряда, магнитные домены, волновые пакеты волн различной природы.

На рис. 1.1, 1.2 представлены графики, которые дают представления о развитии электроники и микроэлектроники во второй половине XX века. На рис 1.1: ЭВП - электровакуумные приборы; ДПП - дискретные полупроводниковые приборы; ИС БП - интегральные схемы на биполярных транзисторах; ИС МДП - интегральные схемы на полевых транзисторах; УФЭ - устройства функциональной электроники. экспоненциальный Рост числа элементов в составе одной ИС осуществля-

ется по экспоненте, это принято называть *законом Мура* (рис. 1.2).

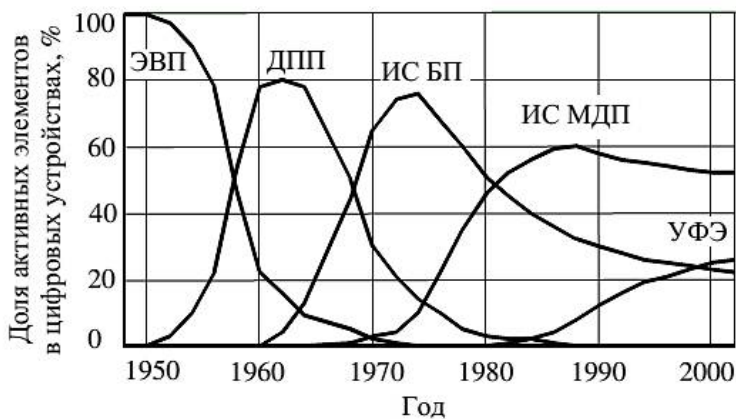


Рис. 1.1. Доля активных элементов в составе цифровых устройств по годам

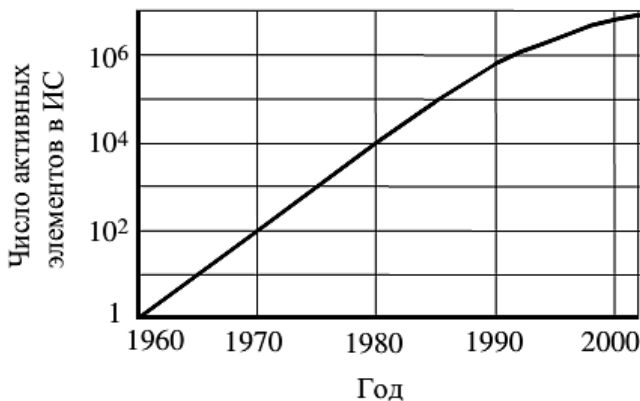


Рис. 1.2. Число активных элементов в составе одной интегральной схемы по годам

На сегодняшний день ИС могут включать в себя до 10^6 элементов. Такие ИС с высокой степенью интеграции обеспечивают малые габариты и высокую производительность современных вычислительных машин.

Интегральная схема (микросхема) - микроэлектронное изделие, выполняющее определенную функцию преобразования, обработки сигнала, накопления информации и имеющее высокую плотность электрически соединенных элементов (или элементов и компонентов), которые с точки зрения требований к испытаниям, приемке, поставке и эксплуатации рассматриваются как единое целое.

Элемент - часть интегральной схемы, реализующая функцию какого-либо электрорадиоэлемента, которая не может быть выделена как самостоятельное изделие. Под радиоэлементом понимают транзистор, диод, резистор, конденсатор и т.п. Элементы могут выполнять и более сложные функции, например, логические (логические элементы) или запоминание информации (элементы памяти).

Компонент - часть интегральной схемы, реализующая функцию какого-либо радиоэлемента, которая может быть выделена как самостоятельное изделие. Компоненты устанавливаются на подложке микросхемы при выполнении сборочно-монтажных операций. К простым компонентам относятся бескорпусные диоды и транзисторы, специальные типы конденсаторов, малогабаритные катушки индуктивности и др. Сложные компоненты содержат несколько элементов, например, диодные или транзисторные сборки.

При разработке технической документации в ИС используются термины «корпус», «подложка», «плата», «полупроводниковая пластина», «кристалл», «контактная площадка» и др.

Корпус - часть конструкции ИС, которая защищает кристалл от внешних воздействий. Типы и размеры корпусов, а также число вводов и их расположение стандартизированы. На корпусе имеется «ключ» или корпус выполняется несиммет-

ричной формы, что эквивалентно ключу, который необходим для правильного нахождения выводов микросхемы.

Подложка ИС - заготовка, предназначенная для изготовления на ней элементов гибридных и пленочных ИС, межэлементных и межкомпонентных соединений, контактных площадок.

Плата ИС - часть подложки (или вся подложка), на поверхности которой выполнены пленочные элементы, контактные площадки и линии соединений элементов и компонентов.

Полупроводниковая пластина - заготовка, используемая для создания ИС (иногда с выполненными на ней элементами).

Кристалл ИС - часть пластины, полученная после ее резки, когда на одной пластине выполнено несколько функциональных устройств.

Контактные площадки - металлизированные участки на кристалле, предназначенные для присоединения к выводам корпуса ИС.

Бескорпусная микросхема - ИС, содержащая кристалл и выводы (применяется для создания микросборок).

Критерием сложности ИС, т.е. числа N содержащихся в ней элементов и простых компонентов, является **степень интеграции**, определяемая коэффициентом $k = \lg N$, значение которого округляется до ближайшего целого числа. Так, ИС первой степени интеграции ($k = 1$) содержит до 10 элементов и простых компонентов, второй степени интеграции ($k = 2$) - свыше 10 до 100, третьей степени интеграции ($k = 3$) - свыше 1000 до 10 000 и т.д. Интегральную схему, содержащую 500 и более элементов, изготовленных по биполярной технологии, или 1000 и более, изготовленных по МДП-технологии, называют **большой интегральной схемой** (БИС). Если число N превышает 10 000, то ИС называют сверхбольшой (СБИС). На смену СБИС приходят так называемые **ультрабольшие интегральные схемы** (УБИС), содержащие на одном кристалле от нескольких сотен тысяч до нескольких миллионов элементов.

Различают технологическую (ТСИ) и функциональную (ФСИ) степени интеграции. ТСИ - отражает число компонен-

тов в кристалле; ФСИ - отражает число функциональных ячеек в кристалле.

Важным показателем качества технологии и конструкции ИС является *плотность упаковки элементов на кристалле* - число элементов, приходящихся на единицу площади. Кроме уменьшения размеров элементов для повышения плотности элементов на кристалле используется совмещение нескольких (обычно двух) функций некоторыми областями полупроводникового кристалла, а также трехмерные структуры, разделенные диэлектрическими прослойками.

Уровень технологии характеризуется минимальным *технологическим размером* Δ , т.е. наименьшими достижимыми размерами легированной области в полупроводниковой области, в полупроводниковом слое на поверхности, например, минимальной шириной эмиттера, шириной проводников, расстояниями между ними. Для полупроводниковых ИС уменьшение по мере совершенствования технологии приводит к улучшению их электрических параметров, например, повышению быстродействия из-за снижения паразитных емкостей *p-n*-переходов, увеличению крутизны полевых транзисторов.

Основными тенденциями развития полупроводниковых микросхем являются увеличение степени интеграции и быстродействия.

Развитие микроэлектроники идет в основном по пути уменьшения размеров элементов (хотя растет и площадь кристалла), причем удвоение плотности упаковки происходит в среднем за 2 года.

В 1970-х годах минимальный контролируемый размер серийно производимых микросхем составлял 2 - 8 мкм, в 1980-х он был уменьшен до 0,5 - 2 мкм.

В 1990-х годах, из-за нового витка «войны платформ», стали внедряться в производство и быстро совершенствоваться экспериментальные методы: в начале 1990-х процессоры (например, ранние Pentium и Pentium Pro) изготавливали по технологии 0,5 - 0,6 мкм (500 - 600 нм), потом технология дошла до 250 - 350 нм. Следующие процессоры (Pentium II, K6-2+,

Athlon) уже делали по технологии 180 нм. В 2002 - 2004 годах были освоены техпроцессы 90 нм (Winchester AMD 64, Prescott Pentium 4).

Следующие процессоры изготавливали с использованием УФ-излучения (экимерный лазер ArF , длина волны 193 нм). В среднем внедрение лидерами индустрии новых техпроцессов по плану ITRS происходило каждые 2 года, при этом обеспечивалось удвоение количества транзисторов на единицу площади: 45 нм (2007), 32 нм (2009), 22 нм (2011), производство 14 нм начато в 2014 году, освоение 10 нм процессов ожидается около 2018 года.

Уменьшение топологических размеров элементов приводит к улучшению электрических параметров микросхем. Основным ограничивающим фактором в этом случае, как и для обычных схем на дискретных элементах, являются внутрисхемные соединения, задержка сигнала в которых не позволяет полностью использовать достигаемое высокое быстродействие элементов.

1.2. Интегральные микросхемы (ИМС) и их классификация. Серии ИМС

Микросхемы часто выполняются в виде серий, к которым относится ряд типов микросхем с различным функциональным назначением, которые имеют единое конструктивно-технологическое исполнение и предназначены для совместного использования. *Серия интегральных микросхем* - это совокупность типов ИМС, выполняющих различные функции, имеющих единое конструктивно-технологическое исполнение и предназначенных для совместного применения. Интегральные схемы одной серии согласованы по напряжению питания, входным и выходным сопротивлениям, уровням сигналов и условиям эксплуатации.

ИС обычно являются законченным электронным узлом определенного функционального назначения, соответствующие активные и пассивные элементы и компоненты которого

выполнены групповым методом с использованием определенных технологических приемов.

Тип микросхемы указывает на конкретное функциональное назначение и определение конструктивно-технологического и схемотехнического решения. Каждый тип микросхемы имеет свое условное обозначение.

В зависимости от значения степени интеграции различают следующие группы ИМС:

- первой степени интеграции с числом элементов до 10 ;
- второй - от 10 до 100 ;
- третьей - от 100 до 1000 ;
- четвертой - от 1000 до 10000 и т.д.

Следует отметить, что микросхемы с числом элементов до 10^5 принято называть большими (БИС); до 10^6 - сверхбольшими (СБИС); более 10^6 - ультрабольшими (УБИС).

В зависимости от количества элементов на одном кристалле площадью 1 мм^2 микросхемы делятся на простые интегральные схемы (МИС), средней интеграции элементов (СИС), большие интегральные схемы (БИС) и сверхбольшие ИС (СБИС): МИС - число элементов до 100 , СИС - до 1000 , БИС - до $10\,000$, и СБИС - до 1 миллиона элементов в кристалле, ультрабольшая интегральная схема (УБИС) - до 1 миллиарда элементов в кристалле, гигабольшая интегральная схема (ГБИС) - более 1 миллиарда элементов в кристалле.

В настоящее время название УБИС и ГБИС практически не используется (например, последние версии процессоров Itanium, 9300 Tukwila, содержат два миллиарда транзисторов), и все схемы с числом элементов, превышающим $10\,000$, относят к классу СБИС, считая УБИС его подклассом.

Все многообразие выпускаемых интегральных схем согласно принятой системе условных обозначений по конструктивно-технологическому исполнению делится на три группы: полупроводниковые, гибридные и прочие, к последней группе относят пленочные, вакуумные и керамические ИС (рис. 1.3).

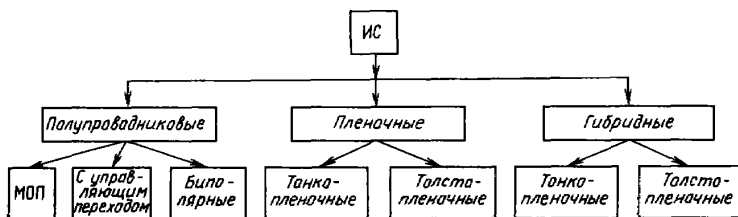


Рис. 1.3. Классификация интегральных схем

Вакуумные ИС - это СВЧ интегральные схемы, построенные на основе микроминиатюрных электровакуумных СВЧ-приборов.

В **пленочных ИС** все элементы представляют собой пленки, нанесенные на диэлектрическое основание (пассивную подложку) (рис. 1.4). В этих изделиях отдельные элементы и межэлементные соединения выполняются на поверхности диэлектрика, в качестве которого обычно берут керамику. Используется технология нанесения пленок из соответствующих материалов.



Рис. 1.4. Внешний вид (а) и увеличенное изображение фрагмента платы (б) пленочной микросхемы

В зависимости от вида наносимой пленки принято различать тонкопленочные и толстопленочные ИС. В первом случае толщина пленок не превышает 1 мкм. Пленки наносят путем вакуумного испарения, химического осаждения, катодного распыления и т. д. Удастся создать резисторы сопротивлением

от 10 Ом до 1 МОм, конденсаторы емкостью от 0,1 пФ до 20 нФ, катушки индуктивности с номиналом до 2 мкГн, а также тонкопленочные транзисторы, аналогичные МОП-приборам, в которых в качестве полупроводника используется сернистый кадмий (CdS). Толщина пленки толстопленочных ИС колеблется от 15 до 45 мкм. Такие пленки получают с помощью шелкотрафаретной технологии, нанося нужный рисунок специальной краской. Удастся получить резисторы сопротивлением от 10 Ом до 1 МОм, конденсаторы емкостью до 8 нФ, катушки индуктивностью до 4,5 мкГн, а также различные соединительные проводники. Активных элементов с помощью данной технологии не создают. Разработаны способы подгонки номиналов элементов, входящих в состав пленочных ИС.

В *гибридных* ИС (ГИС) на диэлектрической подложке, например, из оксида алюминия (Al_2O_3) изготавливаются пленочные пассивные элементы (резисторы, конденсаторы) и на поверхности устанавливаются навесные активные и пассивные компоненты с помощью разнообразных технологических приемов (рис. 1.5). Указанная особенность данного класса ИС обусловила его название.

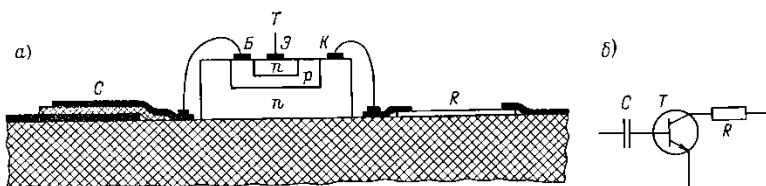


Рис. 1.5. Структура (а) и электрическая схема (б) гибридной интегральной микросхемы

Из рис. 1.3 следует, что существует две разновидности гибридных ИС: тонкопленочные и толстопленочные схемы. Пассивные элементы тонкопленочных гибридных ИС выполняются путем металлизации, проводимой как химическим, так и вакуумным способами. Проводники изготавливают из золота,

алюминия, никеля, меди и др. Материалом для изготовления резисторов служат сплав Ni - Cr (80/20), нитрид тантала Ta₂N и др. В качестве диэлектрика для конденсаторов используют оксид кремния и пятиоксид тантала. Толщина наносимых слоев колеблется от 0,02 до 10 мкм, что и объясняет происхождение термина «тонкопленочная гибридная ИС». Возможная область применения - производство специализированных ИС, так как эта технология является дорогой, требует особого оборудования и высокой квалификации производственного персонала.

Толщина наносимых слоев толстопленочных гибридных ИС существенно выше. Здесь пассивные элементы выполняют способом шелкографии или с помощью фотолитографической техники. Резисторы, индуктивные катушки, конденсаторы и другие элементы получают проводя шелкографетную печать соответствующей краской. Затем изделия сушат при 120 °С, чтобы удалить органические растворители, придающие краске нужную вязкость, нагревают до температуры около 850 °С, осуществляя тем самым вжигание красочного слоя. Толщина слоя жидкой краски примерно 25 мкм, после термообработки она уменьшается примерно до 15 мкм. Описываемые ИС применяют в массовых изделиях, так как они являются многофункциональными и дешевле тонкопленочных, а тем более полупроводниковых ИС.

Важно отметить, что тонкопленочным и толстопленочным ИС присуще полезное свойство - их рабочие параметры можно подгонять, используя лазерный луч, струю абразива и т.д. Гибридные ИС могут одновременно усиливать сигнал как по напряжению, так и по мощности; их высокие экономические показатели объясняются малым числом входящих в них элементов. Тем не менее, гибридные ИС не играют главенствующей роли среди прочих интегральных схем. Реализация функциональных элементов в виде ГИС экономически целесообразна при выпуске малыми сериями специализированных микросхем. На рис. 1.6 приведены внешний вид (*а*) и увеличенное изображение фрагмента (*б*) гибридной микросхемы.

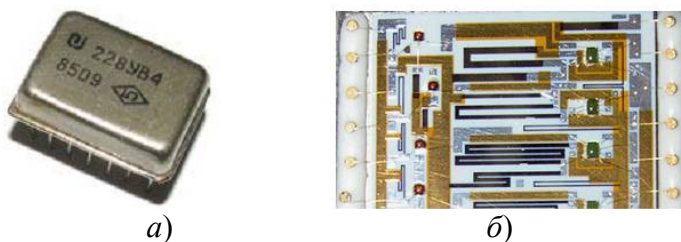


Рис. 1.6. Внешний вид (а) и увеличенное изображение фрагмента (б) гибридной микросхемы

В **полупроводниковых** ИС все элементы и межэлементные соединения изготовлены в объеме и на поверхности полупроводника (рис. 1.7). В полупроводниковых **монолитных** ИС все элементы схемы (диоды, транзисторы, резисторы и т.д.) выполнены на основе одного кристалла полупроводникового материала, так называемой активной подложки (обычно монокристалл кремния). В зависимости от вида используемых активных элементов различают полупроводниковые ИС на основе МДП-транзисторов или транзисторов с затвором на основе диода Шотки (полевые транзисторы с управляющим переходом в микроэлектронике используют редко) и биполярные полупроводниковые ИС, в дальнейшем называемые просто ИС.

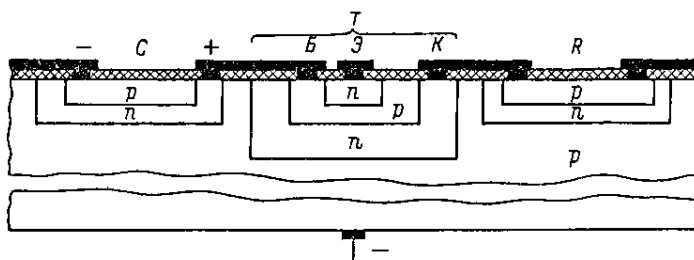


Рис. 1.7. Структура полупроводниковой интегральной микросхемы; электрическая схема приведена на рис. 1.5, б

Внешний вид и увеличенное изображение фрагмента кристалла полупроводниковой микросхемы приведены на рис. 1.8.

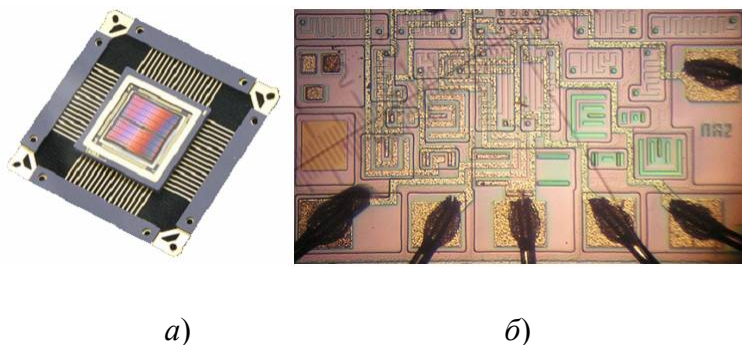


Рис. 1.8. Внешний вид (а) и увеличенное изображение фрагмента кристалла (б) полупроводниковой микросхемы

По виду подложки полупроводниковые ИМС можно разделить на два типа:

- на полупроводниковых подложках;
- на диэлектрических подложках.

Среди полупроводниковых материалов наибольшее распространение для изготовления ИМС получили кремний и арсенид галлия. В качестве подложки полупроводниковых ИМС используют в основном кремниевые пластины толщиной от 100 мкм и диаметром до 500 мм. В ряде случаев используют диэлектрические подложки (например, сапфировые).

Для изготовления полупроводниковых приборов и ИМС используют выпускаемые промышленностью пластины кремния четырех видов:

- однослойные p - и n -типов;
- двухслойные p - или n -типа с эпитаксиальным n -слоем, покрытые оксидом либо нитридом кремния;
- двухслойные p -типа с эпитаксиальным n -слоем и скрытым n^+ -слоем;

- гетероэпитаксиальные структуры типа кремний на сапфире.

Практически все современные ИМС выполняются по полупроводниковой технологии. ИМС других типов находят применение только в некоторых специализированных случаях.

Промежуточным типом ИС являются **совмещенные** интегральные схемы. В совмещенных ИМС (рис. 1.9) все активные элементы и часть пассивных изготавливают по полупроводниковой технологии в пластине кремния, а часть пассивных элементов - по тонкопленочной технологии. Пассивные элементы располагают на поверхности защитного диэлектрика. Технология совмещенных ИМС позволяет использовать преимущества пленочных и полупроводниковых ИМС и создавать пассивные элементы, обладающие лучшей стабильностью характеристик, по сравнению с пассивными элементами обычных полупроводниковых ИМС.

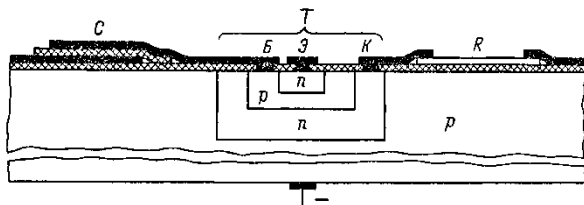


Рис. 1.9. Структура совмещенной интегральной микросхемы; электрическая схема приведена на рис. 1.5, б

Полупроводниковые ИС имеют ряд существенных преимуществ по сравнению с обычными устройствами, в которых используются дискретные элементы. Перечислим наиболее очевидные из них.

Производство ИС рентабельно, так как здесь в едином технологическом цикле изготавливается большое число идентичных изделий. Все кристаллы, полученные из одной пласти-

ны, имеют одинаковые характеристики, чего невозможно добиться, применяя дискретные элементы.

Изделия, в которых используются ИС, отличаются высокой надежностью. Это связано с тем, что все внутренние межсоединения образуются в процессе изготовления ИС, так что отпадает необходимость пайки.

Малые габаритные размеры ИС обусловили их широкое применение, особенно в таких областях, как вычислительная техника и системы связи, где требуются малая масса изделий и высокое быстродействие.

Хорошие эксплуатационные характеристики и низкая стоимость позволяют использовать весьма сложные ИС, что повышает качество работы устройств, в которых они используются.

Интегральным схемам присущи и ограничения.

Характеристики ИС в области высоких частот ухудшаются из-за наличия паразитных емкостей.

Пассивные элементы имеют большие значения температурных коэффициентов.

Сопротивления резисторов лежат в пределах 10 - 50 кОм, емкости конденсаторов менее 200 пФ.

В интегральном исполнении крайне трудно создавать катушки индуктивности.

Готовая микросхема должна быть изолирована от окружающей среды. По способу герметизации для защиты от внешних воздействий различают следующие группы ИМС:

- **корпусные** ИМС, помещенные в специальный корпус, позволяющий производить их монтаж с помощью пайки или специальных контактных разъемов (рис. 1.10, а, б);

- **бескорпусные** ИМС - покрытые специальным эпоксидным компаундом и предназначенные для непосредственного монтажа на печатную плату, которая играет роль корпуса ИМС (рис. 1.10, в).



а)

б)

в)

Рис. 1.10. Внешний вид корпусных (а, б) и бескорпусных (в) микросхем

По функциональному назначению (виду обрабатываемого сигнала) ИС подразделяются на **аналоговые** и **цифровые**.

Цифровые микросхемы предназначены для преобразования и обработки сигналов, изменяющихся по закону дискретной функции, принимающей два значения - «0» или «1» (логические элементы, триггеры, запоминающие устройства, микропроцессоры, и т.д.), т.е. цифровые ИС предназначены для преобразования и обработки сигналов, представленных в дискретном виде.

Аналоговые микросхемы обрабатывают сигналы, описываемые непрерывными функциями (операционные усилители, дифференциальные усилительные каскады, каскады формирователей тока, выходные каскады, устройства интегрирования аналоговых сигналов и др.). Самая распространенная аналоговая ИС - так называемый операционный усилитель, а также ИС диапазона сверхвысоких частот.

Существуют также специализированные аналого-цифровые микросхемы, которые осуществляют преобразование сигналов из одной формы в другую.

Тенденции развития микроэлектроники (интегральных микросхем) связано в первую очередь с необходимостью разработки новых оригинальных полупроводниковых приборов с качественно улучшенными характеристиками.

Главные направления исследований в микроэлектронике:

- поиск путей уменьшения размеров элементов ИМС и соответственно повышение степени интеграции;
- разработка новых эффективных технологий;

- разработка и применение новых материалов при изготовлении ИМС.

1.3. Система обозначений ИМС

Для разработки и создания сложной электронной аппаратуры на базе ИМС, требуется определенный набор ИМС различного назначения, совместимых между собой по электронным параметрам. Электронная промышленность выпускает серии интегральных микросхем, т.е. совокупность микросхем, выполняющих различные функции, но имеющих одинаковое конструктивно-технологическое исполнение и предназначенных для совместного применения в радиоэлектронной аппаратуре. В состав серии могут входить десятки различных типов микросхем в зависимости от области применения и назначения.

По принятой системе (ГОСТ 17467-88) обозначение ИС должно состоять из четырех элементов.

Первый элемент - цифра, соответствующая конструктивно-технологической группе: 1, 5, 7 -полупроводниковые ИС (обозначение 7 присвоено бескорпусным полупроводниковым ИС); 2, 4, 6, 8 - гибридные ИС; 3 - ИС прочие (пленочные, вакуумные и керамические и т.д.).

Второй элемент - 2 - 4 цифры, обозначающие порядковый номер разработки серии микросхем.

Третий элемент - две буквы, обозначающие функциональное назначение микросхемы.

Четвертый элемент - порядковый номер разработки микросхем по функциональному признаку в данной серии. Он может состоять как из одной цифры, так и из нескольких цифр.

В соответствии с ГОСТ микросхемы по функциональному назначению обозначаются следующим образом:

1. Генераторы - Г: гармонических сигналов - ГС; прямоугольных сигналов (мультивибраторы) - ГГ; линейно-изменяющихся сигналов - ГЛ; сигналов специальной формы - ГФ; шума - ГМ; прочие - ГП.

2. Детекторы - Д: амплитудные - ДА; импульсные - ДИ; частотные - ДС; фазовые - ДФ; прочие - ДП.

3. Коммутаторы и ключи - К: тока - КТ; напряжения - КН; прочие - КП.

4. Логические элементы: элемент И-НЕ - ЛА; элемент ИЛИ-НЕ - ЛЕ; элемент И - ЛИ; элемент ИЛИ - ЛЛ; элемент НЕ - ЛН; элемент И-ИЛИ - ЛС; элемент И-НЕ / ИЛИ-НЕ - ЛБ; элемент И-ИЛИ-НЕ - ЛР; элемент И-ИЛИ-НЕ/И-НЕ - ЛК; элемент ИЛИ-НЕ/ИЛИ - ЛМ; расширители - ЛД; прочие ЛП.

5. Модуляторы - М: амплитудные - МА; частотные - МС; фазовые - МФ; импульсные - МИ; прочие - МП.

6. Преобразователи - П: частоты - ПС; фазы - ПФ; длительности - ПД; напряжения - ПН; мощности - ПМ; уровня (согласователи) - ПУ; код-аналог - ПА; аналог-код - ПВ; код-код - ПР; прочие - ПП.

7. Вторичные источники питания - Е: выпрямители - ЕВ; преобразователи - ЕМ; стабилизаторы напряжения - ЕН; стабилизаторы тока - ЕТ; прочие - ЕП.

8. Схемы задержки - Б: пассивные - БМ; активные - БР; прочие - БП.

9. Схемы селекции и сравнения - С: амплитудные (уровня сигнала) - СА; временные - СВ; частотные - СС; фазовые - СВ; прочие - СП.

10. Триггеры - Т: JK-типа - ТВ; RS-типа (с отдельным запуском) - ТР; D-типа - ТМ; Т-типа - ТТ; динамические - ТД; Шмитта - ТЛ; комбинированные - ТК; прочие - ТП.

11. Усилители - У: высокой частоты - УВ; промежуточной частоты - УР; низкой частоты - УН; импульсных сигналов - УИ; повторители - УЕ; считывания и воспроизведения - УЛ; индикации - УМ; постоянного тока - УТ; операционные и дифференциальные - УД; прочие - УП.

12. Фильтры - Ф: верхних частот - ФВ; нижних частот - ФН; полосовые ФЕ; режекторные - ФР; прочие - ФП.

13. Формирователи - А: импульсов прямоугольной формы - АГ; адресных токов (формирователи напряжений и токов) -

АА; импульсов специальной формы - АФ; разрядных токов (формирователи напряжений и токов) - АР; прочие - АП.

14. Элементы запоминающих устройств - матрицы накопителя: ОЗУ (оперативные запоминающие устройства) - РМ; ПЗУ (постоянные запоминающие устройства) - РВ; ОЗУ со схемами управления - РУ; ПЗУ (масочные) со схемами управления - РЕ; ПЗУ со схемами управления и с однократным программированием - РТ; ПЗУ со схемами управления и с многократным программированием - РР; АЗУ со схемами управления - РА; прочие - РП.

15. Элементы арифметических и дискретных устройств: регистры - ИР; сумматоры - ИМ; полусумматоры - ИЛ; счетчики - ИЕ; шифраторы - ИВ; дешифраторы - ИД; комбинированные - ИК; прочие - ИП.

16. Многофункциональные микросхемы - Х: аналоговые - ХА; цифровые - ХЛ; комбинированные - ХК; прочие ХП.

17. Микросборки, наборы элементов - Н: диодов - НД; транзисторов - НТ; резисторов - НР; конденсаторов - НЕ; комбинированные - НК; прочие - НП.

Например, 134ЛБ1 - полупроводниковые ИС серии 34, логический элемент И-НЕ / ИЛИ-НЕ.

Для обозначения ИС широкого применения перед номером ставятся буква «К». Например, К140УД1 - полупроводниковые ИС серии 40 широкого применения, усилитель дифференциальный.

Если после буквы «К» перед номером серии указывается еще буква «Р» или «М», то это означает, что данная серия вся выпускается в пластмассовом (буква «Р») или керамическом (буква «М») корпусах. Например, КМ155ЛА1 - полупроводниковые ИС серии 55 широкого применения в керамическом корпусе, логический элемент И-НЕ.

В электрических схемах ИС обозначаются как Д.

В настоящее время выпускается огромное количество разнообразных цифровых микросхем: от простейших логических элементов до сложнейших процессоров, микроконтроллеров и специализированных БИС (больших интегральных

микросхем). Производством цифровых микросхем занимается множество фирм - как у нас в стране, так и за рубежом. Поэтому даже классификация этих микросхем представляет собой довольно трудную задачу.

Однако в качестве базиса в цифровой схемотехнике принято рассматривать классический набор микросхем малой и средней степени интеграции, в основе которого лежат ТТЛ серии семейства 74, выпускаемые уже несколько десятилетий рядом фирм, например, американской фирмой Texas Instruments (ТИ). Эти серии включают в себя функционально полный комплект микросхем, используя который, можно создавать самые разные цифровые устройства. Даже при компьютерном проектировании современных сложных микросхем с программируемой логикой (ПЛИС) применяются модели простейших микросхем этих серий семейства 74. При этом разработчик рисует на экране компьютера схему в привычном для него элементном базисе, а затем программа создает прошивку ПЛИС, выполняющую требуемую функцию.

Каждая микросхема серий семейства 74 имеет свое обозначение, и система обозначений отечественных серий существенно отличается от принятой за рубежом.

В качестве примера рассмотрим систему обозначений фирмы Texas Instruments (рис. 1.11).

Полное обозначение состоит из шести элементов:

Идентификатор фирмы SN (для серий АС и АСТ отсутствует).

Температурный диапазон (тип семейства):

74 - коммерческие микросхемы (температура окружающей среды для биполярных микросхем - 0 - 70 °С, для КМОП микросхем - - 40 - +85 °С),

54 - микросхемы военного назначения (температура - -55 - +125 °С).

Код серии (до трех символов):

Отсутствует - стандартная ТТЛ-серия.

LS (Low Power Schottky) - маломощная серия ТТЛШ.

S (Schottky) - серия ТТЛШ.

ALS (Advanced Schottky) - улучшенная серия ТТЛШ.

F (FAST) - быстрая серия.

НС (High Speed CMOS) - высокоскоростная КМОП-серия.

НСТ (High Speed CMOS with TTL inputs) - серия НС, совместимая по входу с ТТЛ.

АС (Advanced CMOS) - улучшенная серия КМОП.

АСТ (Advanced CMOS with TTL inputs) - серия АС, совместимая по входу с ТТЛ.

ВСТ (BiCMOS Technology) - серия с БиКМОП-технологией.

АВТ (Advanced BiCMOS Technology) - улучшенная серия с БиКМОП-технологией.

LVT (Low Voltage Technology) - серия с низким напряжением питания.

Идентификатор специального типа (2 символа) - может отсутствовать.

Тип микросхемы (от двух до шести цифр). Перечень некоторых типов микросхем приведен в приложении.

Код типа корпуса (от одного до двух символов) - может отсутствовать. Например, N - пластмассовый корпус DIL (DIP), J - керамический DIL (DIC), T - плоский металлический.

Примеры обозначений: SN74ALS373, SN74ACT7801, SN7400.

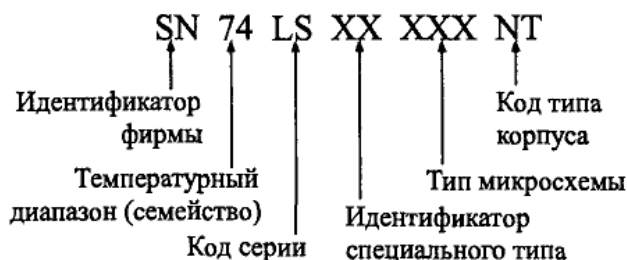


Рис. 1.11. Система обозначений фирмы Texas Instruments

Отечественная система обозначений микросхем отличается от рассмотренной довольно существенно (рис. 1.12). Основные элементы обозначения следующие:

Буква К обозначает микросхемы широкого применения, для микросхем военного назначения буква отсутствует.

Тип корпуса микросхемы (один символ) - может отсутствовать. Например, Р - пластмассовый корпус, М - керамический, Б - бескорпусная микросхема.

Номер серии микросхем (от трех до четырех цифр).

Функция микросхемы (две буквы).

Номер микросхемы (от одной до трех цифр).

Например, КР1533ЛА3, КР531ИЕ17, КР1554ИР47.



Рис. 1.12. Обозначения отечественных микросхем

Главное достоинство отечественной системы обозначений состоит в том, что по обозначению микросхемы можно легко понять ее функцию. Зато в системе обозначений Texas Instruments виден тип серии с его особенностями.

2. АКТИВНЫЕ ЭЛЕМЕНТЫ ИНТЕГРАЛЬНЫХ МИКРОСХЕМ

Технология полупроводниковых ИМС развивалась на основе планарной технологии (планарная технология – от английского *planar* - плоский) изготовления транзисторов, которая впитала в себя весь предшествующий опыт производства полупроводниковых приборов.

Основными технологическими процессами изготовления полупроводниковых ИМС называют те, с помощью которых создаются локальные области в полупроводниковом материале и формируются переходы, структуры и элементы схемы. К ним относятся: локальная диффузия легирующих примесей в кремний, ионное легирование и эпитаксиальное наращивание монокристаллических слоев кремния на кремниевую пластину, имеющую противоположный тип электропроводности. В связи с этим, все полупроводниковые ИМС по технологическим признакам подразделяются на две группы: ИМС, изготавливаемые с применением только процессов диффузии, и ИМС, при изготовлении которых сочетаются процессы эпитаксиального наращивания, диффузии и ионного внедрения примесей. Технологию изготовления микросхем первой группы называют **планарно-диффузионной**, а второй группы - **планарно-эпитаксиальной**.

Большинство полупроводниковых ИМС изготавливают на основе монокристаллического кремния, хотя в отдельных случаях используют германий. Это объясняется тем, что кремний по сравнению с германием обладает рядом физических и технологических преимуществ, важных для создания элементов ИМС. Наличие большой ширины запрещенной зоны у кремния позволяет создавать ИМС, работающие в широком диапазоне температур, с малыми токами утечки и при относительно больших рабочих напряжениях. С технологической точки зрения на поверхности кремния легко получить слой диоксида (SiO_2) заданной толщины, играющий

важную роль в процессе формирования элементов ИМС, их изоляции и защиты от внешних воздействий.

Обычно каждому полупроводниковому элементу схемы соответствует локальная область полупроводникового материала, свойства и характеристики которой обеспечивают выполнение функций дискретных элементов (транзисторов, резисторов, конденсаторов и др.). Каждая локальная область, выполняющая функции конкретного элемента, требует изоляции от других элементов. Соединения между элементами согласно электрической схеме обычно выполняются с помощью напыленных на поверхность металлических проводников или высоколегированных полупроводниковых перемычек. Такой кристалл заключается в герметизированный корпус и имеет систему выводов для практического применения микросхемы. Таким образом, полупроводниковая ИМС представляет собой законченную конструкцию. Тип конструкции полупроводниковых ИМС определяется: полупроводниковым материалом; технологическими методами создания локальных областей и формирования в них элементов; методами изоляции элементов в кристалле; типом и структурой используемых транзисторов.

2.1. Методы изоляции элементов

В полупроводниковых ИС используются как биполярные, так и МДП - структуры. Различие в структурах, а также способах электрической изоляции элементов приводит к различию функциональных возможностей электрических характеристик.

Технологии изготовления биполярных и МДП-транзисторов близки, хотя есть и некоторые особенности: необходимость специальных процессов для изоляции элементов в биполярных схемах и процессов получения тонких пленок подзатворного диэлектрика в МДП-схемах.

Технологический процесс производства ИС многооперационный и длительный. Общее число

технологических операций превышает 500, а длительность технологического цикла - до 50 дней.

Чтобы избежать коротких замыканий и образования непредусмотренных межсоединений, отдельные элементы ИС изолируют. Известны следующие виды изоляции:

1. **Изоляция путем создания *p-n-переходов, смещенных в обратном направлении***. Здесь коллектор погружен в подложку, которая имеет противоположный тип электропроводности. При этом между подложкой и каждым коллектором (используют *n-p-n*-транзисторы на подложке *p*-типа) возникает *p-n*-переход, изолирующий транзистор.

2. **Диэлектрическая изоляция**. Для ее создания применяют изопланарный процесс, который до некоторой степени аналогичен предыдущему, но позволяет добиться большой плотности размещения элементов, хотя и является более дорогим. Используют также процесс, основанный на коррозионной анизотропии кристалла при химическом травлении; с помощью этого метода удастся достичь высокой степени интеграции.

3. **Полная изоляция** или **комбинированная изоляция** сочетает в себе диэлектрическую изоляцию и изоляцию обратносмещенным переходом. Используется в тех случаях, когда нужно обеспечить малые паразитные емкости или высокую радиационную стойкость. Здесь каждый элемент ИС изолируется в ходе технологического цикла на общей подложке.

При создании полупроводниковых ИС малой и средней степени интеграции широко используются способы изоляции обратновключенным *p-n*-переходом и диэлектрическими пленками диоксида кремния. Для БИС разработана технология комбинированной изоляции с одновременным использованием *p-n*-перехода и диэлектрических пленок.

Метод изоляции обратносмещенным *p-n*-переходом базируется на свойстве такого перехода иметь очень высокое удельное сопротивление при обратном смещении. Изоляция *p-n*-переходом является однофазным способом потому, что материал по обе стороны и в пределах изолирующего слоя один и

тот же. Изоляция p - n -переходом по существу сводится к формированию двух встречно включенных диодов между изолируемыми элементами (рис. 2.1, *а*).

Для того чтобы изолирующие диоды находились под обратным смещением, на подложку подают максимальный, отрицательный потенциал от источника питания.

Изоляция p - n -переходом органически вписывается в основной технологический цикл производства кремниевых интегральных схем. Используют изолирующую диффузию, методы тройной диффузии, встречной диффузии. К недостаткам этого способа изоляции следует отнести наличие обратных токов в p - n -переходах и наличие барьерных емкостей.

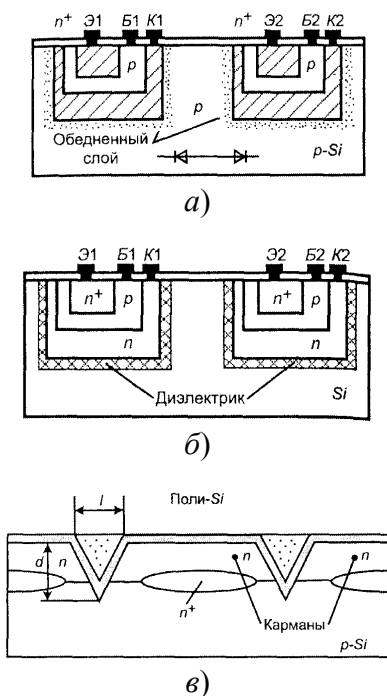


Рис. 2.1. Способы изоляции транзисторных биполярных структур: *а* - изоляция p - n -переходом; *б* - изоляция диэлектриком; *в* - комбинированная изоляция

На рис. 2.2 показана структура интегрального n - p - n -транзистора, изолированного p - n -переходом. В этом транзисторе подложкой является кремний p -типа; на ней созданы эпитаксиальный n -слой и так называемый скрытый n^+ -слой.

Изолирующий p - n -переход создается путем диффузии акцепторной примеси на глубину, обеспечивающую соединение образующихся при этой диффузии p -областей с p -подложкой. В этом случае эпитаксиальный n -слой разделяется на отдельные n -области (изолирующие «карманы»), в которых создаются потом транзисторы. Эти области будут электрически изолированы только в том случае, если образовавшиеся p - n -переходы имеют обратное включение. Это достигается, если потенциал подложки n - p - n -транзистора будет наименьшим из потенциалов точек структуры. В этом случае обратный ток через p - n -переход незначителен и практически исключается связь между n -областями (карманами) соседних транзисторов.

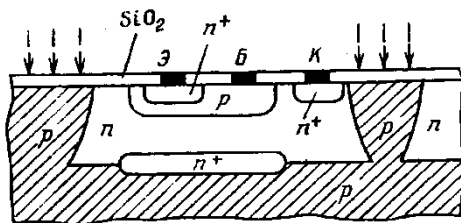


Рис. 2.2. Структура интегрального n - p - n -транзистора, изолированного p - n -переходом

Изоляция коллекторной диффузией. При этом способе (рис. 2.3) исходным является создание на подложке p -Si равномерного эпитаксиального p -слоя, а в определенных местах под ним - скрытого n^+ -слоя. Затем производят диффузию доноров через маску и создают боковые n^+ -области, касающиеся скрытого n^+ -слоя.

В отличие от рис. 2.2 образуется карман p -типа для создания p -базы и n -эмиттера. Совокупность скрытого n^+ -слоя и боковых n^+ -областей будет выполнять в транзисторе функцию

коллекторной области с выводом К на поверхности. Переход между n^+ -областями и подложкой и обеспечивает изоляцию от другого элемента ИС, если подложка имеет наименьший потенциал.

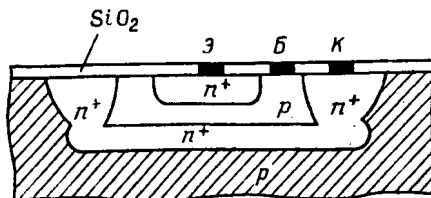


Рис. 2.3. Изоляция коллекторной диффузией

Метод изоляции диэлектриком сводится к созданию кармана из диэлектрика, в котором располагается транзисторная структура. Это более совершенный, чем предыдущий метод, прежде всего из-за чрезвычайно малых токов утечки, которые на 3 - 5 порядков меньше обратных токов в p - n -переходах.

Увеличивая толщину диэлектрика и выбирая материал с малой диэлектрической проницаемостью, можно снизить и значения паразитных емкостей. На рис. 2.1, б показан один из способов изоляции диэлектриком транзисторных структур. Он получил названия **КВД - кремний в диэлектрике**. Одним из технологических процессов полной диэлектрической изоляции является эпок-процесс, обеспечивающий изоляцию элементов оксидным слоем SiO_2 .

Изоляция диэлектрическими пленками. На рис. 2.4 показана последовательность операций изоляции элементов тонкими диэлектрическими пленками. На исходной пластине n -кремния выращивается эпитаксиальный n^+ -слой (рис. 2.4, а). На поверхности пластины анизотропным травлением на глубину 20 - 30 мкм создаются канавки треугольной (V - образной) формы (рис. 2.4, б). Рельефная поверхность термически

окисляется, так что получается изолирующая пленка SiO_2 толщиной около 1 мкм.

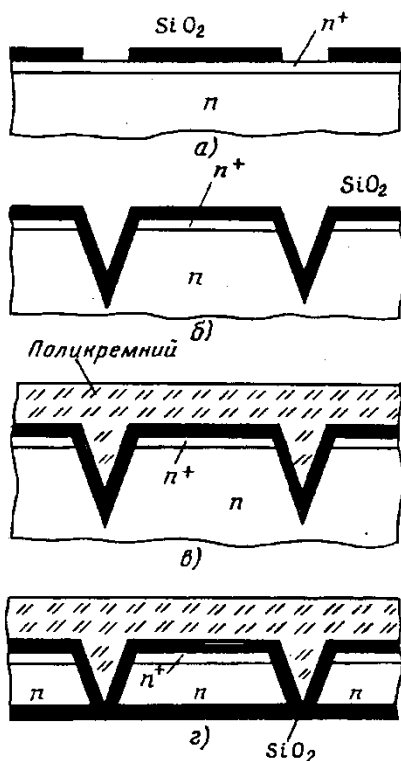


Рис. 2.4. Последовательность операций изоляции элементов тонкими диэлектрическим пленками

Затем на поверхность SiO_2 наносится слой высокоомного поликристаллического кремния толщиной 200 - 250 мкм (рис. 2.4, в). Исходный монокристалл n -кремния сошлифовывается снизу до тех пор, пока не вскроются вершины вытравленных канавок (рис. 2.4, г), в результате чего образуются изолированные друг от друга слоем SiO_2 монокристаллические области (карманы). Потом в этих карманах будут создаваться элементы интегральной схемы.

Наибольшее распространение получили процессы, связанные с созданием транзисторных структур на диэлектрической подложке - **КНД - кремний на диэлектрике**. В качестве диэлектрической подложки часто используют сапфир, и такой способ изоляции получил название **КНС - кремний на сапфире**.

На сапфире (рис. 2.5) выращивается эпитаксиальный слой *n*-кремния толщиной 1 - 3 мкм. «Островки» создаются локальным травлением кремния до сапфирной подложки. В островках создаются транзисторные структуры. После этого воздушные зазоры между островками заполняются изолирующим поликристаллическим кремнием, на поверхности которого создаются соединения элементов схемы.

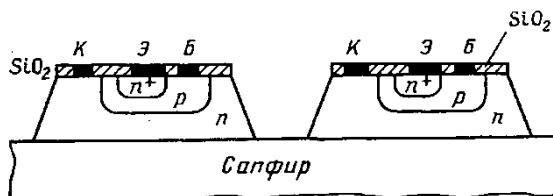


Рис. 2.5. Структура «кремний на сапфире»

Изоляцию диэлектриком относят к двухфазному способу потому, что используются одновременно две фазы - диэлектрик и полупроводник.

Диэлектрическая изоляция позволяет на несколько порядков снизить токи утечки и на порядок удельную емкость по сравнению с *p-n*-переходом. Существенным недостатком диэлектрической изоляции является необходимость точной шлифовки. Диэлектрические канавки могут быть и прямоугольной формы.

К недостаткам этого способа изоляции следует отнести необходимость совмещения нескольких разнородных технологических процессов.

Комбинированный метод, при котором сочетаются изоляция диэлектриком и изоляция *p-n*-переходом, является са-

мым распространенным методом изоляции транзисторных структур. При этом варианте изоляция p - n -переходом осуществляется внизу структуры и слоем SiO_2 на поверхностях прямоугольных или V - образных канавок.

Основным технологическим процессом является изопланарная технология, в основе которой лежит локальное окисление тонкого эпитаксиального слоя кремния. Результатом этого является образование карманов, которые сбоку изолированы диэлектриком, а от подложек изолируется p - n -переходом. В таких карманах и располагаются транзисторные структуры, а также элементы интегральных схем.

В изопланарном процессе для локального прокисления используются маски из нитрида кремния. Этот технологический процесс позволяет обеспечить большую плотность упаковки элементов на кристалле и получить высокие частотные и переходные характеристики транзисторных структур.

Большое распространение получил **метод боковой диэлектрической изоляции V-канавками** (рис. 2.6). В этом технологическом процессе вместо сквозного прокисления эпитаксиального слоя используется локальное анизотропное травление поверхности кристалла, ориентированной по плоскости (100).

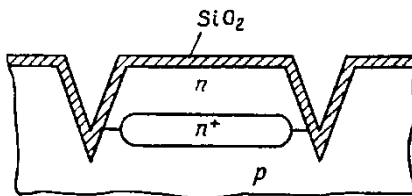


Рис. 2.6. Совместная изоляция p - n -переходом и диэлектрическими пленками

В этом случае травление идет в плоскости (111) так, что грани (111) сходятся ниже границы эпитаксиального слоя. Образовавшиеся V-образные канавки заполняются диоксидом кремния, либо поликристаллическим кремнием (рис. 2.1, в).

Используя метод реактивного ионного травления, можно уменьшить ширину канавки и превратить ее из V - в U -образную.

Недостатком такого способа изоляции является использование плоскости (100), что сопряжено с повышенной плотностью поверхностных дефектов.

К изоляции МДП-транзисторных структур и элементам интегральных схем требования менее жестки в силу физических особенностей их работы. Эти же методы изоляции используются и в униполярных интегральных схемах.

2.2. Интегральные транзисторы

Основу конструкции полупроводниковых ИМС составляет транзисторная структура, которая является базовой для реализации всех входящих в систему активных и пассивных элементов.

Особенностью структуры полупроводниковых ИМС является то, что все элементы изготавливаются в едином технологическом процессе. Поэтому эпитаксиальные и диффузионные слои, образующие области различных элементов, имеют одинаковые параметры. Так, например, для создания резисторов используют обычно те слои, которые образуют эмиттер или базу биполярного транзистора, а для создания диодов и конденсаторов - те же переходы, что и в структуре транзистора. Поскольку транзисторная структура является наиболее сложной и определяющей в конструкции микросхемы, все предназначенные для реализации других элементов слои и переходы называются в соответствии с областями транзистора, независимо от того, в каком элементе они используются.

Транзисторы являются основными элементами ИС. Чтобы реализовать структуру микросхемы, в процессе ее изготовления необходимо выполнить большое число операций. Другие же элементы - диоды, резисторы и конденсаторы - можно

создать на отдельных этапах общего технологического процесса.

Чаще используют транзисторы типа n - p - n , поскольку их параметры легче контролировать при изготовлении и лучше их частотные характеристики.

Интегральные биполярные транзисторы изготавливаются по планарной или планарно-эпитаксиальной технологии. Методом диффузии в кристалле создаются области коллектора, базы и эмиттера (рис. 2.7). На рисунке транзистор показан в разрезе и в плане. Структура транзистора углубляется в кристалл не более чем на 15 мкм, а линейные размеры транзистора на поверхности не превышают нескольких десятков микрометров.

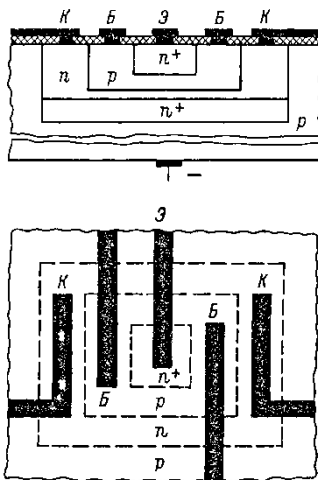


Рис. 2.7. Биполярный транзистор типа n - p - n

Как правило, изготавливаются транзисторы типа n - p - n . Внутренний (скрытый) слой с повышенной концентрацией примесей n^+ в коллекторе служит для уменьшения сопротивления и, следовательно, потерь мощности в области коллектора. Но у коллекторного перехода область коллектора должна иметь пониженную концентрацию примесей, чтобы переход

имел большую толщину. Тогда емкость у него будет меньше, а напряжение пробоя выше. Область эмиттера также часто делают n^+ -типа для уменьшения сопротивления и увеличения инжекции. Сверху на транзисторе создается защитный слой оксида SiO_2 . От областей коллектора и базы часто делают по два вывода (рис. 2.7), для того чтобы можно было соединить данный транзистор с соседними элементами без пересечений соединительных линий.

Типичные параметры биполярных транзисторов полупроводниковых ИС таковы: коэффициент усиления тока базы 200, граничная частота до 500 МГц, емкость коллектора до 0,5 пФ, пробивное напряжение для коллекторного перехода до 50 В, для эмиттерного до 8 В. Удельное сопротивление n - и p -слоев составляет несколько сотен, а n^+ -слоев - не более 20 Ом/□

Необходимо обратить внимание на то, что в полупроводниковых ИС всегда образуются некоторые паразитные элементы. Например, из рис. 2.7 видно, что наряду с транзистором типа n - p - n созданным в кристалле p -типа, существует паразитный транзистор p - n - p , который образуется кристаллом, областью коллектора и областью базы транзистора. А транзистор n - p - n вместе с кристаллом образует паразитный тиристор n - p - n - p . Вследствие наличия обратного напряжения на изолирующем переходе паразитные транзисторы и тиристор нормально заперты, но при попадании в них каких-либо импульсов помех может произойти нежелательное отпирание и срабатывание этих элементов.

В биполярных транзисторах, изготовленных по планарной технологии, основной ток через эмиттерный и коллекторный переходы протекает вертикально (если сама ИС расположена горизонтально). Такие транзисторы, называемые **вертикальными**, делаются преимущественно типа n - p - n . В некоторых случаях нужны транзисторы типа p - n - p . Они обычно имеют такую структуру, что ток через переходы протекает в горизонтальном направлении (рис. 2.8). Эти транзисторы называют **горизонтальными**. У них база по сравнению с вертикальными

транзисторами получается толще и соответственно этому граничная частота ниже.

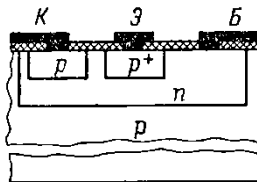


Рис. 2.8. Горизонтальный транзистор типа $p-n-p$

Полевые транзисторы с $p-n$ -переходом. Эти транзисторы могут быть изготовлены совместно с биполярными на одном кристалле.

На рис. 2.9, *а* показана структура планарного полевого транзистора с n -каналом. В «кармане» n -типа созданы области (n^+ -типа) стока и истока и область (p -типа) затвора. Сток расположен в центре, затвор вокруг него. Для уменьшения начальной толщины канала иногда внутри делают скрытый слой p^+ , но это связано с усложнением технологических процессов.

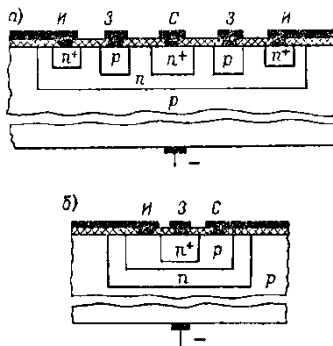


Рис. 2.9. Полевой транзистор полупроводниковой ИС с каналом n -типа (*а*) и p -типа (*б*)

Другой вариант полевого транзистора - с каналом p -типа - изображен на рис. 2.9, *б*. Его структура совпадает со структу-

рой обычного n - p - n -транзистора. В качестве канала используется слой базы.

МОП-транзисторы. Биполярные транзисторы в ИС все больше вытесняются транзисторами типа МОП (или МДП). Это объясняется важными преимуществами МОП-транзисторов, в частности их высоким входным сопротивлением и простотой устройства.

МДП-транзисторы имеют существенные преимущества перед биполярными по конструкции (размеры и занимаемая ими площадь относительно невелики, отсутствует необходимость их изоляции) и электрофизическим параметрам (низкий уровень шумов, устойчивость к перегрузкам по току, высокое входное сопротивление и помехоустойчивость, малая мощность рассеивания, низкая стоимость). МДП-транзистор может быть основным и единственным элементом МДП-микросхем. Он может выполнять функции активных приборов (ключевой транзистор в инверторах, усилительный транзистор), так и пассивных элементов (нагрузочный транзистор в инверторе, конденсатор в элементе памяти). Поэтому при проектировании МДП-микросхем можно обходиться только одним элементом - МДП-транзистором, конструктивные размеры которого и схема включения будут зависеть от выполняемой функции. Это обстоятельство дает существенный выигрыш в степени интеграции.

Особенно просто изготавливаются МОП-транзисторы с индуцированным каналом. Для них в кристалле p -типа надо лишь создать методом диффузии области n^+ истока и стока (рис. 2.10, *а*). На переходах между этими областями и подложкой поддерживается обратное напряжение, и таким образом осуществляется изоляция транзисторов от кристалла и друг от друга. Аналогична изоляция канала от кристалла.

Несколько сложнее изготовление на подложке p -типа МОП-транзистора с каналом p -типа, так как для подобного транзистора необходимо сначала сделать «карман» n -типа (рис. 2.10, *б*).

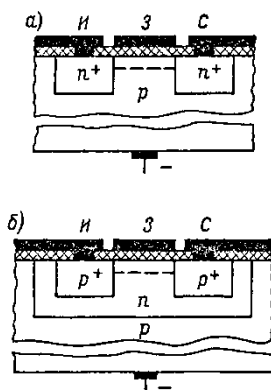


Рис. 2.10. МОП-транзистор полупроводниковой ИС с индуцированным каналом n -типа (а) и p -типа (б)

В некоторых ИС находят применение пары МОП-транзисторов с каналами n - и p -типа. Такие пары называют **комплементарными транзисторами** (КМОП или КМДП). «Комплементарный» означает «дополняющий» (от англ. complementary). Комплементарные транзисторы применяются в ключевых (цифровых) схемах и отличаются очень малым потреблением тока и высоким быстродействием. Встречаются также ИС, в которых на одном общем кристалле изготовлены биполярные и МОП-транзисторы.

В таких структурах применяются транзисторы с индуцированными каналами. Отличительной особенностью комплементарных структур является противоположная полярность питающих и управляющих напряжений (рис. 2.11).

Такая комбинация транзисторов позволяет сочетать высокое быстродействие и предельно малое потребление энергии от источника питания. Один из транзисторов в зависимости от типа подложки создают в изолирующем кармане. Создаются также охранные области, позволяющие устранить утечки тока и паразитные связи между МДП-транзисторами.

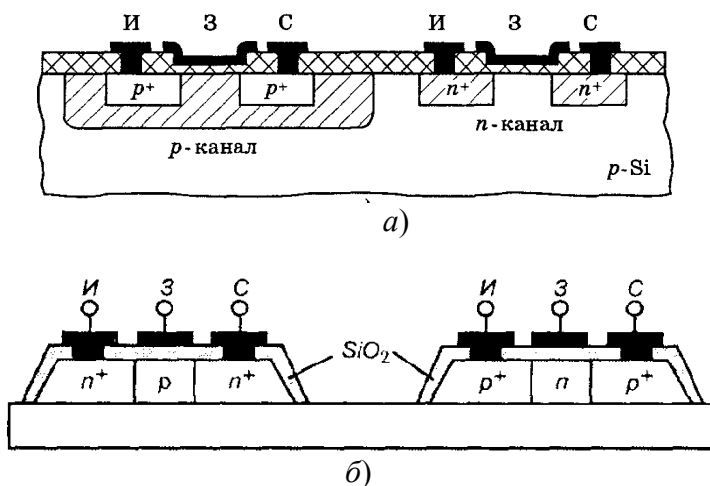


Рис. 2.11. Комплементарные транзисторные структуры, изготовленные в кристалле полупроводника (а) и на диэлектрике (б)

По надежности и популярности предпочтение отдается КМОП-транзисторам, которые реализованы на диэлектрической подложке, например, на сапфире. Это позволяет получать транзисторы без токов утечки, с отсутствием паразитных емкостных связей между областями транзистора и подложки. Такая технология позволяет повысить быстродействие транзисторов, создать на их основе радиационнотойкие интегральные схемы.

Рассмотренные выше структуры имеют планарную конструкцию, ток носителей в которых переносится в горизонтальном направлении. **Транзисторы типа V-МДП** относятся к типу транзисторов с вертикальным токопереносом - от расположенного в подложке истока к верхнему стоку.

Этот тип транзисторов изготавливается путем селективного травления в исходной структуре кремния V-образных канавок (рис. 2.12).

V-МДП-структура является весьма компактной. Истоковая область играет роль шины земли и не требует дополнительной площади кристалла для заземления. Проводящий канал образуется в p -слое и его длина определяется микронными размерами, а ширина всем периметром V-образного углубления. Большая ширина канала позволяет получить транзисторы с большим током и большим усилением. Область объемного пространственного заряда (ОПЗ) позволяет увеличить пробивное напряжение транзистора и снизить значение паразитной емкости «затвор-сток». Трехмерность V-МДП-транзисторов является большим плюсом при создании объемных интегральных схем с высокой плотностью упаковки на кристалле.

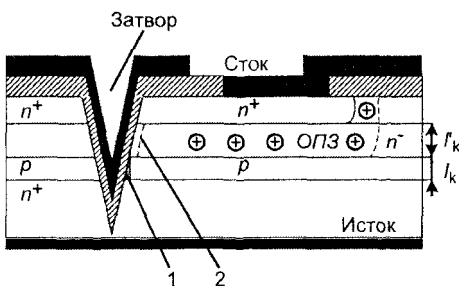


Рис. 2.12. Структура V-МДП-транзистора;
1 - область канала; 2 - область дрейфа электронов

2.3. Интегральные диоды

Диоды в интегральных микросхемах предназначены для выполнения ряда логических функций переключения электрических сигналов, выпрямления электрического тока, детектирования сигналов. Ранее диоды ИС выполнялись в виде структуры из двух областей с различным типом электропроводности, т. е. в виде обычного p - n -перехода. В последние годы в качестве диодов стали применяться биполярные транзисторы в диодном включении. Любой из p - n -переходов транзисторной структуры, а также их комбинация могут быть ис-

пользованы в качестве интегрального диода. Это оказалось удобным для производства. Возможны пять вариантов диодного включения транзистора. Они показаны на рис. 2.13 и несколько отличаются друг от друга параметрами.

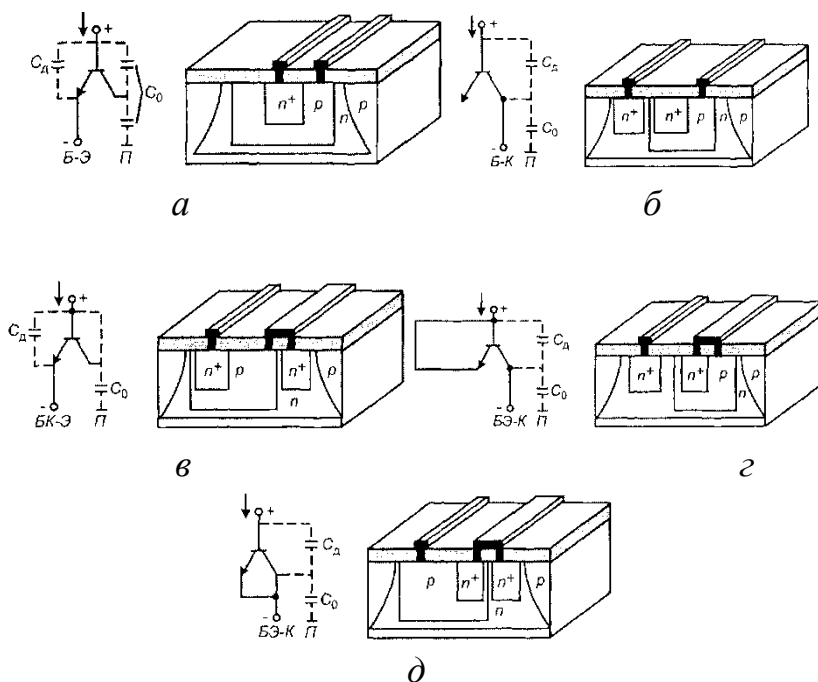


Рис. 2.13. Схема диодного включения и конструкции интегральных биполярных диодов типов: *а* - база - эмиттер (*Б - Э*); *б* - база - коллектор (*Б - К*); *в* - база коллектор - эмиттер (*БК - Э*); *г* - база эмиттер - коллектор (*БЭ - К*); *д* - база - эмиттер коллектор (*Б - ЭК*); C_0 - емкость диода между анодом и катодом; C_g - паразитная емкость на подложку; *П* - подложка

В варианте *БК - Э* замкнуты накоротко база и коллектор. У такого диода время восстановления, т. е. время переключения из открытого состояния в закрытое, наименьшее - единицы наносекунд. В варианте *Б - Э* используется только эмиттерный

переход. Время переключения в этом случае в несколько раз больше. Оба этих варианта имеют минимальную емкость (десятые доли пикофарада) и минимальный обратный ток (0,5 - 1,0 нА), однако и минимальное пробивное напряжение. Последнее несущественно для низковольтных ИС. Вариант $B\bar{E}-K$, в котором закорочены база и эмиттер, и вариант $B-K$ (с использованием одного коллекторного перехода) по времени переключения и емкости примерно равноценны варианту $B-\bar{E}$, но имеют более высокое пробивное напряжение (40 - 50 В) и больший обратный ток (15 - 30 нА). Вариант $B-\bar{E}K$ с параллельным соединением обоих переходов имеет наибольшее время переключения (100 нс), наибольший обратный ток (до 40 нА), несколько большую емкость и такое же малое пробивное напряжение, как и в первых двух вариантах.

Эквивалентные схемы включения транзисторных структур в качестве диодов содержат собственную емкость диода и паразитные емкости, которые оказывают существенное влияние на характеристики диодов.

Пробивные напряжения диодов зависят от типа используемого перехода. Если применяется небольшой эмиттерный переход с сильно легированной областью эмиттера, то пробивные напряжения небольшие. Напротив, при использовании протяженного, слаболегированного коллекторного перехода пробивные напряжения достаточно велики.

В целом оптимальным вариантом для интегральных схем являются структуры типа $BK-\bar{E}$ на основе перехода «база-эмиттер» с закороченным на базу коллектором и тип $B-\bar{E}$ на основе перехода «база - эмиттер» с разомкнутой цепью коллектора.

Остановимся особо на интегральном стабилизаторе (рис. 2.14). Он может быть создан на основе структуры интегрального транзистора в различных вариантах в зависимости от требуемого напряжения стабилизации и его температурного коэффициента. Обратное включение диода $B-\bar{E}$ используют для получения напряжения 5 - 10 В с температурным коэффициентом $\pm(2 - 5)$ мВ/°С. Диод работает в режиме лавинного пробоя.

Обратное включение диода $BЭ - K$ применяют для получения напряжения 3 - 5 В (используется явление «прокола» базы) при температурном коэффициенте - (2 - 3) мВ/°С. Один или несколько последовательно включенных диодов $BK - Э$ в прямом направлении позволяют получить напряжение 0,7 В или кратное ему значение с температурной чувствительностью - 2 мВ/°С.

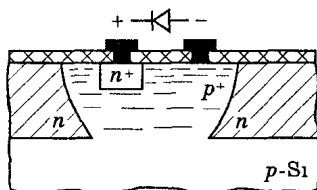


Рис. 2.14. Интегральный стабилитрон

В температурно-компенсированных стабилитронах (рис. 2.15), сформированных на основе базового и эмиттерного слоев, при подаче напряжения между n^+ -слоями один переход работает в режиме лавинного пробоя, а второй - в режиме прямого включения. Температурная чувствительность этих двух переходов противоположна по знаку, поэтому температурная чувствительность такого стабилитрона менее ± 2 мВ/°С.

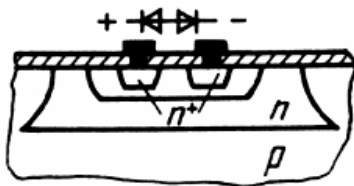


Рис. 2.15. Интегральный температурно-компенсированный стабилитрон

Интегральные МДП-транзисторные диоды формируются также на базе p - n -переходов транзисторов с индуциро-

ванным каналом в подложках разного типа электропроводности (рис. 2.16).

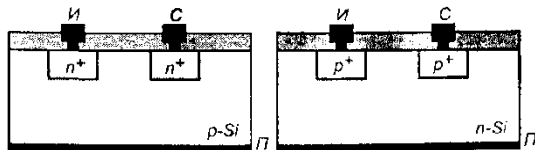


Рис. 2.16. Интегральные МДП-транзисторные диоды на базе исток-подложка, сток-подложка

Во многих ИС предпочтение отдается диодам с барьером Шоттки, имеющим меньше размеры и большее быстродействие, чем интегральные диоды на основе p - n -переходов. **Диоды Шоттки** представляют собой контакт металла с кремнием, легированным донорной примесью (менее 10^{17} см^{-3}). На рис. 2.17 приведены конструктивные решения планарных диодов Шоттки:

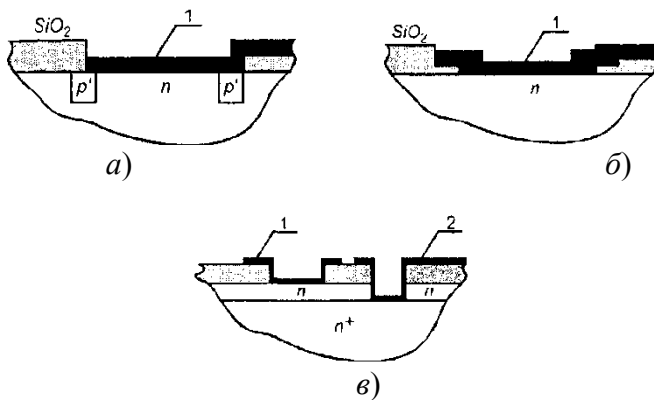


Рис. 2.17. Конструктивные решения планарных диодов Шоттки: 1 - металл, образующий барьер Шоттки; 2 - металл, образующий омический контакт

- конструкция с охранным кольцом из p^+ -области кремния позволяет исключить сильные электрические поля на краях (а);
- диод Шоттки с расширенным электродом позволяет избежать пробоя (б);
- конструкция с выпрямляющими и омическими контактами (в).

Высота барьера зависит от используемого металла. Так как для межэлементных соединений обычно используется алюминий, то его целесообразно применять для формирования диодов Шоттки, как это делается в интегральных транзисторах с диодом Шоттки. Указанные диоды имеют высоту потенциального барьера примерно 0,7 В, но воспроизводимость их параметров низкая. Сечение диода Шоттки, показанное на рис. 2.18, представляет следующие элементы: 1 - металл, образующий с n - полупроводником барьер Шоттки; 2 - металл, обеспечивающий омический контакт с n^+ - областью. Контакты 1 и 2 являются выводами диода Шоттки. Для качественных диодов Шоттки вместо алюминия используют сплав платины и никеля Ni_xPt_{1-x} , образующий с кремнием силицидный слой. Меняя значения x , можно получить высоту барьеров от 0,64 эВ при $x = 0$ (или 100 % Ni) до 0,84 эВ при $x = 100$ % (или 100 % Pt). Диоды с гораздо меньшей высотой барьера (от 0,53 до 0,59 В) получают при использовании сплава тантала и вольфрама.

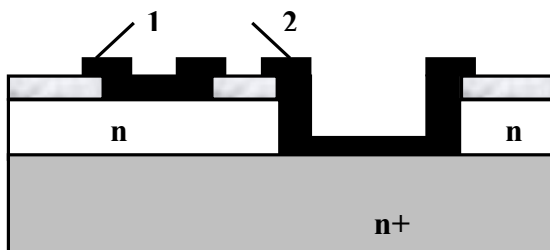


Рис. 2.18. Диоды с барьером Шоттки: 1 - металл, образующий барьер Шоттки; 2 - металл, образующий омический контакт

2.4. Транзисторные структуры специального назначения

Помимо обычных транзисторов в цифровых полупроводниковых ИС применяются также *многоэмиттерные транзисторы* (МЭТ).

Многоэмиттерные n - p - n транзисторы отличаются от рассмотренных выше одноэмиттерных прежде всего тем, что в их базовой области создают несколько (обычно 4 - 8) эмиттерных областей.

Принцип устройства таких транзисторов и их изображение на схемах показаны на рис. 2.19. Для примера взят трехэмиттерный транзистор. Такой транзистор можно отпирать подачей импульса прямого напряжения на любой из трех эмиттерных переходов. К каждому эмиттеру подключается свой источник отпирающего импульса. При этом важно, чтобы такой импульс напряжения не проник в другие источники входных импульсов, так как эмиттерные переходы, не работающие в данный момент, будут находиться под обратным напряжением.

Следует обратить внимание, что в многоэмиттерном транзисторе работающий эмиттер вместе с базой и другим, соседним, эмиттером образует паразитный транзистор. Чтобы уменьшить влияние последнего, между соседними эмиттерами делают расстояние не менее 10 мкм, т. е. у такого паразитного транзистора получается сравнительно толстая база.

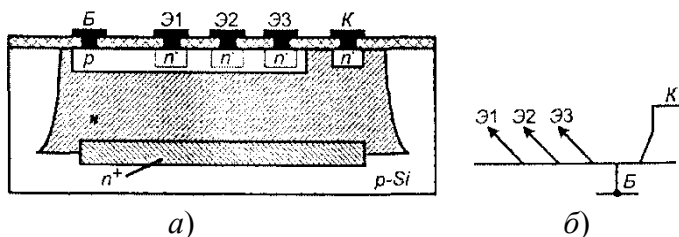


Рис. 2.19. Структура (а) и условное графическое обозначение (б) многоэмиттерного транзистора

Основная область применения МЭТ - цифровые микросхемы транзисторно-транзисторной логики (ТТЛ). В этих микросхемах они включаются на входе и выполняют функцию диодной логической ячейки, состоящей из $m + 1$ диодов, где m - число эмиттеров, являющихся входами схемы ТТЛ. Многоэмиттерный транзистор можно представить в виде совокупности отдельных n - p - n транзисторов (рис. 2.20), число которых равно числу эмиттеров. Все базовые выводы этих транзисторов, как и коллекторные, соединены между собой.

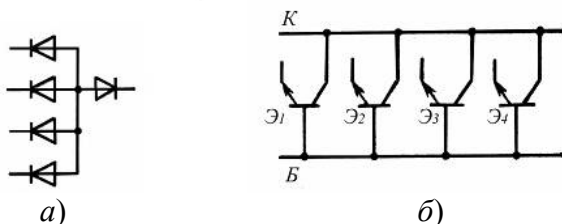


Рис. 2.20. Диодная логическая ячейка (а) и эквивалентная схема (б) многоэмиттерного транзистора

Главная особенность использования МЭТ в схемах ТТЛ состоит в том, что в любом состоянии схемы коллекторный переход МЭТ, включенного на ее входе, смещен в прямом направлении. Следовательно, отдельные транзисторы находятся в инверсном режиме, либо в режиме насыщения в зависимости от напряжения на соответствующем эмиттере.

Подобно многоэмиттерным транзисторам применяются **многоколлекторные транзисторы** (МКТ). Их структура и условное графическое обозначение приведена на рис. 2.21.

Структура многоколлекторного транзистора (МКТ) является основной структурной единицей ИМС с инжекционной логикой (I^2L), получивших название «сверхинтегрированных», поскольку в них структуры p - n - p и n - p - n транзисторов совмещены друг с другом. Коллектор одного транзистора одновременно выполняет функцию базы другого транзистора.

Благодаря такой конструкции обеспечивается значительная экономия площади поверхности, так как отсутствует необходимость дополнительных изолирующих областей и межэлементных соединений.

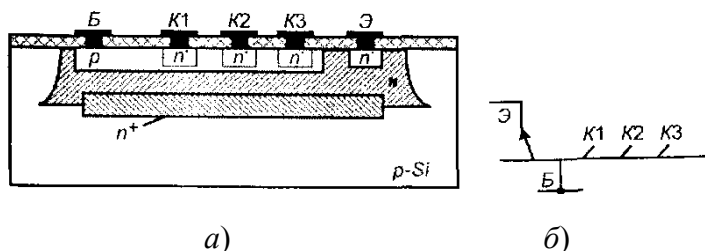


Рис. 2.21. Структура (а) и условное графическое обозначение (б) многоколлекторного транзистора

Структура МКТ в $I^2Л$ -схеме представлена на рис. 2.22 и представляет собой МЭТ, включенный в инверсном режиме, т.е. общим эмиттером является эпитаксиальный слой, а коллекторы - n^+ области малых размеров. Важным элементом структуры в данном случае является горизонтальный $p-n-p$ транзистор. Следует отметить, что его эмиттер в этой схеме находится рядом с базовой областью p -типа структуры.

При подаче напряжения смещения на инжектор (И) дырки, инжектируемые горизонтальным $p-n-p$ транзистором в базу МКТ, приводят его в состояние насыщения, если этот базовый ток не отводится через электрод (Б). Таким образом, данный элемент имеет два устойчивых состояния: когда МКТ транзистор находится в режиме отсечки или в режиме насыщения - в зависимости от того, есть или нет ток через электрод (Б).

Главной проблемой при конструировании данного транзистора является обеспечение достаточно высокого коэффициента передачи тока от общего n -эмиттера к каждому из n^+ -коллекторов. Это достигается расположением скрытого n^+ -слоя как можно ближе к базовому и расположением n^+ -слоев как можно ближе друг к другу.

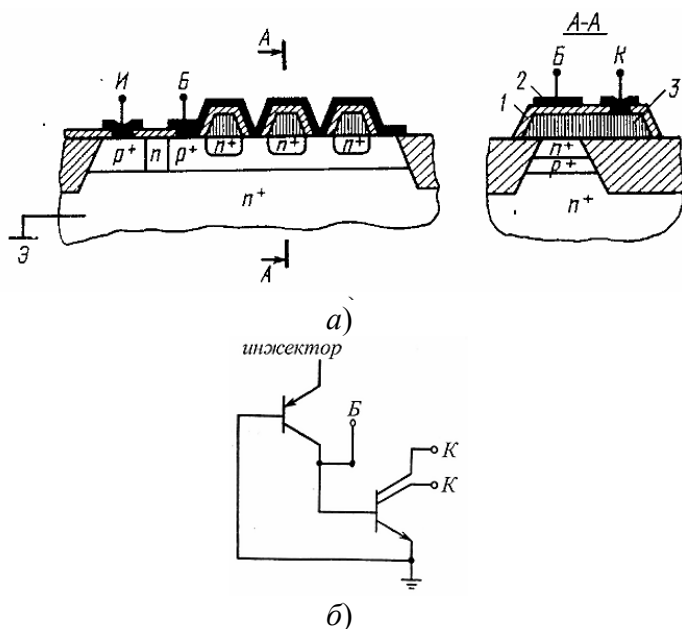


Рис. 2.22. Структура (а) и эквивалентная электрическая схема (б) И²Л элемента: 1 - оксид кремния, 2 - металлические проводники, 3 - пленка поликремния

Транзистор с барьером Шоттки - это биполярный транзистор, у которого коллекторный переход шунтирован диодом Шоттки. Диод Шоттки (ДШ) имеет контакт металла с полупроводником и обладает выпрямляющими свойствами. Его достоинство - отсутствие диффузионной емкости, и за счет этого рабочие частоты диода достигают 15 ГГц. На рис. 2.23 показаны схема транзистора с барьером Шоттки и структура такого транзистора в полупроводниковой ИС. В нем алюминиевая металлизация обеспечивает невыпрямляющий контакт с базой p -типа, но создает выпрямляющий контакт, т. е. диод Шоттки с коллектором n -типа. При работе такого транзистора в режиме ключа значительно повышается быстродействие.

Транзистор быстрее переходит из открытого состояния в закрытое.

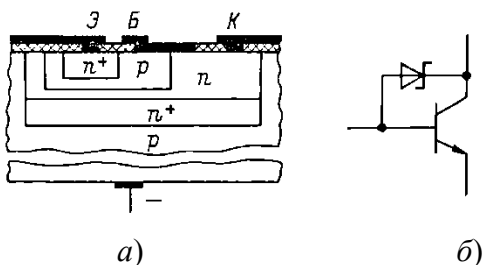


Рис. 2.23. Структура (а) и эквивалентная электрическая схема (б) транзистора с барьером Шоттки

Конструкция транзистора с диодом Шоттки представлена на рис. 2.24, а. Диод Шоттки шунтирует коллекторный переход транзистора. В отличие от обычного транзистора здесь базовое контактное отверстие расширено в сторону коллекторной области n -типа. В результате алюминиевая металлизация обеспечивает контакт с p -областью базы и n -областью коллекторного слоя.

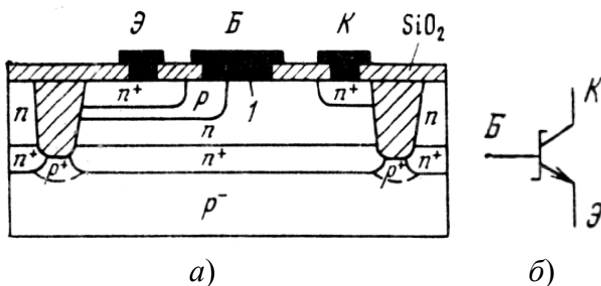


Рис. 2.24. Структура (а) и условное обозначение (б) транзистора с диодом Шоттки

Для транзистора с диодом Шоттки в принципиальных электрических схемах используют специальное графическое обозначение, показанное на рис. 2.24, б. Слой алюминия, рас-

положенный на базовом слое p -типа, образует с ним омический контакт. Слой алюминия на границе с относительно высокоомной коллекторной областью обеспечивает выпрямляющий контакт - переход Шоттки. Диод Шоттки оказывается включенным параллельно коллекторному переходу транзистора.

Основная область применения транзисторов с ДШ - это цифровые микросхемы с повышенным быстродействием. Отметим, что использование транзисторов с ДШ дает положительный эффект только в тех случаях, где транзистор работает в режиме насыщения, например, в схемах ТТЛ.

Конструкция **диффузионных Д-МДП-транзисторов** (рис. 2.25) была разработана специально для обеспечения высокого быстродействия за счет уменьшения длины канала до субмикронных размеров.

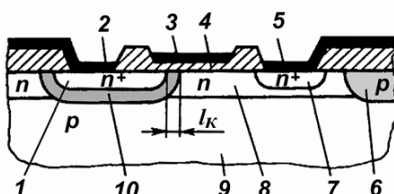


Рис. 2.25. Структура эпитаксиально-планарного Д-МДП-транзистора: 1, 7 - диффузионные области истока и стока; 2, 5 - шины алюминиевой металлизации; 3 - затвор; 4 - подзатворный тонкий оксид, 6 - изолирующая область, 8 - эпитаксиальный слой, 9 - подложка; 10 - область p -типа, получаемая методом двойной диффузии для формирования канала

Короткий канал получают по принципу формирования тонкой базы в биполярном транзисторе за счет медленного, хорошо контролируемого и управляемого процесса диффузии (поэтому Д-МДП, т.е. диффузионный МДП-транзистор). В этом транзисторе области канала p -типа, истока n^+ -типа фор-

мируются в процессе двух диффузий в одно и то же окно в оксидной маске. Конструкция Д-МДП-транзистора не требует высокой точности совмещения затвора с областями истока и стока, как в обычном МДП-транзисторе с индуцированным каналом. В связи с этим оказалась возможной реализация МДП-структур с длиной канала 0,4 - 1 мкм даже при ограниченных возможностях фотолитографического процесса по разрешающей способности. Короткий канал формируется в приповерхностной области кремния p -типа электропроводности в промежутке между двумя p - n -переходами. В обедненной n -области между каналом и стоком в режиме насыщения электроны, прошедшие канал, инжектируются в область объемного пространственного заряда, прилегающую к n^+ -области стока, и дрейфуют к стоку в сильном электрическом поле. Такая же область дрейфа существует и в обычных МДП-транзисторах при $U_c > U_{c \text{ нас.}}$

Таким образом, несмотря на различия в конструкциях, в принципе работы Д-МДП-транзисторов использованы достижения как биполярной технологии (малое расстояние между двумя p - n -переходами), так и технологии изготовления МДП-структур (формирование тонкого подзатворного диэлектрика с малой толщиной, низкой дефектностью и плотностью поверхностных состояний).

Создание Д-МДП-транзисторов с использованием эпитаксиальных структур позволяет формировать на одной и той же подложке биполярные n - p - n -транзисторы и изолированные от них Д-МДП-транзисторы, что имеет исключительное значение для производства как аналоговых (например, операционных усилителей), так и логических микросхем.

Недостатком данной структуры является малая плотностью размещения элементов в кристалле, но благодаря своим уникальным свойствам транзисторы данного типа могут быть использованы в быстродействующих переключающих устройствах с высоким рабочим напряжением и в устройствах большой мощности.

Полевые транзисторы с управляющим переходом металл - полупроводник (сокр. МЭП, ПТШ или в зарубежной литературе MESFET - metal-semiconductor field effect transistor) являются основными активными элементами арсенид-галлиевых микросхем.

Главная цель их разработки состояла в повышении быстродействия. Цифровые арсенид-галлиевые микросхемы относятся к классу сверхскоростных, а аналоговые, как правило, предназначены для работы в диапазоне сверхвысоких частот.

Простейшая структура МЭП-транзистора показана на рис. 2.26. Транзистор создают на подложке 1 из нелегированного арсенида галлия. Нелегированный арсенид галлия имеет слабо выраженную проводимость p -типа. Для ее уменьшения при выращивании монокристаллов иногда вводят в небольших количествах атомы хрома, компенсирующие действие акцепторов. Подложки, изготовленные из такого материала, обладают повышенным удельным сопротивлением и называются **полуизолирующими**.

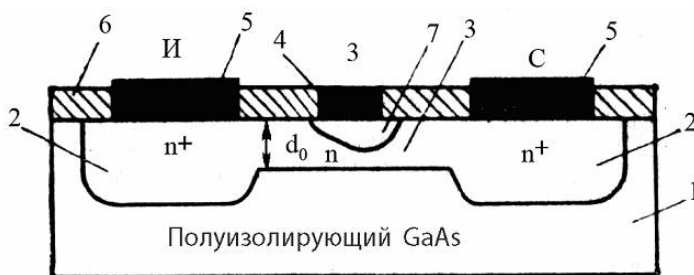


Рис. 2.26. Структура МЭП-транзистора: 1 - подложка, 2 - диффузионные области стока и истока, 3 - область канала, 4 - вывод затвора, 5 - выводы стока и истока, 6 - изолирующий слой, 7 - область пространственного заряда

У поверхности подложки методом ионного легирования формируют сильнолегированные области 2 истока и стока n^+ -типа, а затем - тонкий слой канала 3 n -типа толщиной 0,1 мкм.

Концентрация доноров в канале составляет 10^{17} см^{-3} . В качестве легирующих примесей (доноров) обычно используют кремний, селен, серу и др.

На поверхность подложки над слоем 3 наносят металлический элемент затвора 4, например, в виде сплава титан - вольфрам, металлические электроды 5, для которых применяют композицию золото-германий, которые обеспечивают омические контакты к областям истокам и стока. На поверхность подложки, не используемую для контактов, наносят слой диэлектрика 6, например, диоксида кремния.

Металлический электрод затвора образует со слоем 3 выпрямляющий контакт Шоттки, имеющий контактную разность потенциалов 0,8 В. Проводящий канал между истоком и стоком располагается в слое 3 и ограничен сверху обедненной областью барьера Шоттки, а снизу - подложкой.

В отличие от кремниевых МДП-транзисторов с индуцированным каналом в МЕР-транзисторе очень малы паразитные емкости затвор - исток и затвор - сток, так как затвор не перекрывает область 2. Кроме того, малы и барьерные емкости сток-подложка, исток-подложка. Поскольку подложка является полуизолирующей, концентрация примесей в ней очень низкая, а толщина обедненной области переходов велика.

Повышение быстродействия арсенид-галлиевых цифровых микросхем по сравнению с кремниевыми обусловлено главным образом увеличением крутизны используемых в них МЕР-транзисторов, а также уменьшением времени пролета и паразитных емкостей транзисторов.

Некоторое повышение предельной частоты достигается использованием специального δ -слоя (рис. 2.27), представляющего собой тонкий, сильно легированный слой n^+ -GaAs, расположенный между нелегированным активным слоем и подложкой. В такой структуре электроны в канале группируются вокруг тонкого легированного слоя, что приводит к повышению их подвижности.

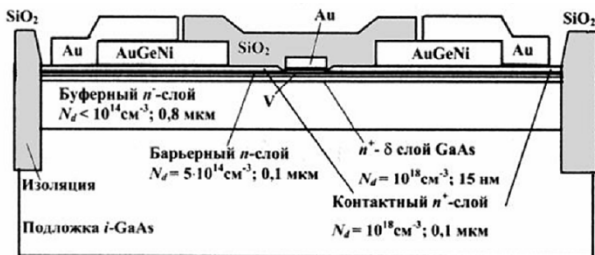


Рис. 2.27. Структура современного МЭП-транзистора

Улучшение частотных свойств МЭП-транзисторов связано не только с высокой подвижностью электронов в канале, но и с высокими диэлектрическими свойствами полуизолирующей GaAs подложки. По сравнению с кремниевыми МДП-транзисторами в МЭП-транзисторах существенно меньше проявляются такие вредные эффекты короткого канала, как изменение порогового напряжения, управление по подложке, смыкание канала, а также повышение выходной проводимости.

Основным недостатком МЭП-транзисторов (по сравнению с МДП-транзисторами) является трудность создания *p*-канальных транзисторов для реализации комплементарных пар. Возможно создание *p*-канальных транзисторов с управляющим *n-p*-переходом, однако они имеют значительно худшие частотные свойства вследствие низкой подвижности дырок в GaAs. Другой недостаток состоит в ограничении положительного напряжения V на уровне 0,8 - 1 В вследствие отпирания барьерного перехода затвор-исток.

2.5. Элементы полупроводниковых постоянных запоминающих устройств (ПЗУ)

Наибольшее распространение получили ПЗУ на МДП-транзисторах в связи с возможностью достижения высоких степеней интеграции и соответственно большой информационной емкости, а также благодаря малому потреблению энергии. Для микропроцессорных систем необходимо иметь уст-

ройства перепрограммируемой памяти: перепрограммируемые постоянные запоминающие устройства (ППЗУ), в которых информация могла бы храниться годами и в которых бы имелась возможность стирать эту информацию полностью или частично и заносить новую. Для реализации ППЗУ необходим МДП-транзистор, в котором обратимым образом было бы возможно изменять пороговое напряжение за счет изменения встроенного в диэлектрик заряда.

Элементной базой БИС ППЗУ служат:

- МДП-транзисторы со структурой металл-нитрид-оксид-полупроводник (**МНОП - транзистор**);
- лавинно-инжекционные **МДП-транзисторы с плавающим затвором** (транзисторы ЛИПЗМДП);
- МДП-транзисторы с плавающим и управляющим затворами (**двухзатворный МДП-транзистор**).

2.5.1. МНОП-транзистор

В МНОП-транзисторе (рис. 2.28) в качестве подзатворного диэлектрика используется двухслойное покрытие, а в качестве первого диэлектрика - туннельно прозрачный слой ($d_{\text{окс}} < 50 \text{ \AA}$) диоксида кремния. В качестве второго диэлектрика используется толстый ($d \approx 1000 \text{ \AA}$) слой нитрида кремния. Нитрид кремния Si_3N_4 имеет глубокие ловушки в запрещенной зоне и значение диэлектрической постоянной в два раза более высокое, чем диэлектрическая постоянная диоксида кремния. Ширина запрещенной зоны нитрида Si_3N_4 меньше, чем ширина запрещенной зоны диоксида SiO_2 .

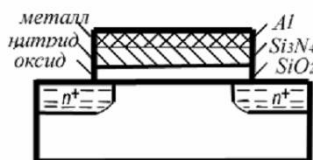


Рис. 2.28. Конструкция МНОП-транзистора

Рассмотрим основные физические процессы, протекающие в МНОП-транзисторе при работе в режиме запоминающего устройства. На рис. 2.29 приведена зонная диаграмма МНОП-транзистора.

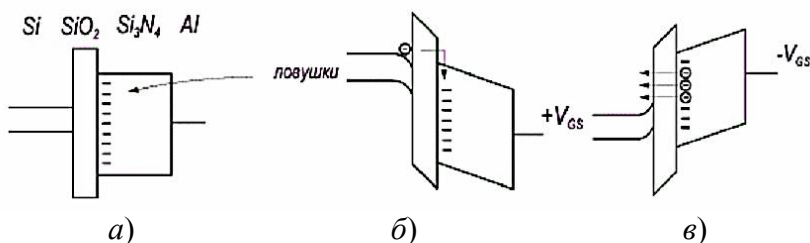


Рис. 2.29. Зонная диаграмма МНОП-транзистора:
а - напряжение на затворе равно нулю, ловушки не заполнены;
б - запись информационного заряда; *в* - стирание
 информационного заряда

При подаче импульса положительного напряжения $+V_{GS}$ на затвор вследствие разницы в величинах диэлектрических постоянных оксида и нитрида в оксиде возникает сильное электрическое поле, вызывающее туннельную инжекцию электронов из полупроводника через оксид в нитрид. Инжектированные электроны захватываются ловушками в запрещенной зоне нитрида кремния.

После снятия напряжения с затвора инжектированный заряд длительное время хранится на ловушечных центрах, что соответствует существованию встроенного инверсионного канала.

При подаче импульса отрицательного напряжения $-V_{GS}$ на затвор происходит туннелирование электронов с ловушек в нитриде кремния в зону проводимости полупроводника (рис. 2.29, в). При снятии напряжения с затвора инверсионный канал исчезает.

2.5.2. МДП-транзистор с плавающим затвором

В транзисторах с плавающим затвором инжектированный заряд хранится на плавающем затворе, находящемся между первым и вторым подзатворными диэлектрическими слоями. Структура лавинно-инжекционного МДП-транзистора с плавающим поликремниевым затвором представлена на рис. 2.30.

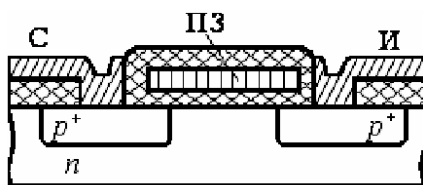


Рис. 2.30. Конструкция МДП-транзистора с плавающим затвором

Механизм зарядки плавающего затвора основан на следующих эффектах. На стоковую область p -канального МДП-транзистора подается отрицательный потенциал. По мере увеличения отрицательного смещения обедненный слой и электрическое поле в нем будут расти. Под действием электрического поля обедненного слоя неосновные носители - электроны - из стоковой p^+ -области будут выноситься в n -область подложки.

При определенном критическом значении напряженности поля становится возможным лавинное умножение электронов в n -области. Таким образом, электрическое поле в обедненной области обратносмещенного стокового n - p -перехода формирует значительное количество высокоэнергетических («горячих») электронов, обладающих достаточным запасом энергии, чтобы перейти через подзатворный оксид на плавающий затвор, так как на него предварительно подается притягивающее их положительное напряжение смещения.

После зарядки плавающего затвора электронами в области канала МДП-транзистора *p*-типа возникает инверсный слой, транзистор переходит в открытое состояние, т.е. хранит «0».

Поскольку плавающий затвор со всех сторон окружен диоксидом кремния, заряд на плавающем затворе сохраняется длительное время.

Исследования стабильности заряда показали, что даже при 125 °С за 10 лет заряд может уменьшиться лишь на 30 % своей первоначальной величины.

Стирание хранимой в ППЗУ информации осуществляется при облучении информационного поля ультрафиолетовыми лучами. При этом длина волны излучения должна быть достаточной для того, чтобы фотоны могли передать электронам энергию, необходимую для перехода в обратном направлении при возвращении в подложку. Для стирания необходимо извлечение микросхемы памяти из электронного устройства.

2.5.3. Двухзатворный МДП-транзистор

Запоминающими элементами СБИС ЭСППЗУ большой информационной емкости и высокого быстродействия являются *n*-канальные МДП-транзисторы с плавающим и управляющим затворами, изготавливаемые на основе совмещенной технологии с применением пленок поликремния для обоих затворов. На рис. 2.31 показан вариант структуры такого запоминающего МДП-элемента СБИС.

Основной отличительной особенностью транзисторов данного типа является возможность процесса стирания информации (удаление накопленного заряда с плавающего затвора) с помощью электрического импульса. Приборы постоянной памяти с электрическим стиранием информации позволяют осуществить перезапись не всей, а только части информации, при этом не требуется ее демонтаж из электронной системы.

Управление запоминающим элементом осуществляется за счет емкостной связи управляющий затвор-плавающий за-

твор и плавающий затвор-подложка. Для достижения максимальной емкостной связи толщина межзатворного диэлектрика должна быть соизмерима с толщиной подзатворного диэлектрика.

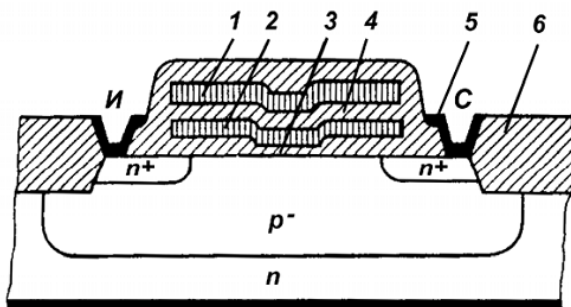


Рис. 2.31. Двухзатворный МДП-транзистор электрически стираемых ППЗУ: 1 - управляющий затвор, 2 - плавающий затвор, 3 - тонкий туннельный диэлектрик, 4 - межзатворный диэлектрик, 5 - алюминиевая металлизация, 6 - межэлементная изоляция

Различные состояния транзистора определяются зарядом на плавающем затворе. Зарядка плавающего затвора может осуществляться двумя способами:

- инъекцией «горячих» электронов через слой подзатворного диэлектрика;
- туннелированием носителей через более тонкий слой подзатворного диэлектрика.

В первом случае в режиме зарядки плавающего затвора на сток и затвор одновременно подается большое положительное напряжение, достаточное, чтобы вызвать ударную ионизацию в канале транзистора. Число горячих электронов будет определяться током в канале МДП-транзистора. Инжекция горячих электронов в плавающий затвор осуществляется под действием тянущего поля со стороны управляющего затвора.

Во втором случае на плавающем и управляющем затворах в ИМС с туннельным переносом носителей имеются ступеньки в областях перехода к более тонкому туннельному диэлектрику (рис. 2.31). При подаче на верхний затвор напряжения положительной полярности при нулевом напряжении на остальных электродах на плавающий затвор через емкостную связь передается положительное напряжение. Электроны при этом проходят через туннельный диэлектрик и заряжают плавающий затвор. И, наоборот, при подаче к областям стока, истока и подложки положительного напряжения при нулевом напряжении на управляющем затворе происходит разрядка плавающего затвора. Следует отметить, что осуществление избирательного стирания информации в данной структуре затруднительно.

В случае если область туннельного перехода располагается над областью стока кроме избирательной (побайтовой) записи можно осуществить и избирательное стирание под действием разности потенциалов между плавающим затвором и стоком. С целью развязки между матричным накопителем и схемой управления запоминающий элемент размещают в *p*-кармане, сформированном в подложке *n*-типа.

Таким образом, структуры с туннельным диэлектриком позволяют просто и воспроизводимо выполнять как программирование, так и стирание запоминающего элемента. Очень важно то, что величина накопленного заряда определяется геометрическими параметрами ячейки памяти и амплитудой импульсов записи, прикладываемых к управляющему затвору и стоку ячейки.

2.6. Приборы с зарядовой связью

Приборы с зарядовой связью (ПЗС или ССД от английского Charge Coupled Device) представляют собой пример устройства функциональной электроники (УФЭ). ПЗС изобретен в Bell Laboratories в 1970 г. Первоначально он использовался как устройство памяти и обработки информации. В настоящее

время ПЗС - это, в основном, преобразователи света в электрический сигнал. Такие преобразователи используются в видеокамерах и цифровых фотоаппаратах (digital camera - «photosmart»).

В ПЗС передача информации происходит за счет переноса заряда. Активной средой является полупроводниковая пленка. Носителем информации служит сгусток заряда (зарядовый пакет), в отличие от традиционной интегральной электроники, где носитель информации - ток или разность потенциалов. Сгустки заряда возбуждаются в приповерхностной области полупроводниковой пластины, управляемо перемещаются и требуемым образом преобразуются. Например, в линиях задержки запись информации производится в следующем виде: «1» - сгусток заряда есть, «0» - сгустка заряда нет.

ПЗС характеризуются следующими особенностями:

- возможностью оперирования с цифровой и с аналоговой информацией, а следовательно, возможностью создания цифровых и аналоговых устройств на их основе;
- сочетанием функций хранения и обработки информации;
- возможностью преобразования светового потока в электрический заряд с последующим считыванием, а следовательно, возможностью создания телевизионных преобразователей изображения;
- топологической простотой, одинаковостью и регулярностью элементов, соответственно, и высоким быстродействием.

На рис. 2.32 представлены разновидности ПЗС, причем поверхностные ПЗС - это ПЗС с поверхностным каналом переноса зарядовых пакетов, объемные ПЗС - с объемным каналом переноса.

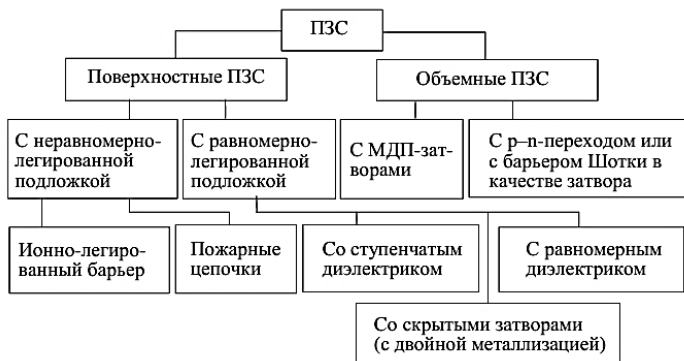


Рис. 2.32. Разновидности ПЗС

ПЗС представляют собой совокупность простых МДП-структур, сформированных на общей полупроводниковой подложке таким образом, что они влияют друг на друга вследствие взаимодействия электрических полей.

Принцип действия ПЗС основан на возникновении, хранении и передаче зарядовых пакетов в потенциальных ямах, образующихся у поверхности полупроводника при приложении к электродам внешних управляющих напряжений.

Простейшая структура ПЗС представлена на рис. 2.33, на котором заштрихованные фрагменты - потенциальные ямы, заполненные сгустком электронов, т. е. отрицательным объемом зарядом.

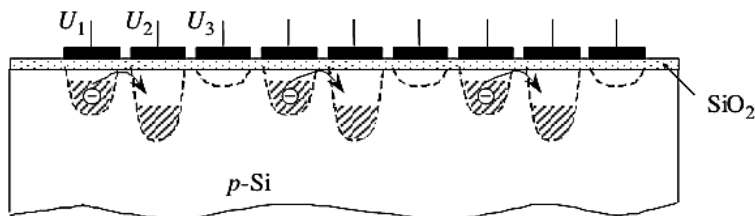


Рис. 2.33. Простейшая структура ПЗС

Процессы, происходящие в ПЗС, схематично можно представить следующим образом:

1. При приложении $U_1 > 0$ основные носители заряда уходят от поверхности в глубь подложки и под первым электродом образуется обедненный слой, что равносильно образованию потенциальной ямы для неосновных носителей заряда.

2. Начинается процесс заполнения потенциальной ямы электронами:

- за счет процесса термогенерации носителей в обедненном слое (длительный процесс порядка 1 - 100 с);
- инжекцией заряда с помощью *p-n*-перехода;
- светом.

Таким образом, получили зарядовый пакет под первым электродом.

3. При приложении $U_2 > U_1$ под вторым электродом образуется более глубокая потенциальная яма и происходит перетекание заряда в эту яму под действием тянущего электрического поля второго электрода.

Для осуществления хранения сгустка заряда под третьим электродом должно выполняться соотношение $U_3 > U_1 \sim U_2$.

Так осуществляются хранение и перенос информации.

Основными способами ввода информации в ПЗС являются оптический способ ввода и инжекция заряда с помощью *p-n*-перехода.

Оптический ввод информации (рис. 2.34) реализуется в преобразователях «свет - электрический сигнал». Эти преобразователи используются в видеокамерах и в так называемых цифровых фотоаппаратах. Электроды в указанных устройствах изготавливаются из поликристаллического кремния, молибдена (Mo), диоксида олова (SnO_2). Такие электроды прозрачны для света.

Световой поток генерирует электронно-дырочные пары в полупроводнике, а в потенциальной яме они разделяются. На электродах задан отрицательный потенциал: $U_1 = U_2 - U_n < 0$, поэтому электроны уходят, а дырки остаются под отрицательным потенциалом электродов. Накапливаемый положительный

объемный заряд пропорционален числу поглощаемых квантов, т. е. пропорционален интенсивности света и продолжительности экспозиции (как в фотографии).

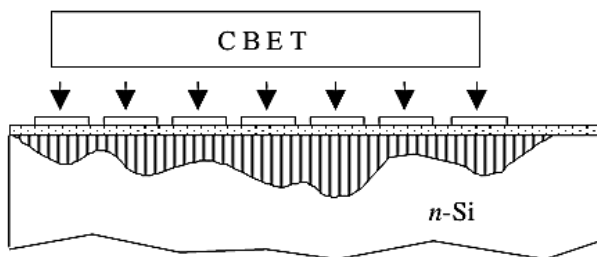


Рис. 2.34. Оптический способ ввода информации в ПЗС

Способ ввода информации инжекцией заряда с помощью p - n -перехода изображен на рис. 2.35.

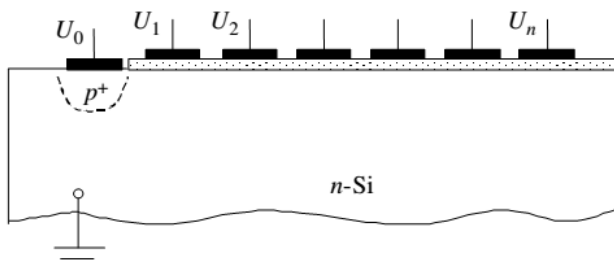


Рис. 2.35. Способ ввода информации инжекцией заряда с помощью p - n -перехода

Если $U_0 > 0$ p - n -переход открыт - течет ток и происходит инжекция дырок из p^+ -области под соседний электрод. Таким образом, под электродом накапливается сгусток заряда, происходит запись логической единицы - «1». Если $U_0 = 0$, инжекция отсутствует, сгустка заряда нет, и происходит запись логического нуля «0».

Считывание информации в ПЗС осуществляется экстракцией заряда с помощью p - n -перехода. Если $U_k < 0$, p - n -пере-

ход закрыт. Появление сгустка заряда под электродом \mathcal{E}_n приводит к притяжению дырок под электрод \mathcal{E}_k (в этом случае происходит дрейф носителей заряда под действием тянущего поля, а не диффузия). Через \mathcal{E}_k проходит импульс тока и происходит считывание «1» (рис. 2.36).

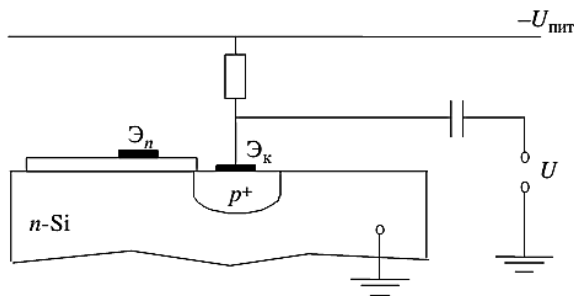


Рис. 2.36. Считывание информации в ПЗС

Управлять процессом передачи зарядов можно, управляя величиной напряжения на затворах зарядово-связанных МОП-конденсаторов. Различают несколько типов ПЗС-регистров, различающихся количеством фаз. На рис. 2.37 представлена схема накопления и переноса зарядовых пакетов в трехфазном ПЗС. Последовательность импульсов на фазах Φ_1 , Φ_2 , имеет периодический характер и трапецевидную форму. Их временная диаграмма представлена на рис. 2.37, в, г, б. Импульсы следуют с некоторым временным перекрытием так, чтобы фронт последующего по времени импульса нарастал бы раньше, чем начался спад импульса предыдущей фазы. Заметим также, что импульсы имеют некоторое постоянное смещение $U_{см}$ (1 - 3 В), обеспечивающее постоянное обеднение поверхности основными носителями. Отсутствие такого напряжения смещения приводило бы к потерям величины зарядового пакета вследствие рекомбинации электронов с дырками. Напряжение на фазах ПЗС-структуры колеблется в пределах 10 - 20 В.

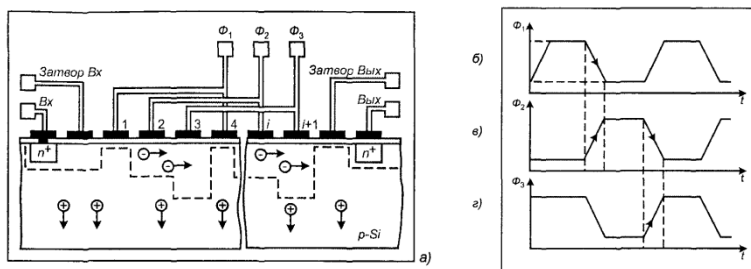


Рис. 2.37. Накопление и перенос зарядовых пакетов в трехфазном ПЗС (а) и диаграммы управляющих импульсов на фазах Φ_1 (б), Φ_2 (в), Φ_3 (г)

Формируя симметричные либо асимметричные топологии структуры, можно создать также одно-, двух-, четырехтактные сдвиговые регистры. Рассмотренный трехтактный ПЗС-регистр относится к первому типу, в котором направленность переноса зарядового пакета обеспечивается индуцированными потенциальными барьерами. Эти барьеры формируются электрическими полями со стороны, противоположной переносу зарядового пакета.

Направленность переноса зарядовых пакетов можно обеспечить с помощью технологически встроенных зарядовых барьеров. Такие конструкции относятся ко второму типу сдвиговых регистров.

Асимметричное распределение потенциала, обеспечивающее направление и управляемый перенос зарядовых пакетов, можно получить неоднородным распределением примесей под электродами, а также изменением толщины слоя диэлектрика.

Приборы с зарядовой связью используются в различных системах для хранения и обработки цифровой и аналоговой информации.

ПЗС позволяют осуществлять обработку цифровой и аналоговой информации, а именно: аналоговое и цифровое суммирование, деление и усиление сигналов; возможность неразрушающего считывания с необходимыми весовыми ко-

эффицентами; возможность многократного ввода и вывода зарядовых пакетов.

Различают цифровые, аналоговые и фоточувствительные ПЗС.

К *аналоговым ПЗС* следует отнести линии задержки (ЛЗ), фильтры, аналоговые процессоры.

Фоточувствительные ПЗС (ФПЗС) являются весьма перспективными процессорами.

ФПЗС является изделием функциональной электроники, предназначенным для преобразования оптического изображения в электрический сигнал, действие которого основано на формировании и переносе зарядовых пакетов под действием света по поверхности или внутри полупроводника.

Различают линейные и матричные ФПЗС.

В *линейных ФПЗС* фоточувствительные элементы расположены в один ряд. За один период интегрирования линейный ФПЗС воспринимает изображение и преобразует в электрический (цифровой) сигнал одну строку оптического изображения.

Матричные ФПЗС представляют собой фоточувствительные приборы с переносом заряда, в которых фоточувствительные элементы организованы в матрицу по строкам и столбцам.

Цифровые ПЗС предназначены для обработки сигналов в виде дискретных функций, и их можно разделить на структуры для арифметико-логической обработки информации и структуры для хранения информации - запоминающие устройства. В цифровые ПЗС можно включить регистры сдвига, логические и арифметические устройства, запоминающие устройства. В них информация представляется двумя уровнями зарядов, локализованных в потенциальной яме под затвором. Состояние логической единицы определяется максимальным зарядовым пакетом в яме, состояние логического нуля - отсутствием заряда или величиной фонового заряда. Цифровые устройства ПЗС являются устройствами динамического типа, т. е. необходима регенерация информации.

3. ПАССИВНЫЕ ЭЛЕМЕНТЫ ИНТЕГРАЛЬНЫХ СХЕМ

В полупроводниковых микросхемах наиболее распространенными пассивными элементами являются резисторы. Вследствие низкого удельного сопротивления полупроводниковых слоев они занимают большую площадь на кристалле. Поэтому микросхемы проектируют так, чтобы число резисторов было минимальным, а их сопротивления небольшими (обычно менее 10 кОм). Аналоговые микросхемы содержат, как правило, больше резисторов, чем цифровые. Во многих цифровых микросхемах (например, на полевых транзисторах) резисторов нет, вместо них используют транзисторы.

3.1. Интегральные резисторы

Интегральный резистор представляет собой элемент интегральных схем с заданным электросопротивлением и топологией, который используется в электрических цепях для обеспечения требуемого распределения тока и напряжений между отдельными участками цепи.

В полупроводниковых ИМС роль резисторов играют участки легированного полупроводника одной из областей транзисторной структуры. Резисторы выполняются в одном технологическом процессе вместе с интегральными транзисторами и диодами.

Резисторы полупроводниковых ИМС изготавливаются на основе диффузионных слоев транзисторной структуры (диффузионные резисторы) и с помощью ионного легирования (ионно-легированные резисторы).

Интегральные резисторы на биполярных структурах подразделяются на *диффузионные резисторы, пинч-резисторы, ионно-легированные резисторы, пленочные резисторы на основе поликристаллического кремния* (рис. 3.1).

Номинальное значение резистора может быть получено выбором топологических параметров, коэффициентом формы или отношением длины тела резистора к его ширине, а также

технологическими параметрами - выбором материала резистора и его толщины.

Диффузионные резисторы изготавливаются в эпитаксиальном слое транзисторной структуры. В зависимости от требуемого номинала и точности изготовления диффузионные резисторы могут изготавливаться в эмиттерной, базовой или коллекторной областях.

Чаще всего диффузионный резистор формируют в базовой области транзисторной биполярной структуры. Выбор этого слоя является компромиссом между большими геометрическими размерами, которые потребовались бы при изготовлении в эмиттерной области, и высоким температурным коэффициентом сопротивления резистора, если бы резистор выполнялся в слаболегированной коллекторной области (рис. 3.1, а).

В полупроводниковых микросхемах на биполярных транзисторах для упрощения технологии в качестве резисторов широко используют базовые слои p -типа с сопротивлением $R_{\text{сл}} = 100 - 300 \text{ Ом}/\square$.

Если необходимые номиналы превышают 60 кОм, используют конструкцию **пинч-резистора** или канальные резисторы (рис. 3.1, б). Большое удельное сопротивление достигается за счет использования донной части слаболегированной p -области. В структуре резисторов данного типа n^+ - и p -слои зашунтированы металлизацией и соединены с выводом резистора, находящегося под положительным потенциалом большим, чем у остальных областей структуры. Такое соединение обеспечивает обратное смещение на всех переходах пинч-резистора.

Максимальное сопротивление пинч-резистора может достигать значения 200 - 300 кОм при простой полосковой конфигурации. Недостатком пинч-резисторов является большой разброс параметров изготавливаемых структур, а также большой температурный коэффициент сопротивления. Структура пинч-резистора сходна со структурой полевого транзистора.

стора, и именно этот факт позволяет получить большие значения сопротивления.

Эмиттерная сильно легированная низкоомная область позволяет получить сопротивления в несколько Ом с температурным коэффициентом 0,01 - 0,02 %/градус.

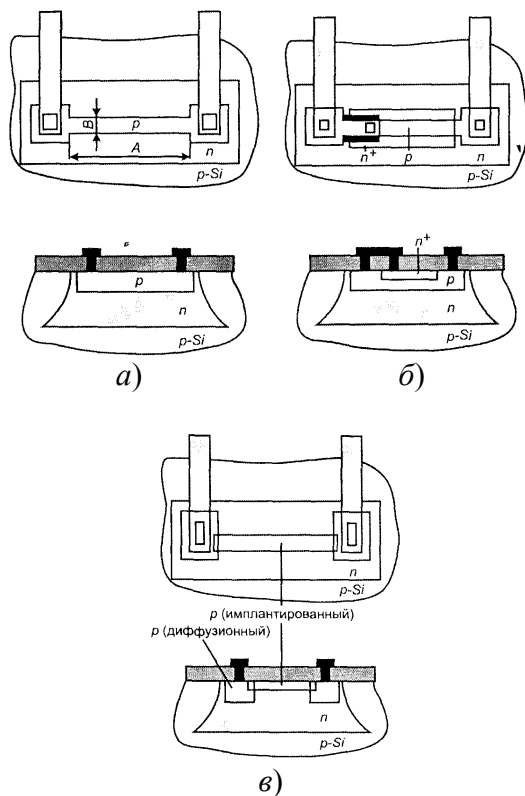


Рис. 3.1. Интегральные резисторы на основе биполярных транзисторных структур: *а* - диффузионный резистор; *б* - пинч-резистор; *в* - ионно-легированный резистор

Высокие удельные сопротивления могут быть обеспечены конструкцией **ионно-легированных резисторов** (рис. 3.1, в). Их структура аналогична диффузионным резисторам. С по-

мощью операции ионного легирования, не связанной с формированием базы, можно создать очень тонкий (0,1 - 0,2 мкм) резистивный слой с сопротивлением до 20 кОм/□. Сопротивление слоя определяется дозой легирования. Для получения омических контактов на его концах формируют более толстые диффузионные области p^+ -типа. Технологический разброс сопротивлений ионно-легированных резисторов около 6 %, ТКС = 0,1 %/К.

Интегральные резисторы МДП-транзисторных структур представляют собой, как правило, встроенные между истоком и стоком каналы (рис. 3.2). Номиналы резистора определяются как топологией резистивных структур, так и технологией его изготовления. Обычно канал встраивается методом ионной имплантации, по своим свойствам аналогичен ранее рассмотренному ионно-легированному резистору.

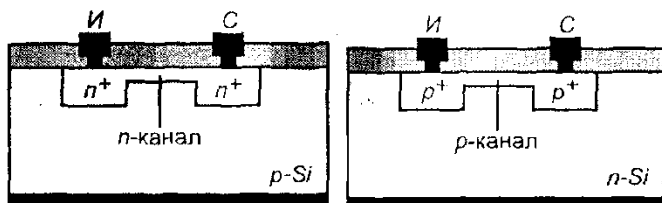


Рис. 3.2. Структура интегрального МДП-резистора на основе исток - канал - сток

В гибридных микросхемах широко распространены пленочные резисторы с сопротивлениями от нескольких Ом до единиц мегом. Если требуется высокая плотность резисторов на подложке, применяют тонкопленочную технологию, если же необходима низкая стоимость микросхем, а плотность элементов не столь существенна - толстопленочную.

Структура резистора гибридной микросхемы представлена на рис. 3.3.

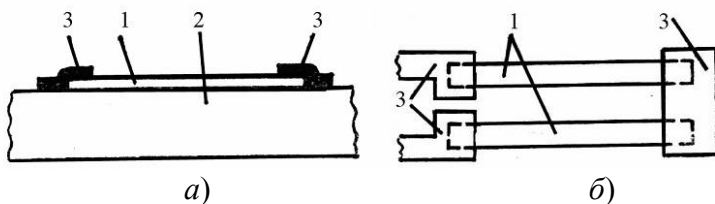


Рис. 3.3. Структура (а) и топология (б) пленочного резистора:

1 - резистивный слой, 2 - подложка,
3 - металлические контакты

В зависимости от требуемого сопротивления пленочный резистор может иметь различную конфигурацию:

- полоска;
- параллельная полоска с металлическими перемычками;
- меандр.

Тонкокопленочные резистивные слои из нихрома толщиной менее 0,1 мкм получают вакуумным испарением и обеспечивают $R_{\text{сл}}$ до 300 Ом/□, ТКС = - 0,01 %/К.

Сопротивление слоя до нескольких килоом на квадрат при ТКС < 0,02 %/К имеют пленки тантала, полученные катодным распылением.

Большим $R_{\text{сл}}$ (до 10 кОм/□) обладают тонкие пленки резистивных сплавов, например, кремния и хрома в различных процентных соотношениях.

Еще больше R (до 50 кОм/□) имеют пленки керметов - смесей диэлектрического материала с металлом (например, SiO и Cr), их ТКС порядка - 0,2 %/°С.

Тонкопленочные резисторы применяются не только в гибридных, но и в некоторых полупроводниковых микросхемах, в частности в полупроводниковых биполярных интегральных схемах в основном СВЧ-диапазона, а также в схемах на арсениде галлия. Резистивный слой наносится непосредственно на поверхность нелегированной подложки.

В кремниевых цифровых БИС также используются резистивные слои поликристаллического кремния толщиной 0,2 -

0,3 мкм, сопротивление которых в зависимости от концентрации легирующих примесей изменяется в широких пределах вплоть до 10 МОм/□. Такие резисторы располагают над транзисторами, чтобы уменьшить площадь кристалла. Сопротивление таких резисторов уменьшается с ростом температуры с высоким ТКС = - 1 %/К. Технологический разброс также весьма велик (20 - 30 %), однако это допустимо для ряда схем. Поликремниевый резистор малой длины (несколько микрометров) имеет нелинейную ВАХ, обусловленную тем, что между отдельными зернами поликремния (размером порядка 0,1 мкм) существуют потенциальные барьеры (высотой около 0,2 В), препятствующие прохождению электронов.

Для получения толсто пленочных резисторов применяют пасты, содержащие в качестве функциональной фазы частицы Pd и Ag₂O. Сопротивление слоя толщиной 15 - 20 мкм лежит в пределах от 50 Ом/□ до 1 МОм/□ в зависимости от процентного соотношения между Pd и Ag₂O, его ТКС = 0,1%/К. Для уменьшения технологического разброса до 1 - 10 % применяют индивидуальную подгонку резисторов.

3.2. Интегральные конденсаторы и индуктивности

Интегральные конденсаторы представляют собой элементы интегральных схем, состоящие из проводящих электродов (обкладок), разделенных диэлектриком и предназначенные для использования в электрических цепях для обеспечения требуемого распределения тока и напряжения между отдельными элементами цепи.

Основная часть полупроводниковых микросхем не содержит конденсаторов из-за их большой площади. Например, полупроводниковый или тонкопленочный конденсатор емкостью всего 50 пФ занимает приблизительно такую же площадь, как 10 биполярных или 100 МДП-транзисторов. Поэтому, если требуется емкость более 50 - 100 пФ, применяют внешние дискретные конденсаторы, для подключения которых в микросхемах предусматривают специальные выводы.

В качестве конденсаторов малой емкости используются другие элементы. В полупроводниковых интегральных схемах роль конденсаторов играют обратные смещенные p - n -переходы, выполненные на основе транзисторной структуры в едином технологическом процессе.

В биполярных транзисторных структурах в конструкции интегрального конденсатора используется один из переходов: «эмиттер - база», «база - коллектор», «коллектор - подложка». Эти переходы формируются диффузией и поэтому часто называются **диффузионными конденсаторами**.

Емкость конденсатора определяется емкостью перехода, имеющего диффузионную и барьерную составляющие. Основную роль играет барьерная емкость.

Наибольшую удельную барьерную емкость C_0 имеет переход «эмиттер-база» (рис. 3.4, а). Низкое пробивное напряжение этого перехода ограничивает возможность его широкого применения.

Конденсатор, сформированный на базе перехода «база - коллектор» (рис. 3.4, б) имеет более высокое пробивное напряжение (порядка 50 В). Обычно используют переход «база - коллектор» при его низком обратном смещении, но одновременно высоком обратном смещении перехода «коллектор - подложка».

Конденсаторы, сформированные на основе перехода «коллектор-подложка» (рис. 3.4, в) имеют ограниченное применение, потому что подложка обычно заземлена по переменной составляющей тока. Однако конденсатор этого типа является неотъемлемой частью интегральных схем с изоляцией по p - n -переходу.

Иногда в интегральных схемах используют **комбинированный конденсатор**. На рис. 3.4, г приведена структура конденсатора на основе параллельно включенных емкостей эмиттерного и коллекторного переходов.

Интегральные конденсаторы, сформированные на основе биполярной транзисторной структуры, имеют ряд недостатков.

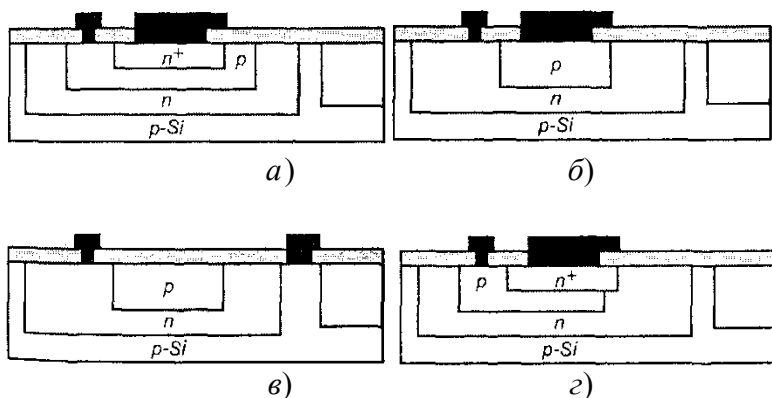


Рис. 3.4. Структуры интегральных биполярных конденсаторов: *а* - на основе эмиттерного перехода; *б* - на основе базового перехода; *в* - на основе перехода «коллектор-подложка»; *г* - на основе параллельно включенных емкостей эмиттерного и коллекторного переходов

Прежде всего, на основе таких структур невозможно создать конденсатор большой емкости. Для этого необходимо использовать большую площадь подложки. Конденсаторы такой конструкции имеют малую добротность. Добротность мала как на низких частотах из-за влияния обратного сопротивления n - p -перехода, так и на высоких частотах, при которых сопротивления обкладок больше, чем в структуре МДП конденсатора. Такие конденсаторы могут работать только при одной полярности приложенного напряжения, соответствующей обратному напряжению на n - p -переходе, и их емкость существенно зависит от приложенного напряжения.

Недостатки диффузионных конденсаторов могут быть в схеме устранены, если воспользоваться конструкцией **МДП-конденсатора** (рис. 3.5). Одной из обкладок МДП-конденсатора является эмиттерный n^+ -слой толщиной 0,3 - 1 мкм, другой - слой металла, а диэлектриком - слой диоксида кремния. Над эмиттерным n^+ -слоем, служащим нижней об-

кладкой конденсатора, выращивается тонкий слой кремния SiO_2 , а затем наносится верхняя металлическая обкладка. Такой конденсатор применяют в полупроводниковых микросхемах при незначительном усложнении технологического процесса (требуются дополнительные операции литографии и окисления для создания слоя диэлектрика). Слой n^+ формируется с помощью той же операции легирования, что и эмиттеры биполярных транзисторов или истоки и стоки n -канальных МДП-транзисторов. Топологическая конфигурация конденсатора - квадратная или прямоугольная.

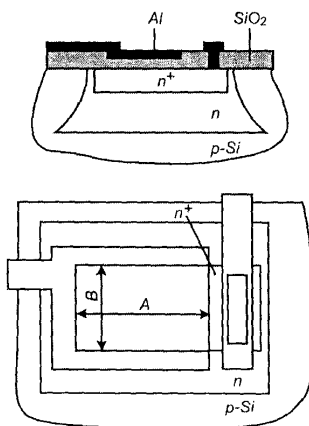


Рис. 3.5. Структура и топология интегрального МОП-конденсатора

Конденсаторы емкостью порядка 10 пФ на основе МДП-структур используются в некоторых аналоговых микросхемах, обладающих частотной избирательностью сигналов (например, в активных фильтрах).

Важным достоинством МОП-конденсаторов является возможность их работы при любой полярности напряжения на обкладках.

Другой важной особенностью является независимость номинального значения емкости от приложенного напряжения.

И, наконец, добротность МДП-конденсаторов значительно превосходит добротность интегральных конденсаторов, выполненных в биполярных транзисторных структурах.

Структура пленочного конденсатора гибридной микросхемы и его вид сверху показаны на рис. 3.6.

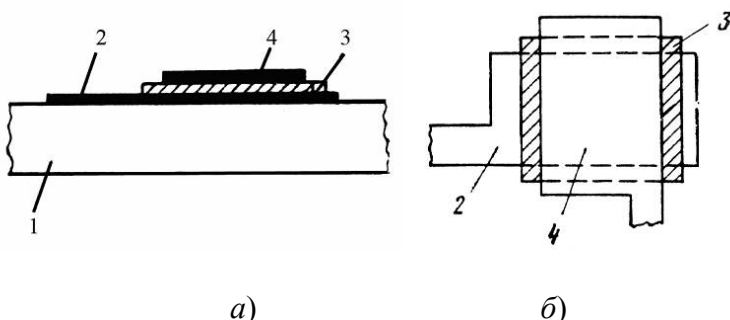


Рис. 3.6. Структура (а) и вид сверху (б) тонкопленочного конденсатора: 1 - подложка, 2 и 4 - металлические обкладки, 3 - диэлектрический слой

Наиболее технологичным диэлектрическим материалом является монооксид кремния. Близкие параметры обеспечивают боро- и алюмосиликатные стекла. Диоксид кремния имеет более высокую электрическую прочность и дает большую удельную емкость ($4 \cdot 10^{-4}$ пФ/мкм²). Однако для его нанесения необходим более сложный метод реактивного распыления. В качестве обкладок конденсаторов с указанными диэлектриками используют пленки алюминия. Большую удельную емкость (до 10^{-3} пФ/мкм²) имеют танталовые конденсаторы, в которых нижняя обкладка выполняется из Ta, диэлектриком является слой Ta₂O₅, получаемый анодным окислением, а верхней обкладкой - слой Al.

В кремниевых полупроводниковых микросхемах тонкопленочные конденсаторы формируются на поверхности пластин, покрытых слоем SiO_2 , а в арсенид-галлиевых микросхемах - непосредственно на поверхности нелегированной подложки. В качестве диэлектрика применяют слои SiO_2 или Si_3N_4 , наносимые методом химического осаждения из газовой фазы.

Пленочные индуктивные элементы представляют собой плоские прямоугольные (рис. 3.7, а) или круглые спирали (рис. 3.7, б), формируемые на основе тех же пленок, что и проводники. Некоторые трудности возникают при устройстве вывода от внутреннего конца пленочной катушки. Приходится для этого наносить на соответствующее место катушки диэлектрическую пленку, а затем поверх этой пленки наносить металлическую пленку - вывод.

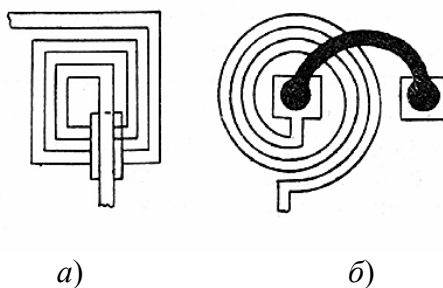


Рис. 3.7. Структура индуктивных элементов ИМС

Пленочные реактивные элементы с емкостями менее 100 пФ и индуктивностями менее 1 мкГн используют в аналоговых высокочастотных микросхемах. В сантиметровом диапазоне СВЧ требуются элементы малых размеров (много меньше длины волны), которые следует воспроизводить с высокой точностью. Для этого необходима тонкопленочная технология. Она также обеспечивает меньшее сопротивление проводящих слоев по сравнению с толстопленочной технологией и более высокую добротность элементов. Конденсаторы с емкостями

порядка десятых долей пикофарады, необходимые в гибридных СВЧ-микросхемах, выполняются в виде гребенчатой структуры (рис. 3.8, *а*) Размер гребенки должен быть меньше длины волны. Конденсаторы такого типа удобны для включения в разрыв микрополосковой линии. Элементы с индуктивностью 0,1 - 1 нГн, необходимые в СВЧ-микросхемах, имеют кольцевую структуру (рис. 3.8, *б*).

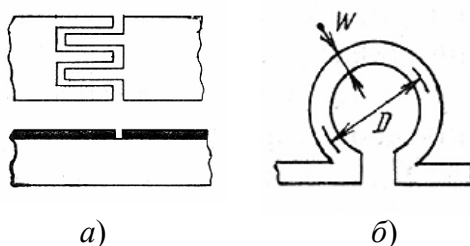


Рис. 3.8. Структура пленочного конденсатора (*а*) и индуктивного (*б*) элемента СВЧ ИМС

На более низких частотах индуктивные элементы не используют. В некоторых случаях индуктивный эффект получают схемным путем (применяя операционные усилители с RC-цепями обратной связи, активные фильтры и др.). Для других случаев применения, где индуктивности необходимы, используют катушки, находящиеся вне корпуса микросхемы.

3.3. Коммутационные соединения

К пассивным элементам микроэлектронных устройств относятся проводники коммутационных цепей, соединяющих между собой отдельные элементы ИМС.

Обычно в полупроводниковых микросхемах в качестве межэлементных соединений применяются проводники из пленки алюминия. Для исключения пересечения проводников используются три основных метода: многослойная металлизация, прокладка шин металлизации над каналами резисторов,

защищенными слоем SiO_2 (рис. 3.9, а) и проводящие диффузионные перемычки под слоем SiO_2 (рис. 3.9, б)

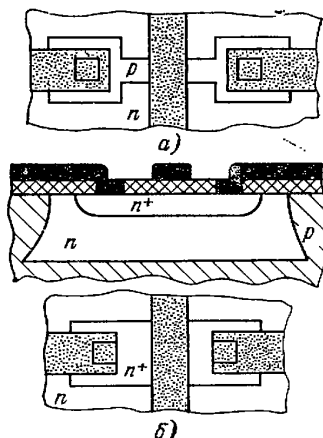


Рис. 3.9. Прокладка шин металлизации над каналами резисторов (а) и через n^+ -перемычку (б)

При **многослойной металлизации** первый металлический слой в микросхеме закрывается слоем диэлектрика, на который затем наносится второй слой металла. Контактное соединение между металлическими слоями осуществляется через отверстия в разделительном диэлектрике. Наибольшее распространение в качестве межслойного диэлектрика получили SiO_2 , SiO_2 и Al_2O_3 . Оксид алюминия изготавливается анодным окислением. Минимальная толщина диэлектрических пленок для обеспечения требуемой изоляции и исключения пор составляет 0,5 мкм. В настоящее время широко используется только два слоя металлизации, хотя возможно использовать три и даже четыре. Многослойная металлизация позволяет уменьшить длину и упростить конфигурации металлизированных дорожек.

Диффузионные перемычки позволяют обойтись без двухслойной металлизации при необходимости исключить пересечение полупроводников.

На рис. 3.9, б представлена диффузионная перемычка, используемая при однослойной металлизации в схемах на МДП-транзисторах с каналом n -типа. Для изготовления перемычек в схемах на p -канальных МДП-транзисторах используется диффузионная область p -типа, которая имеет большее удельное сопротивление слоя, чем удельное сопротивление слоя n^+ -перемычки.

В микросхемах на биполярных транзисторах для перемычки используется n^+ -слой, расположенный в отдельной области. Площадь, занимаемая перемычкой, приблизительно равна площади транзистора с минимальными геометрическими размерами. Величина вносимого сопротивления 5 - 15 Ом в зависимости от геометрических размеров перемычки.

Влияние проводников на параметры работы ИМС связано, в первую очередь, с конечным значением скорости передачи сигнала, в результате чего напряжение, приложенное к одному концу проводника, не может быть передано мгновенно во все точки по его длине.

Скорость распространения сигнала по проводнику определяется не только его параметрами, но и относительной диэлектрической проницаемостью среды, окружающей проводник. В случае, если средой является воздух, скорость распространения сигнала в нем равна скорости света. Наличие диэлектрической среды с проницаемостью больше единицы приводит к уменьшению скорости распространения сигнала примерно обратно пропорционально корню квадратному из диэлектрической проницаемости. В результате скорость распространения сигнала в полупроводниковых и пленочных ИМС примерно в два - три раза ниже, чем в вакууме.

В быстродействующих ИМС время переключения отдельных логических элементов достигает нескольких наносекунд, и задержки в межэлементных соединениях могут существенно снизить быстродействие приборов. Таким образом, при проектировании стремятся к достижению максимальной плотности размещения элементов ИМС.

Металлизированные дорожки вносят паразитные элементы: сопротивления емкости и индуктивности. Между соседними проводниками может существовать связь, определяемая их взаимной индуктивностью и емкостью. За счет этой связи при наличии сигнала в одном проводнике он появляется и в соседнем в виде помехи. Такие связи необходимо предотвращать при проектировании ИМС, т.к. иначе помехи могут достигать уровня основного сигнала, и устройство может оказаться неработоспособным.

При больших плотностях тока (более 100 А/мм^2) возможна миграция атомов металла в сторону одного из электродов (рис. 3.10).

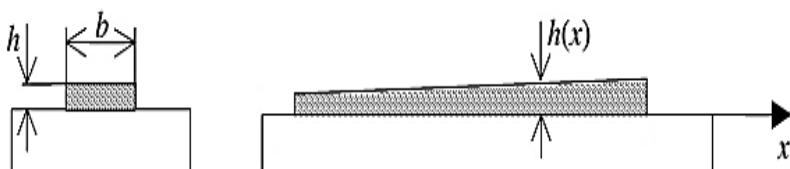


Рис. 3.10. Изменение размеров металлической шины на изолированной подложке за счет переноса атомов металла

В процессе теплового движения ионы металла могут занимать нерегулярные положения в кристаллической решетке. В процессе теплового движения происходит движение ионов по междоузлиям, генерация и заполнение вакансий. Это процесс самодиффузии ионов. При наличии дрейфа электронов они подталкивают ионы. Происходит направленное движение ионов. Захват ионов дрейфом электронов называют **«электронным ветром»**, а направленное движение ионов металла под действием потока электронов называют **электромиграцией**. Миграция происходит в сторону положительного электрода.

Процессы миграции существенно усиливаются в случае неравномерной толщины шины. Под действием «электронного

ветра» тонкая часть шины утоньшается вплоть до разрушения (рис. 3.11).

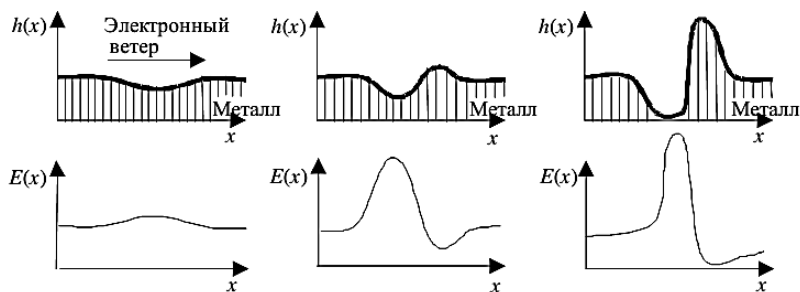


Рис. 3.11. Изменение профиля металлической шины в результате миграции атомов: $h(x)$ - толщина токоведущей шины, $E(x)$ - напряжённость электрического поля

4. СОВРЕМЕННЫЕ ТЕНДЕНЦИИ В РАЗВИТИИ МИКРОЭЛЕКТРОНИКИ

Стремительно развивающаяся мировая электронная промышленность привела к созданию малогабаритных высокопроизводительных интеллектуальных электронных устройств, спрос на которые непрерывно растет. Но вместе с тем с развитием микроэлектроники возникают и проблемы повышения стоимости производства, обеспечения дальнейшей миниатюризации, снижения энергопотребления и т.п.

В начале XXI века одной из основных тенденций развития электроники стало направление, получившее название «окружающий разум» (Ambient Intelligence). Это новое веяние в информационных технологиях, которое подразумевает цифровое окружение, представляющее собой скрытую от пользователя сеть устройств, способных отвечать на нужды, привычки, жесты людей, упрощая их привычные действия в быту. По мере уменьшения размеров такие устройства все легче интегрируются в окружающее пространство, совершенствуются информационные связи, и в итоге лишь интерфейсы управления оказываются доступными общественному пользователю.

Развития беспроводных коммуникационных систем требуют повышения многофункциональности, расширение частотного диапазона, снижения энергоемкости используемых для решения этих задач микроэлектронных устройств.

Тенденции развития транспорта, применение современных двигателей, выполняемых на основе принципиально новых конструктивных решений и материалов, выдвигают требования работы электронных устройств в расширенных температурных диапазонах и меньших по объему пространствах.

Несомненным локомотивом новых электронных инноваций является также область здравоохранения, начиная от интеллектуальных датчиков и регистраторов различного назначения, контролирующих процессы жизнедеятельности, и заканчивая целыми лечебно-диагностическими комплексами.

Рынок электроники стремительно развивается, и для

производителей очень важно не упустить возможность занять на нем свое место. Однако реализация интеллектуальных систем диктует необходимость еще большей микроминиатюризации, что возможно только при применении класса «система на кристалле» (СнК).

Развитие микроэлектроники началось с изготовления микросхем, содержащих несколько десятков компонентов с минимальными размерами 25 мкм, сегодня эта цифра в соответствии с **законом Мура** составляет миллиарды компонентов размером порядка 22 нм. В связи со стремительным развитием микросхемотехники улучшаются такие показатели микросхем, как скорость переключения, плотность интеграции, возможность реализации систем на кристалле.

4.1. Закон Мура как основа оценки темпа развития микроэлектронных технологий

В апреле 1965 года Гордон Мур (Gordon E. Moore) - директор отдела разработок компании Fairchild Semiconductors в статье для журнала Electronics высказал свое видение развития микроэлектроники на следующие 10 лет. Прогноз базировался на графике, соединяющем 5 точек, связывающий число компонентов ИС и их минимальную цену для периода 1959 - 1964 г.г. (рис. 4.1) и предположении, что количество компонентов на чипе будет продолжать удваиваться каждый год.

В августе 1968 года он стал одним из основателей Intel и в течение последующих семи лет занимал должность исполнительного вице-президента корпорации. В 1975 году на ежегодной встрече IEEE Мур, уже как президент и главный управляющий Intel скорректировал свою закономерность до удвоения каждые два года.

Это наблюдение руководителя Intel - мирового лидера микроэлектроники, задало темп развития всей индустрии на много лет вперед. Мур занимал обе должности до 1979 года, когда пост президента сменил на должность председателя совета директоров. В 1980 году информатик Карвер Мид при-

своил этой закономерности титул закона. Главным управляющим Intel Гордон Мур работал до 1987 года, а на посту председателя совета директоров - до 1997 года, когда его удостоили звания почетного председателя совета директоров. С 60-х годов Intel следовал этой прогрессии и используя свой «тик -так» метод, продолжает поддерживать эту закономерность в настоящее время.

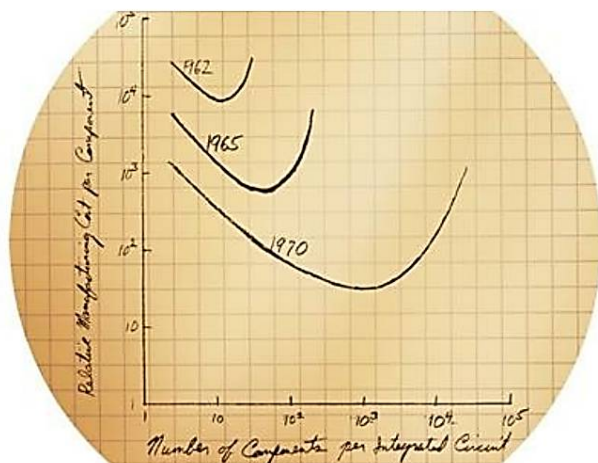


Рис. 4.1. График из записной книжки Гордона Мура: зависимость относительной стоимости интегрального компонента от их числа на чипе в разные годы

В ходе полувековой гонки прошедшей под лозунгом «меньше / быстрее / дешевле» (smaller / faster / cheaper) размеры рабочих областей транзисторов не превышают нескольких нанометров. В 2003 году Гордон Мур подсчитал, что количество транзисторов, ежегодно поставляемых на рынок, достигло 10^{19} . И разработанный в Intel метод производства микропроцессоров предусматривает, что расстояние между транзисторами на чипе составит одну десятитысячную толщины человеческого волоса.

За время существования корпорации Intel (то есть с 1968

года) себестоимость производства транзисторов упала до такой степени, что теперь обходится примерно во столько же, сколько стоит напечатать любой типографский знак - например, запятую.

В процессе разработки микропроцессоров, содержащих один миллиард транзисторов, Intel уменьшила размеры транзисторов до такой степени, что теперь на булавочной головке могут разместиться 200 млн. транзисторов.

Современные транзисторы производства корпорации Intel открываются и закрываются со скоростью полтора триллиона раз в секунду.

Залогом успешной деятельности Intel на этом направлении служат ежегодные многомиллиардные вложения корпорации в научно-исследовательские разработки, постоянную модернизацию и расширение своих производственных мощностей. Достаточно сказать, что только в 2005 году Intel израсходовало на эти цели более 10 млрд. долларов.

Столь стремительное развитие микроэлектронного производства основывается на увеличении площади обрабатываемых подложек, снижении технологических норм и совершенствовании топологии.

Основной тенденцией развития микроэлектроники является повышение степени интеграции микросхем. Согласно закону Мура, условное число транзисторов в наиболее скоростных процессорах удваивается каждые два года. Разумеется, эта тенденция не может сохраняться вечно, и уже с 90-х годов XX в. разные специалисты периодически высказывают мысль о том, что в своем развитии микроэлектроника вплотную подошла как к технологическому пределу увеличения размеров кристаллов СБИС и УБИС, так и к дальнейшему повышению «плотности» размещения компонентов на кристалле. Среди множества конструкторско-технологических проблем, которые приходится решать при проектировании и производстве микроэлектронных изделий, можно выделить пять основных.

На первом месте стоит проблема *уменьшения размеров элементов* интегральных схем и *увеличение площади* обраба-

тываемых подложек.

Увеличение диаметра пластин и снижение проектных топологических норм является неотъемлемой частью истории развития полупроводниковой микроэлектроники. За более чем 50-летнюю историю производство полупроводников прошло путь от пластин диаметром 25 мм до современных фабрик, обрабатывающих кремниевые пластины диаметром 300 мм. К 2020 г. (а, вероятно, и раньше) планируется запуск первой фабрики для пластин диаметром 450 мм. Одновременно с этим происходит постоянное снижение проектных норм топологии, достигшее значений 14 нм.

В настоящее время освоено производство на кремниевых подложках диаметром 300 мм (опытное 450 мм) и технологические нормы 22 нм (опытное 14 - 16 нм). На рис. 4.2 приведено сравнение кремниевых подложек диаметром 450 мм и 300 мм.



Рис. 4.2. Внешний вид 450 мм и 300 мм полупроводниковых подложек

Увеличение размера полупроводниковых пластин показано на рис. 4.3 (самые первые пластины в диаметре были всего лишь 25 мм).

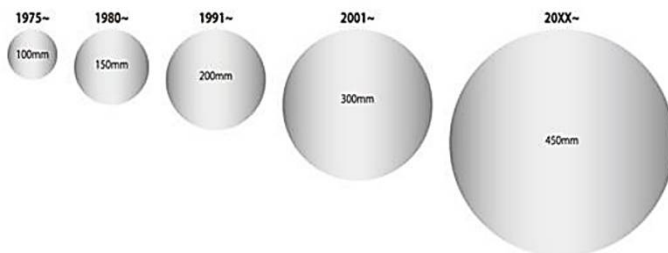


Рис. 4.3. Рост диаметра пластин по годам

На рис. 4.4 приведена зависимость площади подложки от диаметра.

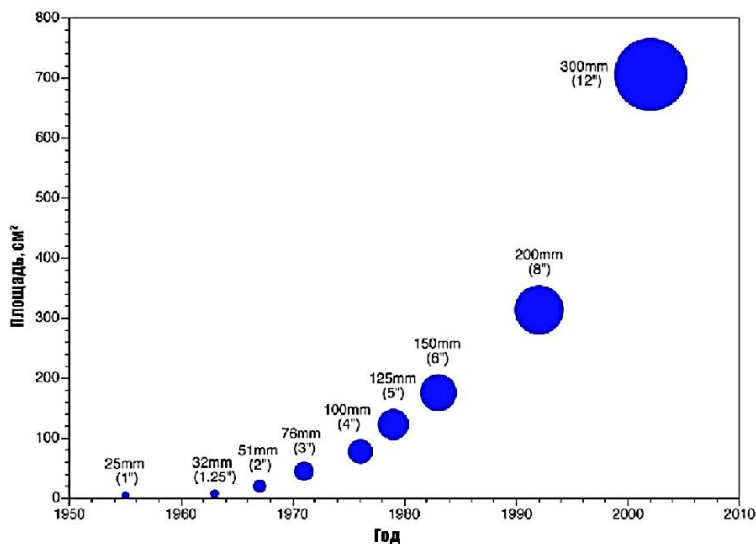


Рис. 4.4. Зависимость площади подложки от диаметра

При увеличении пластины стоимость каждого чипа падает. Расчеты показывают, что переход с нынешних 300 мм на 450 мм в конечном итоге даст экономию около 30 %. Приблизительно так же как произошло при переходе с 200 на 300 мм пластины. Снижение цены производства чипа на 30 % это действительно существенно. Но с пометкой, что это произойдет далеко не сразу, так как первоначально стоимость новых пластин будет значительно выше. Стоимость 1 см² 450 мм подложки сравняется с текущей ценой 1 см² 300 мм подложки не раньше 2025 г. А на начало использования будет в 4 - 5 раз дороже (рис. 4.5).

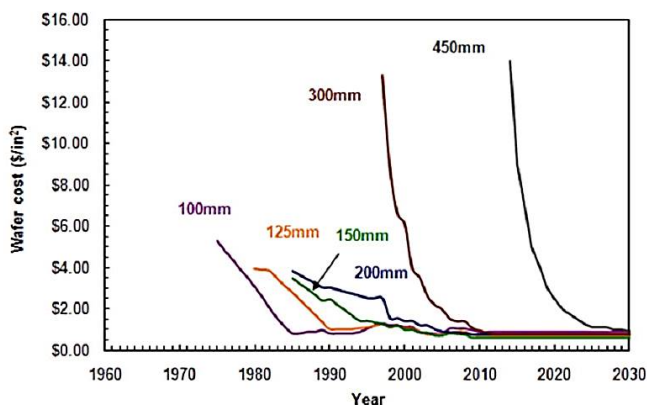


Рис. 4.5. Изменение стоимости подложки от ее диаметра

Общие тенденции перехода таковы:

- 30 - 100 % увеличение стоимости производственных площадей, техобслуживания и оборудования для автоматизации;
- 20 - 50 % увеличение стоимости литографического оборудования;
- 10 - 30 % снижение пропускной способности проецирующего оборудования. Для остального оборудования - без изменений;
- 15 % снижение трудозатрат;

- 70 % увеличение затрат на реактивы.

Затраты на инвестиции по оценкам могут дойти до 60 миллиардов долларов, и поэтому крупнейшим производителям приходится объединять свои усилия для перехода на новый стандарт. Окупаемость столь крупных инвестиций около 8 лет.

Количество транзисторов на чипе напрямую зависит от размеров элементов (технологических норм) и самой площади кристалла. Площадь кристаллов наиболее сложных микросхем процессоров и памяти на указанный год приведены на рис. 4.6.

В 1990-е годы тенденция увеличения площади на 14 % в год (черная линия) остановлена. Впрочем, самые сложные кристаллы ГП и серверных ЦП достигают 400 - 500 мм², но и эта цифра не растет уже лет пять, хотя почти все производители уже успели с 90-х перейти на 300-миллиметровые пластины, позволяющие производить с той же массовостью и ценой даже такие большие кристаллы.

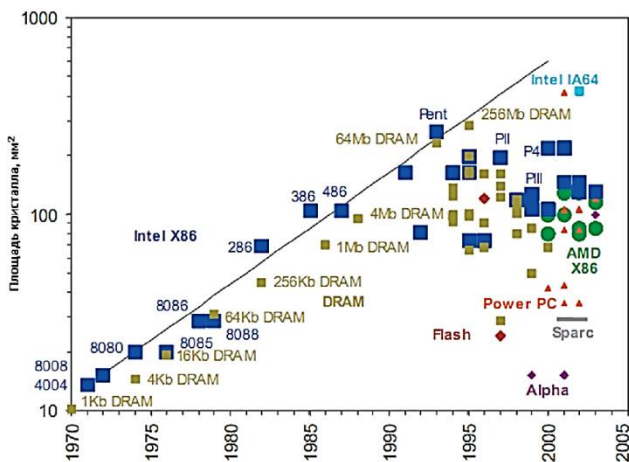


Рис. 4.6. Площади кристаллов основных чипов по годам

Увеличение числа транзисторов на кристалле ИС как следствие уменьшения технологической нормы и увеличения площади кристалла. Видно, что первоначальная тенденция 2-кратного роста в год, по которой строил свои рассуждения

Гордон Мур, была в прямом смысле весьма крутой. Но с 70-х и микросхемы ДОЗУ (теперь - и флэша), и процессоры продолжали ее с меньшими темпами - 58 % и 38 % в год (рис. 4.7).

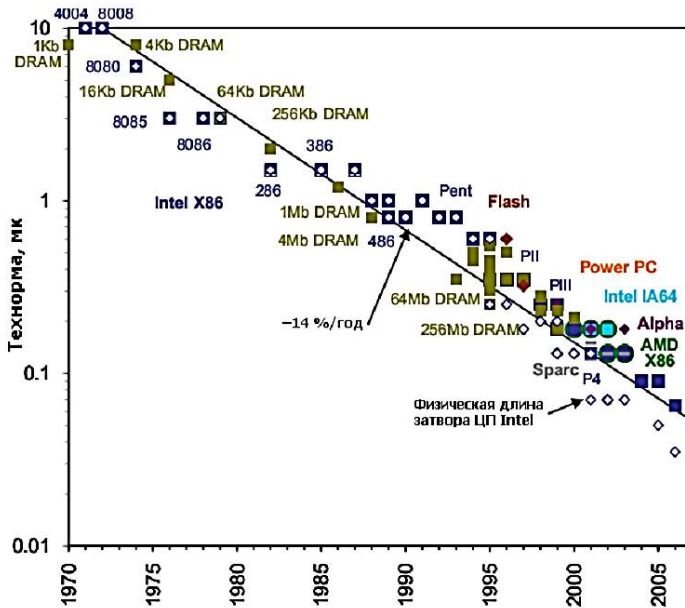


Рис. 4.7. Изменение технологических норм основных чипов по годам

Топологические размеры элементов (так называемые технологические нормы) задаются процессом литографии (рис. 4.8). Литография, выполняемая оптической засветкой фоторезиста, называется фотолитографией. До 90-х г.г. фотолитография использовала ртутные газоразрядные лампы, отсекая из их света все, кроме нужной частоты, совпадающей с одним из пиков («линий») - G (436 нм), H (405) или I (365). После того, как мощности ламп стало не хватать для требуемой производительности, потребовалось внедрить эксимерный лазер, что сделали в 1982 г. в IBM (сам такой лазер изобретен в СССР в 1971 г.). В зависимости от газа он дает длину волны 248 (KrF),

193 (ArF) и 157 нм (F₂).

От F₂ - лазеров, правда, отказались из-за чрезвычайных технических проблем, решение которых не окупится преимуществами - дело в том, что сам воздух начинает поглощать излучение с длиной волны меньше 186 нм, так что весь литограф надо переделать под вакуум. Это его усложняет и удорожает с 40 до 50 млн. долларов. Поэтому даже самые современные техпроцессы с технормами менее 30 нм все еще используют ArF - лазер. При этом переход на так называемый *экстремальный ультрафиолет* (ЭУФ, EUV) с длинами волн 13,5 нм и менее рано или поздно все равно состоится - и без вакуума тут точно не обойтись.

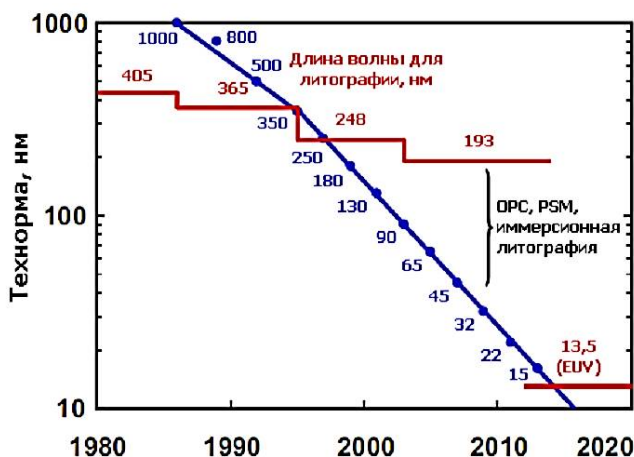


Рис. 4.8. Соотношение топологических размеры элементов (технологических норм) и процессов литографии по годам

Стоимость установки для формирования рисунка составляет 70 млн. долл. для 300 мм подложек и производительностью до 500 пластин в сутки, но для 450 мм, по заявлению ASML (производитель EUV-сканеров), цена составит более 120 млн. долл., и очевидно, производительность установки будет еще ниже.

Формирование рисунка на поверхности приобретает большие сложности, когда его размер оказывается меньше длины волны экспонирующего света. Строго говоря, законы волновой оптики не запрещают формирование деталей с таким разрешением. Но, начиная с этих размеров, линейная оптика заменяется на куда более сложную дифракционную, требующую большую точность при всех операциях - с соответствующим влиянием на цены установок. С точки зрения теории стоит познакомиться с эмпирическим критерием разрешения Рэля (о минимальном угловом расстоянии между точками), числовой апертурой (NA) и технологическим параметром k_1 . Это требует применение новых подходов. Одна из таких продвинутых методик - **вычислительная литография**: использование масок, рисунок которых вычислен с учетом волновых свойств света с целью добиться большего разрешения или меньших искажений при данной длине волны.

Первые подобные программы были написаны в начале 80-х и использовались лишь для оптимизации рисунка маски, т. к. недостаток вычислительной мощности позволял моделировать площадь всего в несколько квадратных микрон. К 1998 г., когда замаячил переход на 180 нм (первый техпроцесс с технологической нормой меньше длины волны), мощность компьютеров уже сильно возросла, что позволило использовать более точные алгоритмы и модели. Для современных технологических норм требуются уже тысячи процессоров и недели расчетов, чтобы вычислить рисунки для десятков масок, необходимых самым сложным ИС.

К основным методам вычислительной литографии относятся **фазосдвигающие маски (PSM)** и **оптическая коррекция близости (OPC)**.

Используемая с 90-нанометрового процесса (2006 г.) технология PSM - это коррекция толщины отдельных «пикселей» маски для изменения их прозрачности, что меняет фазу проходящего сквозь них света. Учитывая волновые свойства, это позволит (не считаясь с длиной волны) экспонировать на фоторезисте рисунок, отдельные элементы которого либо усилены

синфазным наложением волновых пиков, либо удалены противофазным - это увеличивает разрешение, приближая тот самый параметр k_1 к идеалу. Более современная ОРС искажает рисунок маски для компенсации ошибок получаемого изображения из-за дифракции падающих волн. ОРС нужна уже не для увеличения разрешения, а для исправления искажений одиночных структур, форма которых при таких размерах получается куда хуже, чем если бы элементы были регулярными.

На рис. 4.9 приведен пример оптической коррекции близости (ОРС): требуется вычислить такую маску (зеленый контур), чтобы получаемый ею символ (красный) оказался как можно ближе к требуемому (синий). Без коррекции толщина линий символа окажется больше или меньше в разных частях, в том числе за счет влияния соседних линий. Это может привести как к разрыву дорожки, так и к замыканию пары дорожек.

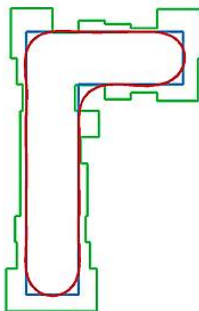


Рис. 4.9. Пример оптической коррекции близости (ОРС)

На втором месте в ряду актуальных задач микроэлектроники стоит **проблема внутренних соединений**. Огромное число элементов микросхемы, размещенных на подложке, должно быть коммутировано между собой таким образом, чтобы обеспечить надежное и правильное выполнение определенных операций над сигналами. Этот вопрос решается с помощью многоуровневой разводки, когда на первом (низшем) уровне

формируют логические вентили, на втором - отдельные цифровые узлы типа триггеров, на третьем - отдельные блоки (например, регистры) и далее по нарастающей степени функциональной сложности.

Разработчики ИС давно хотели использовать медные межсоединения вместо алюминиевых, т.к. удельное сопротивление меди меньше. Это значит, что «медные» чипы меньше выделяют тепла и быстрее работают, т.к. меньшая часть коммутируемого транзисторами тока уйдет в нагрев, а не в переключение других транзисторов. Однако если в линиях электропередач и прочих проводах медь применяется давно, то микроэлектроника не могла внедрить столь полезный металл десятки лет. Причина в том, что после осаждения меди при дальнейших процессах нагрева она диффундирует (внедряется) в подлежащие элементы, особенно в кремний, что даже получило термин «медное отравление».

В 1997 г. IBM наконец-то решила задачу. Сначала медь надо осадить. Но из-за ее химической стойкости ее нельзя протравить плазмой сквозь окна в фоторезисте (не удалив при этом оставшуюся, т. е. маскирующую часть самого резиста), как это делается для алюминия. Вместо этого применяется «дамасская работа» (damascene): процесс, похожий на изготовление булатной стали с мелким орнаментом. Сначала в изоляторе протравливаются канавки для дорожек. Далее вся поверхность выстилается барьерным металлом (который чаще всего оказывается нитридом титана или вольфрама, что, строго говоря, относится к керамике), не допускающим диффузии, но пропускающим ток. Его толщина должна быть небольшой, т. к. его сопротивление все же больше, чем даже у алюминия.

Далее на всю поверхность осаждают толстый слой меди, переполняющий канавки. Т. к. плазмохимическое травление (оно же - реактивное ионное травление, RIE) не подходит, используется химико-механическая планаризация (ХМП или CMP). До 90-х гг. она считалась слишком грязной и дефектной для тонкого производства, т. к. абразивные частицы полировальной пасты создавали острые осколки стираемого слоя, да и

сама паста неидеально чистая. Но для медного слоя ХМП оказалась лучше имеющихся способов, т. к. процесс полировки металла останавливается на границе с изолятором (точнее, с его невытравленными частями, находящимися выше дна канавок). В результате на чипе остается очень плоский слой с внедренными медными дорожками, не выходящими по высоте из окружающего изолятора. Более того, так называемое двойное воронение позволяет одновременно получить еще и вертикальные проводящие окна, соединяющие текущий слой с предыдущим. Сверху все покрывается еще одним барьерным слоем, излишки которого вытравливаются над внутрислойным изолятором, но не над дорожками. После этого можно осаждать уже межслойный изолятор для следующего проводящего слоя.

На третьем месте расположена **проблема теплоотвода**. Повышение степени интеграции обычно связано с уменьшением, как размеров самих элементов, так и расстояний между ними, что ведет к увеличению удельной мощности рассеивания. В естественном режиме (без дополнительного теплоотвода) допустимая мощность рассеивания современных микросхем не превышает 0,05 Вт/мм, что ограничивает плотность размещения элементов на подложке. Для преодоления этого ограничения можно использовать несколько способов: снижение напряжения питания, использование микрорежима работы транзисторов, переход к более экономичной элементной базе (например, комплементарная структура металл-диэлектрик-полупроводник - КМДП) и, наконец, искусственное охлаждение. Однако у каждого из этих способов существуют свои специфические трудности. Так, например, снижение напряжения питания неизбежно ведет к снижению помехоустойчивости.

Четвертой в списке следует указать **проблему дефектов подложки**. Повысить степень интеграции можно простым увеличением площади кристалла, однако при этом пропорционально возрастает вероятность попадания в рабочую область дефектов кристаллической структуры (прежде всего дислокаций), наличие которых на поверхности подложки неизбежно,

хотя бы в силу термодинамических причин. Дефект подложки может привести к нарушениям технологического процесса изготовления микросхемы и соответственно к браку. Единственным способом решения этой проблемы является совершенствование технологии изготовления подложек.

Последней в списке, но, пожалуй, первой по значимости следует назвать **проблему контроля параметров**. Общеизвестно, что электроника проникла буквально во все области человеческой деятельности. Автоматические системы сегодня управляют сложнейшими (и порой потенциально опасными) технологическими процессами, огромными транспортными потоками и т.д. Сбой в такой системе может привести к катастрофическим последствиям. В этих условиях проблемы надежности и качества оборудования, а следовательно, и контроля параметров производимой электронной промышленностью продукции приобретают первостепенное значение. В силу большой сложности выполняемых функций число внешних информационных выводов современных СБИС варьируется от нескольких десятков до двух-трех сотен. Если принять для оценки число информационных выводов равным 50 и учесть, что цифровой сигнал на каждом из них может принимать два значения («0» или «1»), то для полной проверки правильности функционирования только одной СБИС и только в статическом режиме потребуется 250 измерений. При длительности каждого измерения в 0,1 мкс (с типичной для современного уровня технологии частотой опроса 10 МГц) этот процесс займет более двух лет. Приведенные оценки показывают, что для реальной организации контроля измерения по необходимости должны быть выборочными. Поэтому тщательная проработка методики проверки (отбор контролируемых параметров, разработка эффективных алгоритмов испытания, а также разработка соответствующей измерительной аппаратуры и программного обеспечения) представляет собой важнейшую и очень сложную задачу.

В настоящее время на пути решения каждой группы нерешенных проблем достигнуты определенные успехи. Ре-

шающее значение повышения степени интеграции СБИС и УБИС имеют разработка и практическая реализация конструкторско-технологических решений, позволяющих подняться на качественно новый уровень разработок. В качестве характерного примера таких решений можно привести применение в современных СБИС функционально-интегрированных элементов, которые в одной полупроводниковой области совмещают функции нескольких простейших элементов (например, у транзистора можно совместить коллекторную нагрузку и сам коллектор). Другой пример - трехмерная интеграция, когда элементы ИС формируют в разных слоях, например, двухслойная КМДП-структура, состоящая из двух комплементарных МДП-транзисторов, имеющих общий затвор.

Закон Мура (как волевое решение руководства флагмана мировой микроэлектроники), огромный рынок, за счет проникновения электроники практически во все отрасли, и почти не ограниченные финансовые средства (как частные, так и государственные) позволили электронной индустрии достичь невероятных успехов.

Однако процессы повышения степени интеграции микросхем сопровождаются следующими факторами:

- ростом цен на производство по новейшим кремниевым технологиям;
- усложнением уровня схемотехники и системотехники вследствие возникновения новых эффектов в материалах, не проявлявшихся при других уровнях проектирования;
- увеличением стоимости современных САД-систем;
- сложностью установки, настройки и использования САД-систем.

В настоящее время физический предел КМОП-технологии практически достигнут. Как следствие, проводятся работы по поиску новых направлений развития микроэлектроники. Условно эти исследования можно разделить на два направления.

Первое - это развитие технологий в продолжение тенденций закона Мура *«Больше Мура»* (More Moore), второе - поиск

новых путей развития **«Больше чем Мур»** (More than Moore). В этом новом направлении выделяют еще одну направленность - **«За пределами КМОП»** (Beyond CMOS), где рассматриваются задачи, связанные с переходом на нанотехнологии и новые материалы.

4.2. Развитие технологий «Больше Мура»

«Больше Мура» (More Moore) это продолжение развития современных КМОП-технологий до физических и технологических пределов проектирования в соответствии с законом Мура.

К особенностям направления «Больше Мура» относятся:

- увеличение сложности техпроцессов;
- применение новых материалов, в том числе диэлектриков с низкой и высокой диэлектрической постоянной (low-ε и high-ε);
- разработка новых архитектур компонентов;
- освоение новых методов схемотехники (борьба с сбросами характеристик и статическими утечками);
- внедрение новых архитектур на системном уровне (повышение надежности, избыточности).

Одним из важнейших путей решения проблем планарной микроэлектроники является переход к реализации компонентов схем в виде вертикальных структур.

Вертикальный полевой транзистор - **FinFET-транзистор** (Fin Field Effect Transistor) свое название получил из-за конструктивных особенностей. В этом приборе тонкое кремниевое тело имеет форму плавника (fin) и обернуто затвором (рис. 4.10). Затвор формирует два самосовмещающихся канала, расположенных с двух сторон кремниевого тела. Передняя выступающая часть тела представляет собой исток, задняя - сток. Каналы индуцируются напряжением на затворах вдоль обеих сторон пластины. Ток в транзисторе проходит в плоскости, параллельной плоскости тела. Активная ширина прибора равна высоте тела - плавника. Это тело можно увели-

чивать путем параллельного включения многих столбиков, формирующих исток и сток. Таким образом, формируется активная область транзистора. Трехмерная конструкция FinFET-транзистора позволяет значительно снизить потери на тепло-выделение.

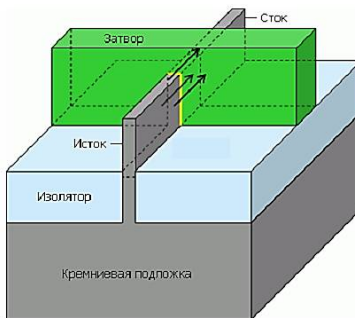


Рис. 4.10. Структура FinFET-транзистора

Технологический процесс изготовления FinFET-транзистора предусматривает формирование методами фотолитографии плавника-вставки толщиной 20 нм и высотой 180 нм. Области стока - истока изготавливаются с помощью ионной имплантации под углом 45° с четырех сторон пластины. Удастся создать транзисторы с длиной канала порядка 30 нм.

«Трехзатворный» транзистор на деле означает транзистор с каналом, окруженным затвором (через прослойку в виде тонкого изолятора, обозначенного желтым) с трех сторон - по сравнению с планарным, где поверхность сопряжения представляет собой одну плоскость (рис. 4.11).

Исследователи изучили эффект случайного варьирования свойств FinFET-транзисторов в сверхминиатюрных элементах SRAM. В ходе экспериментов было установлено, что стабильность характеристик FinFET -транзисторов без легирования каналов улучшается на 28 %. При моделировании ячеек SRAM с площадью $0,063 \text{ мкм}^2$, что эквивалентно 22-нанометровым электронным цепям, полученные результаты показали, что элементы памяти FinFET SRAM потенциально обладают зна-

чительным преимуществом с точки зрения стабильности работы по сравнению с существующими элементами SRAM на базе планарных FET-транзисторов.

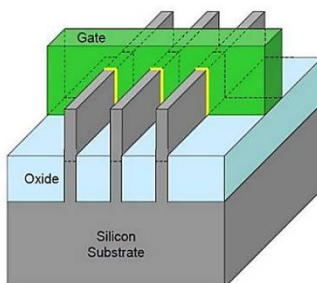


Рис. 4.11. Схема трехзатворного транзистора:
gate - затвор, oxide - оксид кремния,
silicon substrate - кремниевая подложка

Использование FinFET-транзисторов - вертикальных полевых транзисторов «плавникового» типа с нелегированными (не содержащими добавок) кремниевыми каналами - является альтернативным подходом, позволяющим добиться уменьшения площади элементов памяти SRAM с минимальным изменением характеристик. На рис. 4.12 приведена реальная структура FinFET-транзистора.

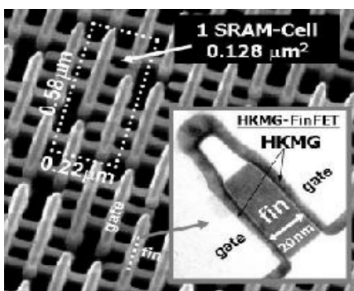


Рис. 4.12. Реальная структура FinFET-транзистора

Работа элементарной ячейки интегральной схемы - транзистора основана на дрейфе носителей заряда в полупроводнике, а при уменьшении размеров, канал транзистора содержит ограниченное количество атомов и контролируемой рекомбинации электронно-дырочных пар уже не происходит. Транспорт носителей носит квазибаллистический или уже чисто баллистический характер. Применение других полупроводников или растягивание - сдвигание решетки (Si - Ge) лишь незначительно улучшают ситуацию.

В 2001 г. IBM изобретает напряженный кремний (strained silicon) - формирование слоя кремния для канала, в котором расстояние между атомами - (как минимум в направлении исток - сток) не равно естественному шагу кристаллической решетки (543 нм). Для большего шага сначала внедряется «полевой» слой кремния - германия (рис. 4.13).

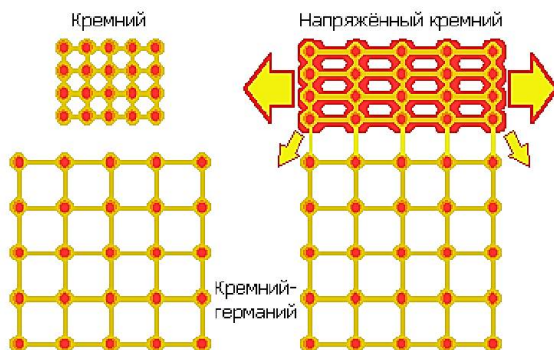


Рис. 4.13. Кремний до и после осаждения на кремний-германиевый слой

Кристалл германия имеет шаг атомов 566 нм. Смешанный полупроводник сохраняет это значение, даже если доля германия всего 17 % (это для 90 нм; а для 32 нм - уже 40 %). Осаждаемые поверх атомы кремния межатомными силами крепятся к атомам широкой решетки и остаются с ее шагом, формируя канал. Разряжение атомов увеличивает подвижность

электронов, что ускоряет *n*-канальный транзистор на 20 - 30 %. Кстати, именно из-за большей подвижности электронов германий первым стали применять в электронике. В 2004 г. эту технологию применили Intel и AMD для техпроцесса 90 нм.

Получение механически напряженного кремния иллюстрируется рис. 4.14. Основная кремниевая шайба изготавливается из кремния с примесью германия. При этом, поскольку диаметр иона германия больше, чем иона кремния, постоянная решетки такой шайбы увеличивается. Точнее, германий внедряется только в достаточно толстый верхний слой шайбы.

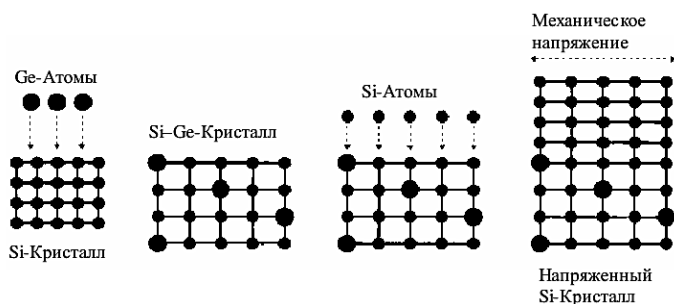


Рис. 4.14. Получение механически напряженного кремния

На шайбе из кремния с примесью германия эпитаксиальной технологией выращивается тонкий слой чистого кремния. При этом, если слой кремния достаточно тонок, не возникают дислокации сброса и слой кремния оказывается растянутым (механически напряжённым). Носители заряда (электроны и дырки) в напряжённом кремнии имеют меньшую эффективную массу. Кроме того, при растяжении кремния уменьшается сечение рассеяния носителей заряда на фоновых кристаллической решётки. В результате в напряжённом кремнии увеличивается подвижность носителей заряда (на 30 - 50 %).

Для 65-нанометрового техпроцесса внедрена ионная имплантация германия и углерода в исток и сток. Германий раздувает концы транзистора, сжимая его канал, что увеличивает скорость дырок (т. е. основных носителей заряда в *p*-

канальных транзисторах). Углерод, наоборот, сжимает исток и сток, что растягивает n -канал, увеличивая подвижность электронов. Также весь p -канальный транзистор покрывается сжимающим слоем нитрида кремния. Применяются и растягивающие покрытия.

К 90-нанометровому техпроцессу толщина затвора уменьшилась до величины от 1,2 (у Intel) до 1,9 нм (у Fujitsu; обе цифры - для n -каналов). А шаг кристаллической решетки кремния, напомним, равен 0,543 нм. При такой тонкости электроны начинают туннелировать сквозь изолятор, приводя к утечке тока. Дело обстоит настолько серьезно, что для техпроцесса 65 нм уменьшились все параметры транзистора, кроме толщины затвора, т. к. если бы его сделали еще тоньше, то ни о какой энергоэффективности не стоило бы и мечтать.

При малых размерах канала материал в районе канала не должен быть легирован, поскольку число легирующих ионов оказывается статистически неустойчивым, что приводит к плохой технологической повторяемости порогового напряжения транзистора. Для получения нужной концентрации носителей заряда в канале в отсутствие легирующих примесей требуется увеличение напряженности поля, созданной затвором. Для этого нужно уменьшить отношение d/ϵ , где d - толщина подзатворного диэлектрика, ϵ - диэлектрическая проницаемость подзатворного диэлектрика.

Подзатворный диэлектрик нужен, чтобы исключить ток затвора. При $d < 1$ нм возникает ток затвора из-за лавинного пробоя или туннелирования носителей заряда. Для избежания подобного эффекта приходится использовать $d \approx 2$ нм и увеличить ϵ . Традиционный диоксид кремния имеет $\epsilon = 4$, а значит возникает проблема поиска для подзатворного диэлектрика нового материала. Он должен иметь достаточно большую ϵ , высокую диэлектрическую прочность по отношению к пробоям и быть технологически совместимым с кремнием. Такой материал найден: это диоксид гафния (HfO_2), имеющий $\epsilon = 22$.

Традиционно, затвор МДП-транзисторов делается из сильнолегированного поликристаллического кремния. Такой

затвор имеет два недостатка:

1) несмотря на достаточно высокую концентрацию легирующих примесей в затворе, на границе затвор-диэлектрик возникает обеднённый слой толщиной до 0,5 нм, что ослабляет напряжённость поля в канале;

2) технология сильно легированного поликристаллического кремния требует нагрева до 1000 °С, что портит подзатворный диэлектрик из диоксида гафния.

Предлагается делать затвор из металла. При этом приходится подбирать металл, имеющий требуемую работу выхода, разную для *n*-МДП и *p*-МДП. На границе металл-диэлектрик возникает обеднённый слой толщиной не более 0,05 нм. Напыление металлического слоя возможно при температуре порядка 600 °С. И то, и другое существенно лучше, чем для поликристаллического кремния. В качестве затворов предлагается использовать плёнку из сплава рутений - тантал (Ru - Ta). Меняя состав сплава, можно изменять работу выхода. В настоящий момент разработка элемента транзистора «затвор-диэлектрик» окончательно не завершена.

Введение высокопроницаемых изоляторов для техпроцесса 45 нм позволило уменьшить эквивалентную толщину, увеличив физическую, чтобы уменьшить утечки для увеличения скорости (рис. 4.15).

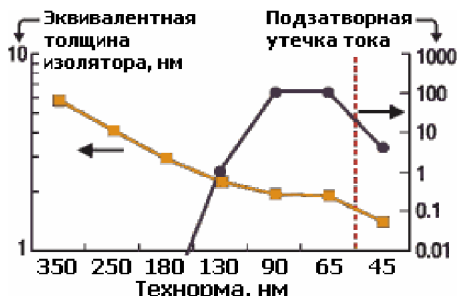


Рис. 4.15. Графики зависимости толщины подзатворного диэлектрика в SiO₂-эквиваленте и относительной утечки тока от технологической нормы

Высокопроницаемый диэлектрик позволяет электрическому полю затвора проникать на большую глубину или толщину, не снижая остальные электрические характеристики, влияющие на скорость переключения транзистора. Так что, заменив применявшийся с 90-х г.г. оксинитрид кремния на новый оксинитрид кремния-гафния (HfSiON , $\epsilon = 20 - 40$) толщиной в 3 нм, для процесса 45 нм удалось уменьшить утечки тока в 20 - 1000 раз.

Для получения такой же скорости работы старый затвор пришлось бы делать толщиной в 1 нм, что было бы катастрофой. Встречающиеся сегодня цифры толщин подзатворных изоляторов менее чем в 1 нм являются как раз такими SiO_2 -эквивалентами и применяются только для вычисления частоты, но не утечки. Диоксид кремния, впрочем, до сих пор имеется в виде нижнего подзатворного слоя, но используется только как физический интерфейс для совместимости с текущими техпроцессами.

Технология «Больше Мура» экономически не оправдана и маловероятно, что она получит широкое распространение в мире. По этому пути идут лишь корпорации - гиганты, которые могут позволить большие объемы вложений капитала в новые производства. Приоритетным на сегодняшний день считается направление «Больше, чем Мур», которое позволяет на существующей технологической базе разрабатывать новые системы и устройства, отвечающие последним запросам рынка микроэлектроники.

4.3. Развитие технологий «Больше, чем Мур»

«Больше, чем Мур» (More than Moore) - новая область микро- и наноэлектроники, которая реализуется с помощью технологий за пределами традиционных полупроводниковых технологий и приложений. Это направление предусматривает создание и интеграцию различных нецифровых функциональных компонентов в цифровые микросхемы. Направление «Больше, чем Мур», мотивируемое новыми технологическими

возможностями и неограниченным потенциалом практических приложений, сосредотачивается на создании большого числа микро- и нанoeлектронных систем. Согласно этому направлению развития электроники, в одной микросхеме или корпусе необходимо интегрировать значительно большее число элементов, чем просто КМОП-компонентов. Многие приложения, такие как радиочастотные устройства, подсистемы управления мощностью, пассивные компоненты, биочипы, сенсоры, исполнительные механизмы и МЭМС играют важную роль в современных электронных устройствах. Интеграция аналоговых функций в специализированные КМОП-микросхемы позволяет реализовывать оптимизированные по стоимости системные решения. Устройства More than Moore представляют собой комплекс систем на кристалле со следующими вариантами интегрированных элементов: КМОП-логика, встроенная оперативная память, аналоговые интерфейсы, энергонезависимая память, процессорные микроядра МЭМС, НЭМС, сенсоры (рис. 4.16).

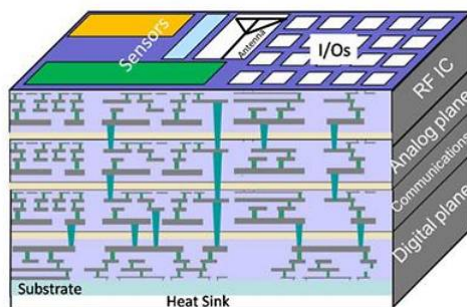


Рис. 4.16. Схематическое представление гетерогенной 3D-микросхемы

Интегральные системы и гетерогенные системы этого типа открывают новые перспективы для систем безопасности (датчики движения, системы сигнализации) и коммуникации (беспроводные системы связи, мобильные системы), медицин-

ского оборудования, средств умного дома (интеллектуальные системы управления: климат-контроль, управление освещением и электропитанием, придомовая инфраструктура) и энергетики (альтернативные методы получения энергии) и др. На сегодняшний день уже сформирован огромный рынок, основанный на технологиях More than Moore. И этот рынок продолжает быстро расти. Изделия, выполненные по технологиям More than Moore - ключевые для развития, и здесь уже существует технологическая база для их активного развития.

Линейные размеры КМОП-устройств с планарными транзисторами уменьшаются на 30 % примерно каждые два года. С появлением транзисторов с металлическим затвором и высокой диэлектрической проницаемостью подзатворного диэлектрика, а также low- ϵ -диэлектриком в межсоединениях эта закономерность перестала выполняться и усложнилась. После того как Intel представила транзисторы Tri-gate 22 нм, направление развития производственных технологий стало намного шире (рис. 4.17).

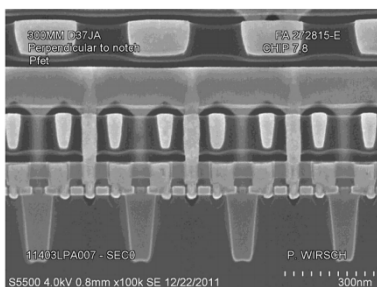


Рис. 4.17. Поперечное сечение реальной Tri-gate-структуры

«Больше, чем Мур» (More than Moore) - это объединение в одной микросхеме не только КМОП-компонентов, но и элементов, выполняющих нестандартные функции, например создание микроэлектромеханических систем (МЭМС), нанозлектромеханических систем (НЭМС), сенсорных систем, систем на кристалле.

4.4. Направленность «За пределами КМОП»

«За пределами КМОП» (Beyond CMOS) - это освоение нанотехнологий, новых материалов.

Согласно Международной технологической карте развития полупроводниковых приборов (International Technology Roadmap for Semiconductors, ITRS), планировалось освоить производство микросхем с топологическими нормами порядка 20 нм уже к 2010 году. Сегодня мировые гиганты полупроводниковой промышленности ведут разговоры о 10 - 14-нм технологическом процессе. Когда интегральные технологии выйдут за границы таких топологических размеров, новые устройства и вычислительные разработки потребуют замены и дополнения стандартных КМОП-устройств микросхемами сверхвысокой степени интеграции. Новые развивающиеся технологии переориентируют электронную промышленность на замену транзисторов на основе кремниевых нанопроводов наноразмерными молекулярными устройствами. Но в настоящее время нельзя не учитывать того факта, что электронные характеристики наноустройств чрезвычайно восприимчивы к малейшим изменениям таких свойств структуры и материала, как размер, шероховатость поверхности и дефекты. Сверхчувствительность электронных функций к физическим особенностям на наноуровне диктует серьезное требование не только к точности методологии, но и к специальному оборудованию для разработки и проектированию наноматериалов и наноустройств. Европейские лидеры полупроводниковой промышленности всячески пытаются избежать тупика, обусловленного физическим и технологическим пределами топологических норм размера микросхем. В то же время рынок электроники выдвигает новые и все более высокие требования. В связи с этим одним из перспективных направлений развития микроэлектроники являются нанотехнологии, которые требуют особого технологического оборудования, специальной инфраструктуры, а значит больших затрат.

5. ИМС ДИАПАЗОНА СВЧ

Техника СВЧ широко используется в быту, научных исследованиях, системах связи и обработки информации, особенно специального применения. Широкое использование СВЧ-устройств связано, прежде всего, с возможностью концентрации высокочастотного излучения в узкий луч. В перспективе это позволит создавать экономичные системы связи, радиолокационные станции обнаружения и сопровождения цели. Большая информативная емкость СВЧ-диапазона позволяет уплотнить число каналов связи, организовать многоканальную передачу телевизионных каналов. Многие из этих перечисленных проблем могут быть эффективно решены методами и технологией микроэлектроники. В последнее время существенно повысился интерес к твердотельной электронике СВЧ вообще и к монолитным ИМС СВЧ-диапазона в частности. Этот интерес вызван потребностью в развитии электронного оборудования спутникового вещания и связи, бортовой электроники самолетов и ракет (как гражданского, так и специального применения), радиолинейных линий, связанного оборудования, подвижных объектов и т.д. Одним из серьезных стимулов для развития монолитной микроволновой микроэлектроники является повышенный интерес к развитию техники фазированных антенных решеток (ФАР), для создания которых необходимо большое количество (тысячи и десятки тысяч) однотипных дешевых приемопередающих модулей.

Основным материалом монолитных микроволновых интегральных микросхем (M^3 ИС) в настоящее время является арсенид галлия. Однако поскольку технология арсенида галлия и транзисторов на его основе не была в достаточной степени отработанной, первые разработки в области твердотельной интегральной электроники СВЧ представляли собой гибридные интегральные схемы, толстопленочные или тонкопленочные, с кремниевыми биполярными транзисторами, чаще всего в бескорпусном исполнении.

Толсто пленочная технология в технике СВЧ используется только в цифровой технике для обеспечения соединений на плате между установленными интегральными схемами (БИС или СБИС). Одновременно с этим нельзя не отметить негативного влияния паразитных параметров таких соединений на быстроедействие.

В СВЧ-технике толсто пленочная технология может быть использована для относительно низкочастотных и узкополосных (до 20 %) устройств.

Большинство СВЧ ИС являются широкополосными (с отношением граничных частот в диапазоне 1 : 2 или 67 % и более), поэтому в гибридном варианте более предпочтительными оказываются тонко пленочные СВЧ-устройства.

Толщина тонких пленок определяется тремя - пятью толщинами скин-слоев на нижней частоте диапазона (толщина скин-слоя определяется по спаданию плотности тока от поверхности вглубь объема в 2,7 раза). В результате такие пленки имеют толщину до 7,5 мкм.

Если сравнивать тонко пленочную гибридную и монолитную технологии, то последняя более предпочтительна. Однако монолитная технология является более трудоемкой.

Одним из ожидаемых преимуществ должна являться относительно низкая стоимость монолитных ИС по сравнению с гибридными. Этот фактор определяется значительными удельными объектами производства, с одной стороны, и значительным удельным весом трудоемких и дорогостоящих «индивидуальных» сборочных операции в гибридной технологии, с другой стороны.

Серьезной проблемой является и воспроизводимость результатов. Так, отклонение в величине емкостей оказывает существенное влияние на величину коэффициента усиления. В гибридной технологии эта проблема может решаться за счет достаточно трудоемких процессов подстройки. В монолитной технологии жесткий контроль технологических процессов позволяет, например, довести отклонения емкостей от номинала до величины, не превышающей 3 %.

Проблема воспроизводимости и повторяемости результатов является весьма серьезной. Эту проблему можно решить, только тесно увязывая схемотехнические решения с конструкцией и технологией.

5.1. Элементная база электроники СВЧ

На первых этапах развития радиотехнических систем связи широко использовались электровакуумные приборы: лампы, магнетроны, клистроны и т. д. Они позволили освоить СВЧ-диапазон, однако не всегда удовлетворяли по таким параметрам, как миниатюрность, надежность, оптимальное энергопотребление. Взгляды радиоинженеров все чаще обращались к микроэлектронике. Именно микроэлектронные устройства позволяли получить высокую надежность при малом энергопотреблении, малые габариты и низкую цену обработки одного бита информации.

Известно, что в любой электронной аппаратуре различают пассивные и активные элементы, линии межсоединений. В традиционной микроэлектронике линии межсоединения выполняются в виде алюминиевых полосок, и проблем их создания в интегральных схемах не возникает вплоть до высокой степени интеграции. Иное дело - межсоединения в СВЧ-диапазоне. В микроэлектронной аппаратуре различают иерархические уровни соединений.

Нулевой конструктивно-технологический уровень составляют *межэлементные соединения*. Они связывают в схеме с определенными функциями пассивные и активные элементы.

Первый уровень составляют соединения в гибридных микросхемах СВЧ-диапазона, связывающие на плате бескорпусные микросхемы, навесные активные и пассивные электрорадиоэлементы.

Ко второму уровню межсоединений относятся проводники, соединяющие гибридное (микросхемы, корпусированные микросхемы, дискретные электрорадиоэлементы в ячейки или

микросборки. В свою очередь, как правило, межсоединения этих уровней представляют собой микрополосковые переключки или полосково-коаксиальные переходы.

Ячейки, или микросборки, а также электрорадиоэлементы коммутируются в блоки СВЧ помощью межсоединений третьего уровня, выполненных в виде микрополосковых переключков или полужестких кабелей.

На следующих уровнях межсоединений используют СВЧ-кабели, не представляющие интереса для микроэлектроники.

Микрополосные линии (МПЛ) весьма интересны с точки зрения физической электроники. МПЛ представляет собой проводник ленточного типа шириной W , прямоугольного сечения, расположенный на подложке толщиной h с высокой диэлектрической проницаемостью ε . Обратная сторона подложки металлизирована и заземлена (рис. 5.1, а). Микрополосковая линия такой конструкции обладает волновым сопротивлением, зависящим от соотношения W/h и величины ε , а также от коэффициента потерь, дисперсии и предельной передаваемой мощности. При конструировании устройств СВЧ-диапазона появляется необходимость изменения геометрических размеров МПЛ, что получило название неоднородности МПЛ.

К пассивным элементам СВЧ-диапазона относят резисторы, конденсаторы и индуктивности.

Эффект электрического сопротивления прохождения тока в СВЧ-диапазоне возникает в неоднородности микрополосковых линий в емкостях, образующихся в воздушных промежутках, диэлектрических материалах, окисных пленках между кристаллами (рис. 5.1, б).

Конденсаторы микросхем СВЧ-диапазона также изготавливаются на основе МПЛ. Малые номиналы (несколько пФ) можно получить на разрывах МПЛ (рис. 5.1, в), а большие реализуются в виде конструкции типа гребенчатого конденсатора. Для получения конденсаторов емкостью более 10 пФ используют многослойные структуры.

Индуктивность как элемент СВЧ-схем может быть реализована в виде прямоугольного отрезка МПЛ со скачком по ширине или в форме круглой и квадратной спирали.

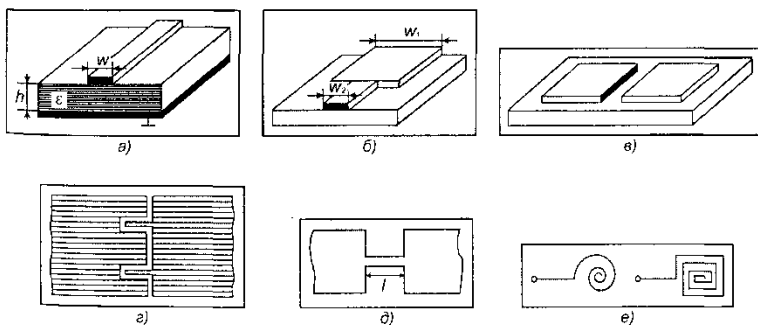


Рис. 5.1. Элементная база СВЧ-микросхем. Микрополосковая линия (а) и пассивные элементы на ее основе: резистор (б), конденсатор (в, г), индуктивность (д, е)

К пассивным элементам можно условно отнести диоды СВЧ-диапазона, которые не генерируют колебаний. Существуют конструкции диодов, обладающие S - (рис. 5.2, а) или N-образными (рис. 5.2, б) вольт-амперными характеристиками.

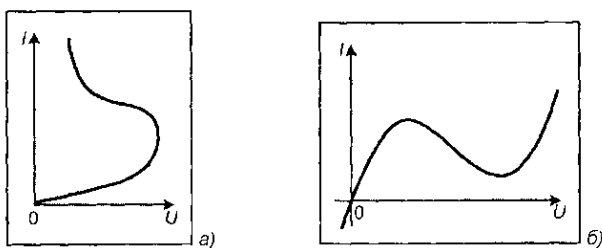


Рис. 5.2. S - образная (лавинно-пролетный диод) (а) или N - образная (туннельный диод) (б) вольт-амперные характеристики

Такие диоды на определенных участках вольт-амперной характеристики имеют отрицательное дифференциальное сопротивление, и соответственно, способны генерировать электромагнитные колебания. Эти диоды и триодные структуры относятся к активным элементам СВЧ-микросхем.

Диод с барьером Шоттки представляет собой выпрямляющий контакт «металл - полупроводник» (рис. 5.3, а). Он работает на основных носителях заряда, при этом неосновные не накапливаются. Время восстановления обратного сопротивления составляет порядка 10^{-8} с, что позволяет использовать такие подложки до частот 300 ГГц.

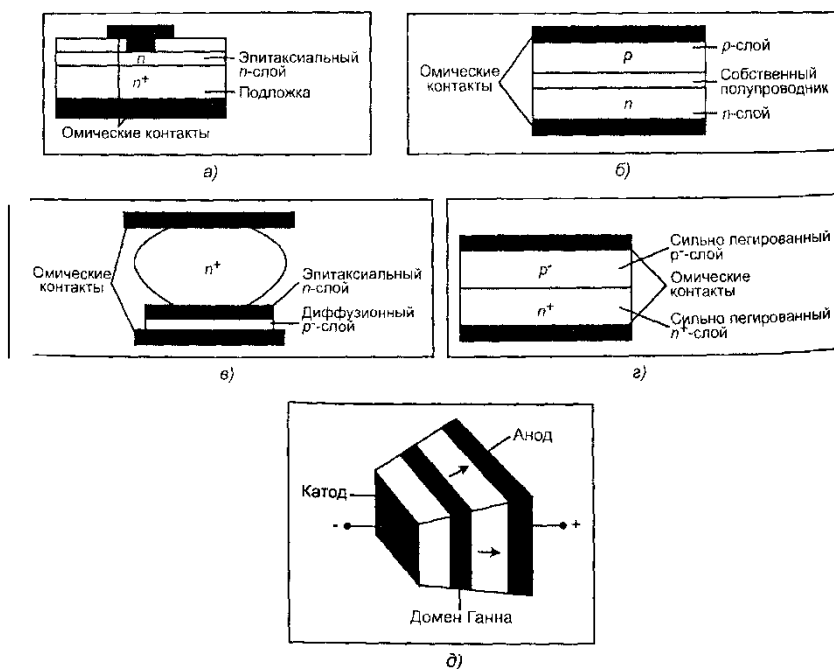


Рис. 5.3. Диоды и триоды СВЧ-диапазона: а - диод с барьером Шоттки; б - p - i - n -диод; в - лавинно-пролетный диод; г - туннельный диод; д - диод Ганна

Диод p - i - n -структуры формируется на основе обедненного i -слоя между p - и n -областями. Он обладает высоким пробивным напряжением (рис. 5.3, б) и способен работать при напряжениях более 1 кВ и импульсной мощности порядка 10 кВт.

Лавинно-пролетный диод работает на основе лавинного пробоя p - n -перехода при высоких обратных напряжениях (рис. 5.3, в). На его основе можно создать достаточно мощные диоды, работающие в гигагерцевом диапазоне частот.

Туннельные диоды представляют собой p - n -переходы с туннельным эффектом (рис. 5.3, г). Они обладают широкополосностью, низким уровнем шума, высокой температурной стойкостью.

Диод Ганна в основе своей конструкции имеет невыпрямляющий контакт «металл - полупроводник» (рис. 5.3, д). Он работает в гигагерцевом диапазоне частот при значительных мощностях импульсов.

Однако наибольший интерес, как активные элементы, представляют полевые и биполярные транзисторы СВЧ-диапазона.

Главное их отличие от традиционных транзисторных структур микроэлектроники - материал. Если в традиционной микроэлектронике все структуры выполняются на кремниевых подложках того или иного типа проводимости, то в микроэлектронике СВЧ используются полупроводниковые соединения типа A^3B^5 или A^2B^6 .

5.2. Интегральные транзисторы СВЧ-диапазона

Основной тип СВЧ-транзисторов - это полевые транзисторы с барьером Шоттки в качестве затвора, выполненные по арсенид-галлиевой технологии. На рис. 5.4 представлена структура полевого транзистора на арсениде галлия с каналом n -типа. Между затвором и слоем канала введен слой нелегированного GaAlAs толщиной 300 Å, назначение которого заключается в увеличении пробивного напряжения «затвор - сток».

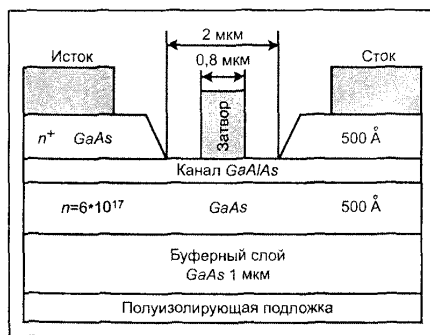


Рис. 5.4. Структура транзистора с барьером Шоттки

Разнообразные типы полевых транзисторов можно классифицировать по механизму переноса носителей. При дрейфе электронов от истока к стоку они испытывают большое количество соударений. Напряженность поля в канале полевых транзисторов обычно превышает 10 кВ/см, а среднее значение энергии электронов в установившемся режиме - более 3 эВ. Частота соударений при этом намного превышает 10^{13} с^{-1} . Поскольку пролетное время составляет 10^{-12} с , носители испытывают за время пролета десятки или сотни соударений. За время 10^{-13} с , проходящее между двумя соударениями, носители проходят расстояние, не превышающее 400 Å.

При конструировании полевых транзисторов приходилось сталкиваться с проблемой падения подвижности при повышении концентрации носителей в канале, необходимой при малой длине канала. Поскольку рост концентрации носителей связан с повышением степени легирования, то возрастание концентрации доноров увеличивает вероятность столкновения носителей с ионами доноров и снижает подвижность. Использование гетеропереходов позволило разрешить это противоречие: двумерный электронный газ обеспечивает возможность получения слоя с повышенной концентрацией носителей без увеличения концентрации доноров и свободных электронов, что дает возможность получать высокие концентрации.

Изменение степени легирования в данных транзисторных структурах нашло отражение в их названии - «модуляционно легированный» или «селективно легированный».

Возможны и другие варианты транзисторной структуры с высокой подвижностью электронов (HEMT, High Electron Mobility Transistor), например, с каналом в слое на основе узкозонного полупроводника GaAs и слоем «поставщиком электронов» - широкозонным полупроводником AlInAs.

Подвижность в канале GaInAs при 300 К достигает $10000 \text{ см}^2/(\text{В}\cdot\text{с})$. Обеспечивается высокая плотность заряда в слое двумерного электронного газа $(3 - 4,5) \times 10^{12} \text{ см}^{-2}$.

При этом необходимо отметить, что все эти качества в транзисторе с высокой подвижностью электронов в значительно большей степени проявляются при пониженных температурах.

Одним из серьезных препятствий на пути реализации возможностей транзисторов с высокой подвижностью электронов является наличие глубоких ловушек для электронов при высоком уровне содержания алюминия в AlGaAs. Для получения слоя с двумерным электронным газом содержание алюминия в AlGaAs должно превышать $x > 0,2$, но при этих значениях глубокие ловушки приводят к срыву стоковых ВАХ, повышению уровня генерационно-рекомбинационных шумов и даже к появлению эффекта фоточувствительности.

В качестве меры противодействия предлагается формировать слой двумерного электронного газа на границе раздела AlGaAs / InGaAs. Другими словами, эта модификация транзистора отличается введением между слоем AlGaAs (30 - 40 Å) и нелегированным GaAs (1 мкм) слоя InGaAs толщиной в 200 Å. Эта модификация получила название *псевдоморфного транзистора с высокой подвижностью электронов*. Действие слоя InGaAs объясняется тем, что этот материал имеет меньшую по сравнению с арсенидом галлия ширину запрещенной зоны. Именно это дает возможность успешно использовать в паре с ним AlGaAs с низким содержанием алюминия ($x = 0,15$).

Отметим некоторые особенности изготовления полевых транзисторов СВЧ-диапазона. В технологическом процессе используется молекулярно-лучевая эпитаксия. В качестве подложек применяются пластины арсенида галлия. Вольфрамовые электроды затворов изготавливаются с помощью электронно-лучевой литографии и реактивного ионного травления. Возможно получение электродов шириной менее 0,25 мкм и высотой более 1 мкм. Активные области стоков легируются кремнием с помощью ионной имплантации. Совмещение элементов прибора с двух сторон подложки (затвор и исток) проводят в инфракрасном свете. Возможны два варианта транзистора этой конструкции: на однородной активной области канала и с гетеропереходом и слоем двумерного электронного газа (по типу НЕМТ).

Особо следует отметить двухзатворный вариант полевых транзисторов. Эта конструкция особенно удобна для использования в схемах автоматической регулировки усиления или в каскадах с управляемым усилением, как это требуется, например, в модулях активной фазированной антенной решетки.

5.3. Монолитные арсенид-галлиевые ИС

Монолитные арсенид-галлиевые интегральные схемы (МИС) покрывают диапазон частот от 1 до 100 ГГц. Это позволяет их широко использовать в радиолокационных станциях, спутниковых системах навигации, средствах связи и т. п.

Рост спроса на GaAs МИС стимулируется стремительно развивающимся рынком беспроводных систем связи.

В арсенид галлиевых интегральных схемах в основном используются следующие транзисторные структуры:

- полевой транзистор с барьером Шоттки (MESFET);
- транзисторы на горячих электронах (HEMT);
- биполярные гетеротранзисторы (HBT).

На рис. 5.5 приведена частотная зависимость выходной мощности различных типов арсенид-галлиевых транзисторов.

Выбор типа транзисторов для арсенид-галлиевых ИС зависит от фундаментальных механизмов работы, от степени совершенства технологии. Основным активным элементом современных GaAs ИС являются MESFET-структуры. Однако высокочастотные характеристики этого типа транзисторов ограничены подвижностью электронов и временем пролета канала. Уменьшая длину затвора можно увеличить быстродействие MESFET - транзисторов, что, однако, не очень эффективно. Создаются сложные структуры, в которых стараются увеличить подвижность электронов. Например, в НЕМТ-структуре создаются гетеропереходы с квантовыми колодцами, в которых формируется двумерный электронный газ, в котором существенно увеличивается подвижность электронов.

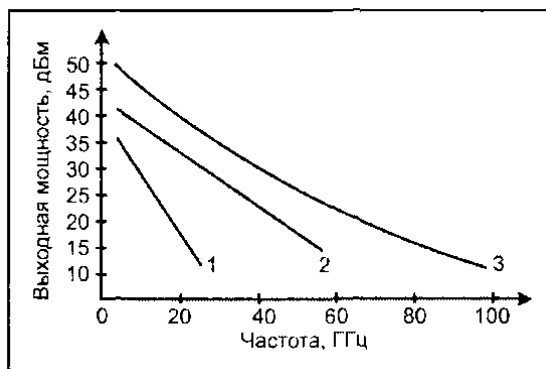


Рис. 5.5. Частотная зависимость выходной мощности различных типов арсенид-галлиевых транзисторов:
1 - GaAs MESFET; 2 - AlGaAs/GaAs HBT; 3 - GaAs HEMT

Транзисторные структуры типа НВТ по конструкции во многом похожи на кремниевые биполярные транзисторы, а по принципу действия аналогичны транзисторам на горячих электронах. Активной областью НВТ транзисторных структур служит гетеропереход типов GaAs - GaAlAs и GaAs - InGaAs. В этой области носители движутся в нелегированном канале

без рассеяния на примесных ионах. Это приводит к увеличению быстродействия.

Успехи в области разработки конструкции и создания технологии арсенид-галлиевых транзисторных структур позволяет надеяться на расширение их потребности в ВЧ-схемах, малошумящих усилителях и усилителях мощности.

Если первые промышленные арсенид-галлиевые интегральные схемы предназначались только для военных систем связи, то в настоящее время ожидается их широкое применение в системах гражданской коммуникации следующего поколения.

6. ГЕТЕРОСТРУКТУРЫ В СОВРЕМЕННОЙ МИКРОЭЛЕКТРОНИКЕ

В последние годы обострилась необходимость создания полупроводниковых приборов, способных работать на частотах миллиметрового диапазона. К областям их применения относятся широкополосная радиосвязь, скоростные системы передачи данных, системы предупреждения столкновений автомобилей, системы наблюдения в сложных метеорологических условиях, системы контроля окружающей среды и атмосферы, измерительная техника, а также элементная база ЭВМ новых поколений.

Успехи кремниевой технологии привели к созданию приборов, способных работать на частотах до 40 ГГц, однако уже сейчас ощущается необходимость расширения частотного диапазона до 1000 ГГц. Наиболее перспективными приборами для таких применений являются гетеропереходные биполярные и полевые транзисторы на полупроводниковых соединениях A^3B^5 . Последние обладают наилучшими шумовыми характеристиками в диапазоне СВЧ. Полевые транзисторы потенциально имеют более высокую радиационную стойкость, т.к. их действие основано на использовании только основных носителей заряда.

6.1. Основные свойства гетероперехода

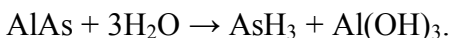
Впервые гетеропереход был получен между твердым раствором $(Al_xGa_{1-x})As$ при $x = 0,8$ и $GaAs$. Это было сделано в группе, возглавляемой Ж.И. Алферовым в 1964 - 65 г.г. В 2000 г. за эту работу Ж.И. Алферову совместно с американским физиком теоретиком Г. Кремером была присвоена Нобелевская премия.

Первым достижением в области практического использования полупроводниковых гетероструктур было создание инжекционных полупроводниковых лазеров, работающих при комнатной температуре. Компактные полупроводниковые ла-

зеры и светоизлучающие диоды стали одним из самых массовых полупроводниковых приборов. Применение полупроводниковых гетероструктур позволило значительно улучшить параметры и характеристики основного элемента современной микроэлектроники - транзистора. Гетеропереходной биполярный транзистор был предложен практически одновременно с гетероструктурным лазером.

Рассмотрим гетеропереход между двумя полупроводниками с близкой кристаллической структурой, но разной шириной запрещенной зоны. Такому условию удовлетворяет переход между AlAs и GaAs, параметры которых представлены в таблице.

AlAs не устойчив по отношению к воде, и при их взаимодействии происходит химическая реакция:



Параметры основных полупроводниковых материалов

	GaAs	AlAs	InP	InAs	InSb	GaSb	Ge	Si	GaN	AlN
a (Å)	5,65	5,66	5,86	6,06	6,48	6,1	5,65	5,43	3,18 5,17	3,11 4,98
E_g , эВ	1,42	2,16	1,35	0,36	0,18	0,73	0,66	1,05	3,39	6,1
m_n^*/m_0	0,07	0,78	0,08	0,02	0,01	0,04	0,55	1,18	0,2	
m_p^*/m_0	0,57	0,86	0,74	0,5	0,41	0,44		0,8		

Поэтому для формирования гетеропереходов используют твердый раствор $(\text{Al}_x\text{Ga}_{1-x})\text{As}$ при $x \leq 0,8$. Ширина запрещенной зоны тройного соединения $(\text{Al}_x\text{Ga}_{1-x})\text{As}$ линейно увеличивается при введении алюминия с ростом x . Типичное значение составляет $x = 0,3$, при этом $E_g = 1,8$ эВ.

Особенностью зонной диаграммы гетероперехода является наличие скачков ΔE_c и ΔE_v на границе гетероперехода.

Именно наличие скачков обеспечивает две принципиальные особенности гетероперехода:

- сверхинжекцию;
- образование двумерного электронного газа.

6.1.1. Сверхинжекция неравновесных носителей заряда в гетеропереходе

В гомопереходе концентрация неосновных носителей заряда, инжектированных из эмиттера, не может превышать их концентрации в эмиттере.

Рассмотрим зонную диаграмму гетероперехода при прямом внешнем смещении, когда переход открыт и через него течёт ток (рис. 6.1).

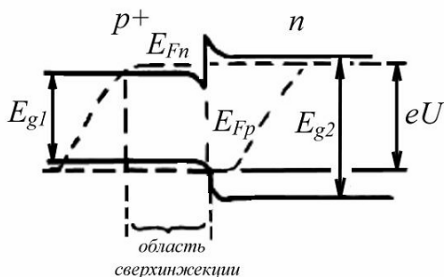


Рис. 6.1. Зонная энергетическая диаграмма гетероструктуры в прямом включении

В этом случае система неравновесна. Стационарный уровень Ферми в таких условиях не существует, и концентрацию носителей заряда принято описывать с помощью квазиуровней Ферми.

Благодаря скачку дна зоны проводимости электронный квазиуровень $E_{F,n}$ в области p -типа вблизи перехода оканчивается выше E_c . Так возникает неравновесный вырожденный электронный газ с высокими значениями концентрации электронов. Такой рост концентрации неравновесных электронов

(n_p) в p -полупроводнике при протекании тока называют **сверхинжекцией**. За счет сверхинжекции n_p может быть выше, чем концентрация легирующих примесей в n -полупроводнике.

В гетеропереходе за счет наличия разрывов в зоне проводимости ΔE_c (для p - N -гетероперехода) или в валентной зоне ΔE_v , (для n - P -гетероперехода) при достаточно большом напряжении смещения возможно как бы образование «отрицательного» барьера для электронов (дырок). Это проиллюстрировано на рис. 6.1 для p - N -гетероперехода. Узкий положительный потенциальный барьер на гетерогранице электроны свободно проходят за счет туннельного эффекта, попадая затем в потенциальную яму. Благодаря этому концентрация инжектированных носителей заряда может превышать их концентрацию в эмиттере (на рис. 6.1) уровень Ферми в n -области расположен ниже дна зоны проводимости, а квазиуровень Ферми для электронов в p -области - внутри зоны проводимости). Предельно достижимое отношение концентрации инжектированных электронов n_p в p - N -гетеропереходе к их равновесной концентрации в эмиттере n_N (в N -области) равно

$$\frac{n_p}{n_N} \rightarrow \exp \frac{\Delta E_c}{kT}. \quad (6.1)$$

Аналогично в n - P -гетеропереходе

$$\frac{p_n}{p_P} \rightarrow \exp \frac{\Delta E_v}{kT}. \quad (6.2)$$

6.1.2. Понятие о двумерном электронном газе

Согласно энергетической диаграмме гетероперехода (рис. 6.2), в арсениде галлия у границы перехода в зоне проводимости образуется область минимума энергии электронов, в которой происходит их накопление.

Электроны переходят из области 4, расположенной в ($\text{Al}_x\text{Ga}_{1-x}\text{As}$), который выступает в качестве поставщика носи-

телей заряда. В результате в этой области образуется обедненный слой, имеющий избыточный положительный заряд некомпенсированных доноров.

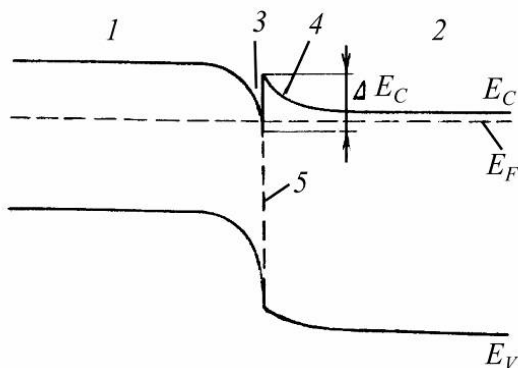


Рис. 6.2. Энергетическая диаграмма гетероперехода на основе арсенида галлия: 1 - GaAs, 2 - $Al_xGa_{1-x}As$, 3 - потенциальная яма для электронов, 4 - потенциальный барьер со стороны легированного полупроводника, 5 - граница перехода

Электроны, накопленные в области 3, находятся в потенциальной яме и в слабых электрических полях могут перемещаться только параллельно границе перехода. Поэтому совокупность электронов в области 3 называют **двумерным электронным газом** (ДЭГ), поскольку в слабых полях они не могут перейти в область 4 из-за наличия потенциального барьера.

Двумерный электронный газ обеспечивает возможность получения слоя с повышенной концентрацией носителей без увеличения концентрации доноров. Действительно, электроны, находящиеся в области минимума, образовались в соседней высоколегированной области ($Al_xGa_{1-x}As$), где концентрация примеси достаточно велика. В то же время область 4 расположена в собственном арсениде галлия, в котором преобладает рассеяние на фонах. Пространственное разделение ионов доноров и свободных электронов дает возможность получать высокие концентрации носителей одновременно с высокими

значениями подвижности. При толщине менее 100 ангстрем слой двумерного газа имеет концентрацию электронов порядка 10^{12} см^{-2} , что приблизительно соответствует объемной концентрации в 10^{19} см^{-3} . В результате в слое двумерного электронного газа можно получить подвижность электронов в $6500 \text{ см}^2/(\text{В} \cdot \text{с})$, тогда как в сильно легированном GaAs она составляет $1500 \text{ см}^2/(\text{В} \cdot \text{с})$. Другими словами, практически без потери подвижности таким способом удастся на 2 - 3 порядка и более поднять концентрацию носителей, а также предельное значение скорости дрейфа.

6.2. Гетероструктурные полевые транзисторы

6.2.1. Транзистор с высокой подвижностью электронов

При конструировании высокочастотных полевых транзисторов возникла проблема падения подвижности при повышении концентрации носителей в канале, необходимой при малой длине канала. Поскольку рост концентрации носителей связан с повышением степени легирования, то в результате снижается подвижность и быстродействие прибора. Использование области двумерного электронного газа гетеропереходов при конструировании СВЧ транзисторов позволило разрешить это противоречие. Такие структуры в зарубежной литературе получили название *транзисторной структуры с высокой подвижностью электронов* (HEMT - High Electron Mobility Transistor).

Рассмотрим особенности работы и конструкцию *гетероструктурного полевого транзистора с управляющим переходом металл-полупроводник* (ГМЕП или HEMT), создание которых относится к 1980 г.

Структура и энергетическая диаграмма HEMT представлены на рис. 6.3. Роль подзатворного диэлектрика в HEMT выполняет широкозонный полупроводник (AlGaAs), который вследствие искривления энергетической диаграммы при раз-

рыве зон остается полностью обедненным электронами даже при высокой степени легирования. Толщина канала в НЕМТ чрезвычайно мала. При малой эффективной массе электронов ($0,067 m_0$) это приводит к сильному квантованию движения электронов в направлении, нормальном к границе гетерослоя и формированию энергетических подзон, расстояние между которыми достаточно велико.

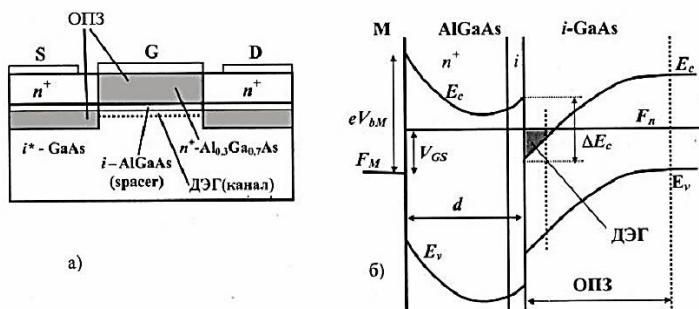


Рис. 6.3. Структура (а) и энергетическая диаграмма (б) НЕМТ $\text{Al}_{0,3}\text{Ga}_{0,7}\text{As}/\text{GaAs}$

В силу более высокой подвижности и скорости насыщения, а также из-за того, что в НЕМТ при изменении напряжения на затворе не изменяется эффективная толщина канала, в НЕМТ достигается существенно большая удельная крутизна ВАХ, чем в обычном арсенид-галлиевом транзисторе с затвором Шоттки.

Пороговое напряжение НЕМТ определяется толщиной dH и степенью легирования гетерослоя AlGaAs. Отметим, что в НЕМТ модуляция проводимости канала осуществляется не за счет изменения толщины канала (как в MESFET), а за счет изменения поверхностной плотности электронов в канале. Поэтому ВАХ НЕМТ с длинным каналом подобны ВАХ МДП-транзистора. Постоянная толщина «подзатворного диэлектрика» обеспечивает большую крутизну, чем в MESFET с однородным каналом, где расстояние между затвором и каналом

увеличивается по направлению к стоку вследствие расширения ОПЗ. Даже при равной подвижности электронов в канале и равной емкости затвор - канал это приводит к повышению крутизны ВАХ на 15 - 20 % по сравнению с MESFET. В результате при одинаковых технологических нормах НЕМТ имеют примерно в 1,5 - 2 раза более высокую предельную частоту.

Еще одним преимуществом НЕМТ является малая выходная проводимость. В результате даже при длине канала 0,2 мкм собственный коэффициент усиления по напряжению может достигать 50 и более.

Разновидностью НЕМТ являются *приборы с обращенной структурой*. В обращенном НЕМТ узкозонный слой GaAs, в котором формируется канал, расположен между барьерным контактом и широкозонным гетерослоем AlGaAs. Такая структура имеет некоторые преимущества. В частности, открытая поверхность GaAs более стабильна, чем AlGaAs. Кроме того, «подзатворный диэлектрик», роль которого исполняет нелегированный слой GaAs, обеспечивает более высокую воспроизводимость порогового напряжения.

6.2.2. Псевдоморфные и метаморфные структуры (*p*-НЕТ и *m*-НЕТ)

Одним из серьезных препятствий на пути реализации возможностей транзисторов с высокой подвижностью электронов на основе GaAs является наличие глубоких ловушек для электронов при высоком уровне содержания алюминия в $\text{AlGa}_{1-x}\text{As}_x$. Для получения слоя с двумерным электронным газом необходимы значения $x \geq 0,2$, но при этих значениях глубокие ловушки приводят к срыву стоковых ВАХ, повышению уровня генерационно-рекомбинационных шумов и даже к появлению эффекта фоточувствительности.

Дальнейшее развитие технологии привело к созданию новых полупроводниковых структур на основе соединений A^3B^5 . Весьма перспективными оказались соединения InGaAs,

InGaP, InAlAs и InP, позволившие существенно улучшить характеристики НЕМТ.

Введение индия в GaAs повышает подвижность электронов. Постоянные решеток InGaAs, InGaP, InAlAs и подложек из InP хорошо согласуются, что позволяет довести мольную долю In до $x \cong 0,6$ и увеличить подвижность электронов при 300 К примерно вдвое. Введение In в GaAs сужает запрещенную зону, причем разрыв зоны проводимости в гетероструктуре $\text{In}_{0,53}\text{Ga}_{0,47}\text{As}/\text{GaAs}$ составляет около 0,5 В (вдвое больше чем в $\text{Al}_{0,3}\text{Ga}_{0,7}\text{As}/\text{GaAs}$). Это обстоятельство способствует нейтрализации паразитного канала.

Незначительное несоответствие постоянных решетки в таких соединениях приводит к возникновению упругих напряжений. В случае контакта на гетеропереходе двух объемных материалов напряжения релаксируют путем образования дислокаций, что значительно ухудшает электрические характеристики гетероперехода. Такие гетеропереходы могут использоваться только при создании буферных слоев, отделяющих электрически или оптически активную область от границы буферного слоя с подложкой. Если же слой одного из материалов достаточно тонок, то он способен до определенного предела накапливать энергию упругих напряжений в виде упругих деформаций. В качестве такого слоя целесообразно использовать узкозонный материал, создающий квантовую яму. Транзисторы, созданные на основе такой структуры получили название *псевдоморфных НЕМТ* (*p*-HEMT). Формирование слоя двумерного электронного газа на границе раздела AlGaAs/InGaAs дает возможность использовать в паре с ним AlGaAs с низким содержанием алюминия ($x = 0,15$).

Наилучшие характеристики получены в псевдоморфных НЕМТ на InP-подложке (структура InGaAs/InP). Простейшая структура и энергетическая диаграмма *p*-HEMT $\text{In}_{0,53}\text{Ga}_{0,47}\text{As}/\text{InP}$ представлены на рис. 6.4.

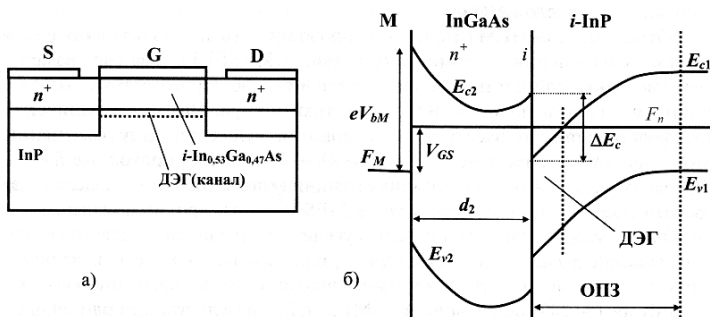


Рис. 6.4. Простейшая структура (а) и энергетическая диаграмма (б) псевдоморфного HEMT $\text{In}_{0,53}\text{Ga}_{0,47}\text{As}/\text{InP}$

В наибольшей степени их преимущества проявляются в применении к мощным устройствам, т.к. InP имеет более высокую теплопроводность, чем GaAs . Кроме того, в p -HEMT на подложке из InP обеспечивается большая плотность ДЭГ и большая предельная скорость электронов, что позволяет получить более высокие плотности тока.

Типовые структуры современных p -HEMT показаны на рис. 6.5.

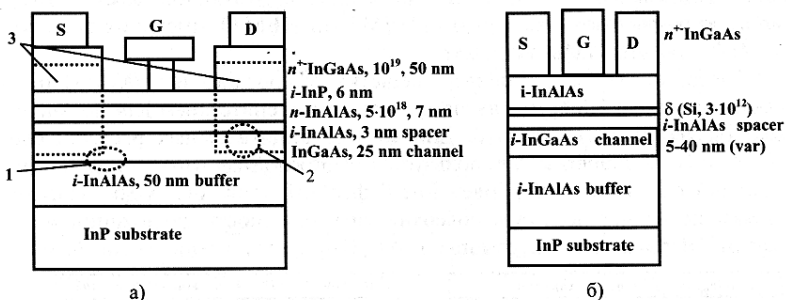


Рис. 6.5. Типовые структуры современных p -HEMT

Канал выполнен в виде тонкого узкозонного слоя i - InGaAs и ограничен сверху и снизу чистыми широкозонными

слоями спейсера и буфера (*i*-InAlAs), способствующими сохранению высокой подвижности электронов в канале. Такая структура обеспечивает глубокую потенциальную яму для электронов канала и препятствует их проникновению в подложку, что заметно снижает выходную проводимость транзисторов с коротким каналом.

Пороговое напряжение регулируется глубиной залегания и степенью легирования *n*-слоя (рис. 6.5, *а*) или δ -легированного слоя (рис. 6.5, *б*) InAlAs.

Высокая стоимость InP подложек стимулировало разработку **метаморфных НЕМТ** (*m*-HEMT), имеющих структуру AlInAs/InGaAs на GaAs-подложке.

Рассогласование постоянных решетки гетерослоев и GaAs-подложки составляет около 3,8 %, что является главным препятствием для получения высококачественных структур. Для согласования атомных решеток слоя InGaAs с GaAs-подложкой используется многослойная варизонная система буферных слоев. Введение буферного слоя AlGaAsSb толщиной 1 - 2 мкм позволяет получить поверхностную плотность дислокаций менее 10^6 см^{-2} .

В настоящее время характеристики *m*-HEMT почти не уступают *p*-HEMT на InP-подложке. Более того, на СВЧ подложка GaAs обладает значительно лучшими диэлектрическими свойствами, чем InP.

6.2.3. НЕМТ на подложках из GaN

Для использования в мощных СВЧ-устройствах, а также в устройствах, предназначенных для работы в жестких эксплуатационных условиях, значительные преимущества имеют транзисторы на основе широкозонных полупроводниковых соединений - GaN и SiC. Структура НЕМТ AlGaN/GaN схематично представлена на рис. 6.6. Канал с ДЭГ формируется в узкозонном слое AlGaN.

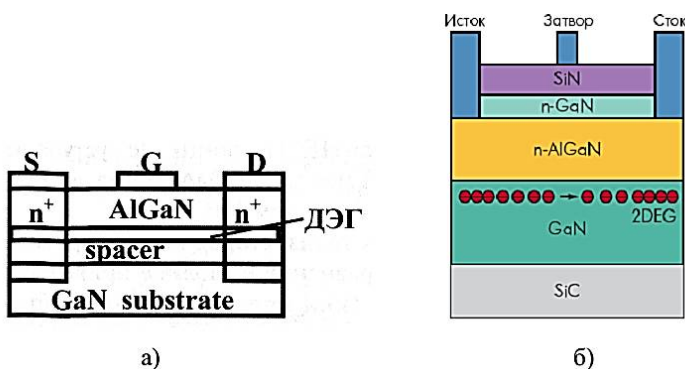


Рис. 6.6. Структура НЕМТ AlGaIn/GaN с затвором Шоттки (а) и МДП затвором (б)

По частотным и усилительным свойствам НЕМТ AlGaIn/GaN уступают транзисторам на соединениях A^3B^5 , однако существенно превосходят последние по плотности тока, плотности мощности и рабочим напряжениям сток-исток. Для обеспечения возможности работы транзисторов вблизи точки насыщения (что необходимо для получения высоких КПД и снижения тем самым потребляемой мощности, но ведет к высоким токам утечки затвора и ухудшению надежности и усиления транзистора) разработаны GaN НЕМТ с затвором со структурой металл-диэлектрик-полупроводник (МДП) (рис. 6.6, б).

6.3. Гетеропереходные биполярные транзисторы

Основное преимущество *гетеропереходных биполярных транзисторов* (ГБПТ или НВТ (англ.)) перед обычным биполярным транзистором - подавление инжекции неосновных носителей в эмиттер, что позволяет путем увеличения легирования уменьшить сопротивление базы.

Обычный биполярный транзистор успешно функционирует при условии значительно более высокого уровня легирования эмиттерной области по сравнению с уровнем легирования базовой области. Только тогда при прямом смещении на

переходе эмиттер - база ток электронов из эмиттера в базу сильно превышает ток дырок из базы в эмиттер. Отношение этих токов характеризует эффективность эмиттерного перехода.

Если максимальная концентрация примеси в эмиттере, ограниченная растворимостью и другими факторами, достигает значений порядка 10^{19} см^{-3} , то уровень легирования базы гомопереходного транзистора не должен превышать 10^{17} см^{-3} . Однако относительно низкий уровень легирования области базы увеличивает сопротивление базы, через которое производится перезарядка коллекторной емкости при переключения транзистора. В конечном счете, низколегированная база существенно ограничивает быстродействие биполярного транзистора.

Использование гетероперехода в качестве перехода эмиттер - база снимает указанное ограничение на быстродействие биполярного транзистора.

На рис. 6.7 приведена зонная структура гетеропереходного транзистора $n-p-n$ -типа, в котором в качестве эмиттерной области использован широкозонный полупроводник.

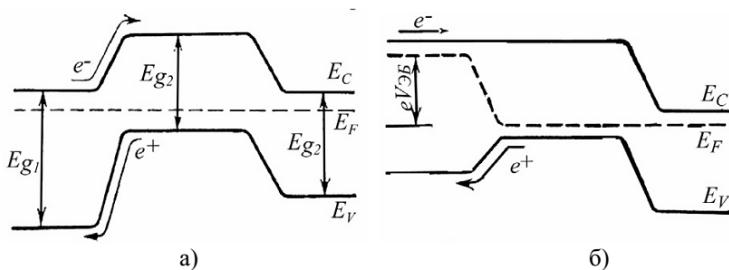


Рис. 6.7. Зонная структура гетеропереходного биполярного транзистора в отсутствие напряжения (а) и при прямом смещении (б)

Поскольку образующий эмиттер полупроводник имеет более широкую запрещенную зону, чем тот, что образует базу,

энергетический барьер для инжекции дырок в эмиттер выше, чем барьер для инжекции электронов из эмиттера в базу (рис. 6.7, а).

При приложении прямого смещения к переходу эмиттер - база барьер для электронного тока исчезает, а барьер для дырочного тока составляет значительную величину (рис. 6.7, б). Это обеспечивает высокую эффективность эмиттера независимо от уровня легирования базовой области. Наличие энергетического барьера для тока дырок из базы в эмиттер делает возможным легирование базы до высокого уровня без уменьшения степени инжекции. Уменьшение концентрации примеси в эмиттерной и увеличение в коллекторной областях способствуют повышению быстродействия транзистора.

При сравнении факторов, обеспечивающих быстродействие НЕМТ и ГПБТ, отметим отсутствие в последнем фактора сверхвысокой подвижности электронов двумерного электронного газа при движении в плоскости локализации газа. В случае ГПБТ эксплуатируются только возможности уменьшения емкостей переходов и времени пролета через базу, предоставляемые разработчику технологией и физикой гетеропереходов.

6.4. Интегральные микросхемы на гетеропереходных полевых транзисторах

Наиболее широкая область применения НЕМТ на полупроводниках A^3B^5 - широкополосные системы связи и передачи данных, критическими узлами которых являются блоки внешнего интерфейса (front-end circuits) - маломощные и мощные усилители СВЧ-диапазона, усилители промежуточной частоты с регулируемым усилением, смесители, умножители частоты, фазовращатели и генераторы с управляемой напряжением частотой.

Оптимальными приборами для построения маломощных полосовых СВЧ-усилителей (МШУ) и широкополосных СВЧ-усилителей являются псевдоморфные и метаморфные

НЕМТ, обладающие наилучшими частотными и шумовыми свойствами (рис. 6.8).

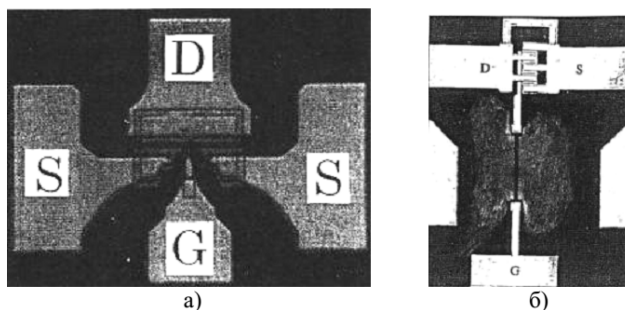


Рис. 6.8. Микрофотография усилительного (а) и ключевого (б) НЕМТ в гибридной ИС СВЧ: D (Drain) - сток, S (Source) - исток, G (Gate) - затвор

Мощные СВЧ-усилители также реализуются на p -HEMT и m -HEMT.

Потенциальные преимущества имеют AlGaIn/GaN НЕМТ, однако технология их изготовления еще не достигла промышленного уровня.

Весьма важными узлами широкополосных систем связи являются генераторы с управляемой напряжением частотой (ГУН). Лучшие характеристики ГУН в настоящее время обеспечивает применение НЕМТ, p -HEMT и m -HEMT, которые конкурируют в этой области с AlInAs/InGaAs, InGaP и SiGe HBT.

Среди активных устройств регулирования фазового сдвига лучшие результаты достигнуты в ИМС на AlGaAs-InGaAs-GaAs (p -HEMT) с длиной канала 0,15 мкм и предельной частотой 100 ГГц, работающей на частоте 20 ГГц.

Двухзатворные НЕМТ успешно используются для создания мощных СВЧ-смесителей.

Разрабатываются ИС на p -НЕМТ, предназначенные для работы в составе блоков восстановления данных систем оптической передачи информации.

В цифровой технике применение НЕМТ обеспечивает снижение задержки распространения сигнала до 10 - 30 пс при меньшем энергопотреблении, чем на кремниевых ЭСЛ-вентильях. В устройствах конвейерного типа, где логические вентили переключаются с тактовой частотой, применение MESFET и НЕМТ на частотах более 1 - 3 ГГц обеспечивает снижение потребляемой мощности даже по сравнению с кремниевыми МДП-вентильями.

Возможности БИС и СБИС на m -НЕМТ можно оценить по характеристикам делителей частоты. Установлено, что технология m -НЕМТ и НВТ обеспечивают примерно одинаковые характеристики.

В настоящее время рынок микроэлектронных изделий на полупроводниках A^3B^5 развивается более высокими темпами, чем на кремнии, хотя и ограничен главным образом микроволновыми ИС средней степени интеграции. Такая ситуация обусловлена существенно более высокой стоимостью как исходного материала, так и производства изделий.

В целом общим правилом может служить тезис: «то, что можно сделать на кремнии, надо делать на кремнии». Стоимость цифровых БИС и СБИС в значительной степени определяется процентом выхода годных, который, в свою очередь, определяется дефектностью исходного материала и технологическим разбросом пороговых напряжений транзисторов, который увеличивается с уменьшением длины каналов. Повидимому, в ближайшее время этот фактор, ограничивающий применение БИС и СБИС на соединениях A^3B^5 , будет нейтрализован.

ЗАКЛЮЧЕНИЕ

Микроэлектроника является продолжением развития полупроводниковой электроники, начало которой было положено 7 мая 1895 года, когда полупроводниковые свойства твердого тела были использованы А.С. Поповым для регистрации электромагнитных волн.

Первые разработки интегральных схем (ИС) относятся к 1958 - 1960 гг. В 1961 - 1963 гг. ряд американских фирм начали выпускать простейшие ИС. В то же время были разработаны пленочные ИС. Однако некоторые неудачи с разработками стабильных по электрическим характеристикам пленочных активных элементов привели к преимущественной разработке гибридных ИС. Отечественные ИС появились в 1962 - 1963 гг. Первые отечественные ИС были разработаны в ЦКБ Воронежского завода полупроводниковых приборов (схемы диодно-транзисторной логики по технологии с окисной изоляцией карманов). По технологии изготовления эти схемы уступали 2 года западным разработкам.

В историческом плане можно отметить 5 этапов развития микроэлектроники.

Первый этап, относящийся к первой половине 60-х годов, характеризуется степенью интеграции ИС до 100 элементов на кристалл и минимальным размером элементов порядка 10 мкм.

Второй этап, относящийся ко второй половине 60-х годов и первой половине 70-х годов, характеризуется степенью интеграции ИС от 100 до 1000 элементов/кристалл и минимальным размером элементов до 2 мкм.

Третий этап, начавшийся во второй половине 70-х годов, характеризуется степенью интеграции более 1000 элементов/кристалл и минимальным размером элементов до 1 мкм.

Четвертый этап характеризуется разработкой сверхбольших ИС со степенью интеграции более 10000 элементов/кристалл и размерами элементов 0,1 - 0,2 мкм.

Пятый, современный, этап характеризуется широким использованием микропроцессоров и микроЭВМ, разработанных на базе больших и сверхбольших ИС.

Начало XXI века знаменует логический переход от микроэлектроники к наноэлектронике. Из этого всего не следует, что микроэлектроника с ее развитой микроэлектронной индустрией не станет. Микроэлектроника останется навсегда, потому что мир без нее не может существовать.

В наноэлектронике еще предстоит научиться создавать совершенные технологические линии, создавать эффективные приборы.

Параллельно развиваются новые отрасли знаний, такие как наномеханика, нанооптика, нанотехнология...

По мнению экспертов, ключевым фактором успешного развития страны является интенсивное развитие высоких технологий. Именно микроэлектронная технология и нанотехнология являются самыми передовыми технологиями современности.

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. Аваев, Н. А. Основы микроэлектроники [Текст]: учеб. пособ. для вузов / Н. А. Аваев, Ю. Е. Наумов, В. Т. Фролкин. - М.: Радио и связь, 1991. - 288 с.
2. Ефимов, И. Е. Микроэлектроника. Проектирование, виды микросхем, функциональная электроника [Текст]: учеб. пособие / И. Е. Ефимов, И. Я. Козырь, Ю. И. Горбунов. - М.: Высш. шк., 1987. - 416 с.
3. Жеребцов, И. П. Основы электроники [Текст]: учеб. пособие / И. П. Жеребцов. - Л.: Энергоатомиздат, 1989. - 352 с.
4. Коваленко, А. А. Основы микроэлектроники [Текст]: учеб. пособие / А. А. Коваленко, М. Д. Петропавловский. - М.: Академия, 2006. - 240 с.
5. Маллер, Р. Элементы интегральных схем [Текст] / Р. Маллер, Т. Кейминс. - М.: Мир, 1989. - 630 с.
6. Прянишников, В. А. Электроника: полный курс лекций [Текст]: учеб. для вузов / В. А. Прянишников. - СПб.: Корона-Принт, 2004. - 416 с.
7. Росадо, Л. Физическая электроника и микроэлектроника [Текст] / Л. Росадо. - М.: Высш. шк., 1991. - 351 с.
8. Светцов В. И. Физическая электроника и электронные приборы [Текст]: учеб. пособие / В. И. Светцов, И. В. Холодков. - Иваново, 2008. - 494 с.
9. Степаненко, И. П. Основы микроэлектроники [Текст]: учеб. пособие для вузов / И. П. Степаненко. - М.: Лаборатория базовых знаний, 2000. - 488 с.
10. Хэйер, Дж. Полупроводниковые технологии в Европе. Пути развития [Текст] / Дж. Хэйер, А. Пятиренко // ЭЛЕКТРОНИКА: Наука, Технология, Бизнес. - 2010. - Вып. 6. - С. 126 - 128.
11. Щука, А. А. Электроника [Текст]: учеб. пособие / А. А. Щука; под ред. А. С. Ситова. - СПб: БХВ-Петербург, 2005. - 800 с.

ОГЛАВЛЕНИЕ

Введение	3
1. Основные принципы и понятия микроэлектроники	5
1.1. Основные термины и определения	5
1.2. Интегральные микросхемы (ИМС) и их классификация. Серии ИМС	11
1.3. Система обозначений ИМС	21
2. Активные элементы интегральных микросхем	27
2.1. Методы изоляции элементов	28
2.2. Интегральные транзисторы	36
2.3. Интегральные диоды	43
2.4. Транзисторные структуры специального назначения	49
2.5. Элементы полупроводниковых постоянных запоминающих устройств (ПЗУ)	58
2.5.1. МНОП-транзистор	59
2.5.2. МДП-транзистор с плавающим затвором	61
2.5.3. Двухзатворный МДП-транзистор	62
2.6. Приборы с зарядовой связью	64
3. Пассивные элементы интегральных схем	72
3.1. Интегральные резисторы	72
3.2. Интегральные конденсаторы и индуктивности	77
3.3. Коммутационные соединения	83
4. Современные тенденции в развитии микроэлектроники	88
4.1. Закон Мура как основа оценки темпа развития микроэлектронных технологий	89
4.2. Развитие технологий «Больше Мура»	104
4.3. Развитие технологий «Больше, чем Мур»	111
4.4. Направленность «За пределами КМОП»	114
5. ИМС диапазона СВЧ	115

5.1. Элементная база электроники СВЧ	117
5.2. Интегральные транзисторы СВЧ-диапазона	121
5.3. Монолитные арсенид-галлиевые ИС	124
6. Гетероструктуры в современной микроэлектронике	127
6.1. Основные свойства гетероперехода	127
6.1.1. Сверхинжекция неравновесных носителей заряда в гетеропереходе	129
6.1.2. Понятие о двухмерном электронном газе	130
6.2. Гетероструктурные полевые транзисторы	132
6.2.1. Транзистор с высокой подвижностью электронов	132
6.2.2. Псевдоморфные и метаморфные структуры (p -НЕТ и m -НЕТ)	134
6.2.3. НЕМТ на подложках из GaN	137
6.3. Гетеропереходные биполярные транзисторы	138
6.4. Интегральные микросхемы на гетеропереходных полевых транзисторах	140
Заключение	143
Библиографический список	145