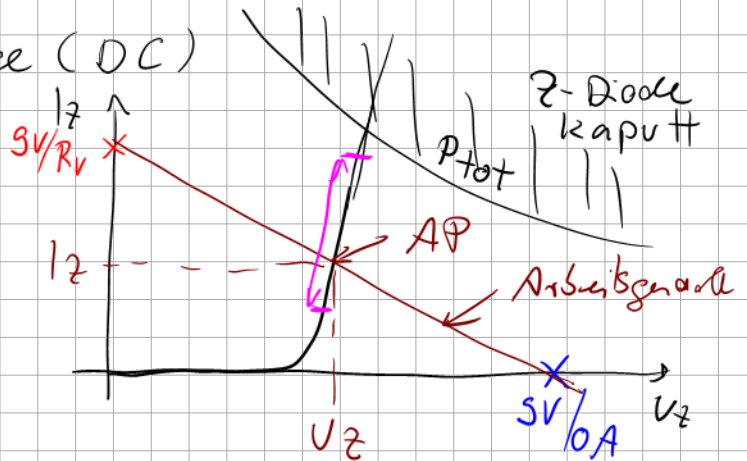
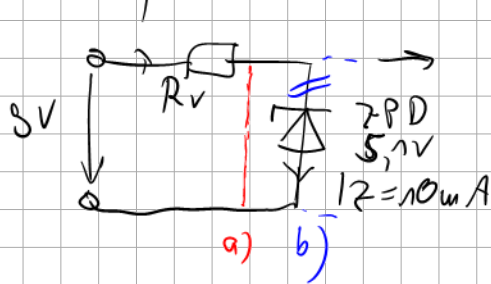


# Arbeitspunkt

Betriebsmäßige Ruhelage (DC)



1) Grafisch

2) Rechnerisch  $R_v$  ermitteln

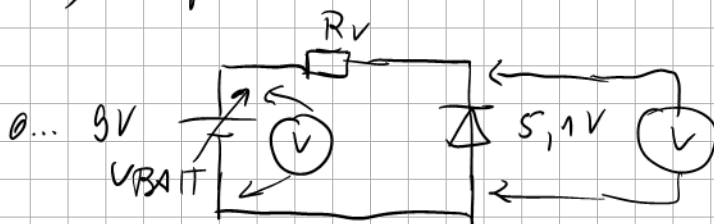
$$R_v = \frac{9V - 5,1V}{10mA} = \underline{\underline{390\Omega}}$$

Diode, Schottky, LED  $\rightarrow$  d.h.

$V_K = 0,7V$   $V_F = 0,4$   $V_F$  je nach Farbe

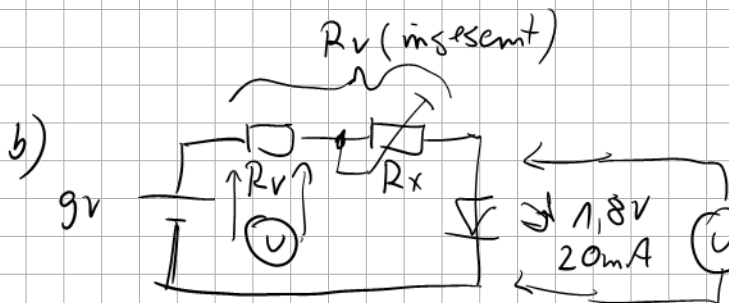
Kennlinienaufnahme Z-Diode, ...

a) Bsp. Z-Diode 5,1V max. 50mA



$$R_v = \frac{9V - 5,1V}{50mA} = \dots$$

- Messen von  $V_{BATT} + V_Z$
- Berechnen von  $I_Z$



$$R_v = \frac{9V - 1,8V}{20mA} = \dots$$

- Messen von  $V_{Rv} + V_F$
- Berechnen von  $I_F$
- $R_x$  ändern

# Transistoren (Si)

Feldeffekttransistoren

Bipolartransistoren

JFET

MOSFET  
IGFET

n-Kanal

p-Kanal

n-Kanal

p-Kanal

"Selbstleitend"

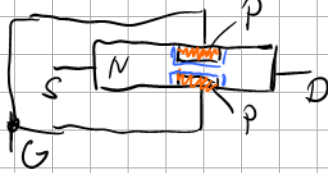
Selbst-  
leitend

Selbst-  
sperrend

NPN

PNP

N-JFET



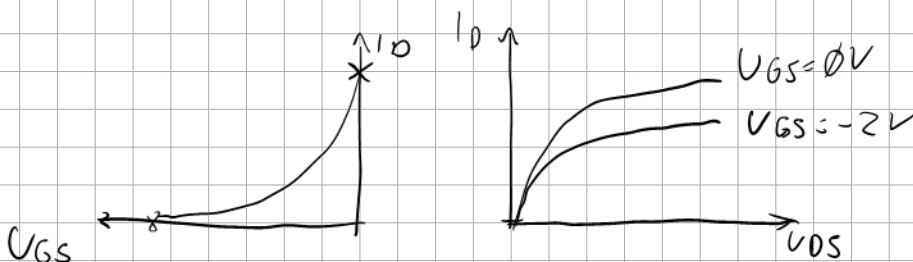
- Ohne  $V_{GS}$  : min  $R_{DS}$   
max  $I_D$

- Kanal wird durch neg.  $V_{GS}$  abgeschnürt

- Ohne  $V_{GS}$  leitet das JFET mit seinem geringsten Kanalwiderstand

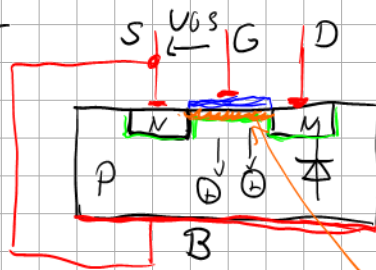
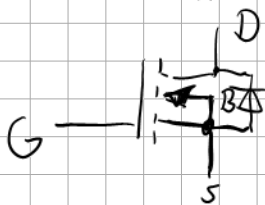
"Selbstleitend"

"Verarmungstyp"



Gate, Drain, Source

MOSFET, IGFET

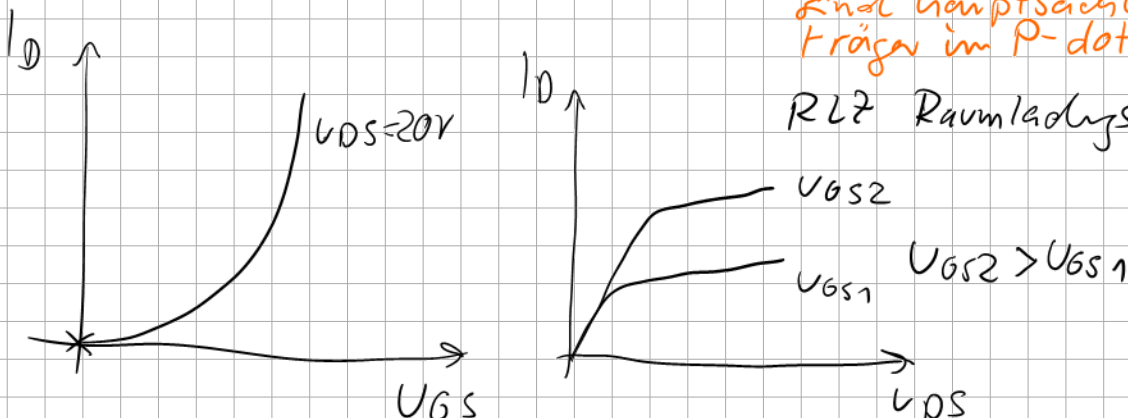


Source, Drain, Gate, Bulk

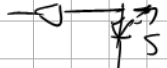
- G ist isoliert
- pos.  $V_{GS}$  bildet RLZ aus
- Selbstsperrend
- Anreicherungsstyp

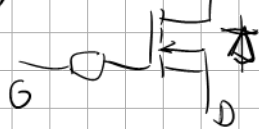
Inversionskanal (Elektronen sind hauptsächliche Ladungsträger im p-dotierte HL)

RLZ Raumladungszone



1) Isolierschicht am Gate sehr dünn (Elektrostatisch empfindlich!)

2)  Source + Drain nicht verwechseln



3)

