

PROCESSADOR EK

INTEGRANTES:

EDUARDO HENRIQUE FREIRE MACHADO (2020001617)

KELVIN ARAÚJO FERREIRA (2019037653)

DESCRIÇÃO DO PROCESSADOR

- Processador RISC;
- Baseado no MIPS;
- Processador de 8 bits.

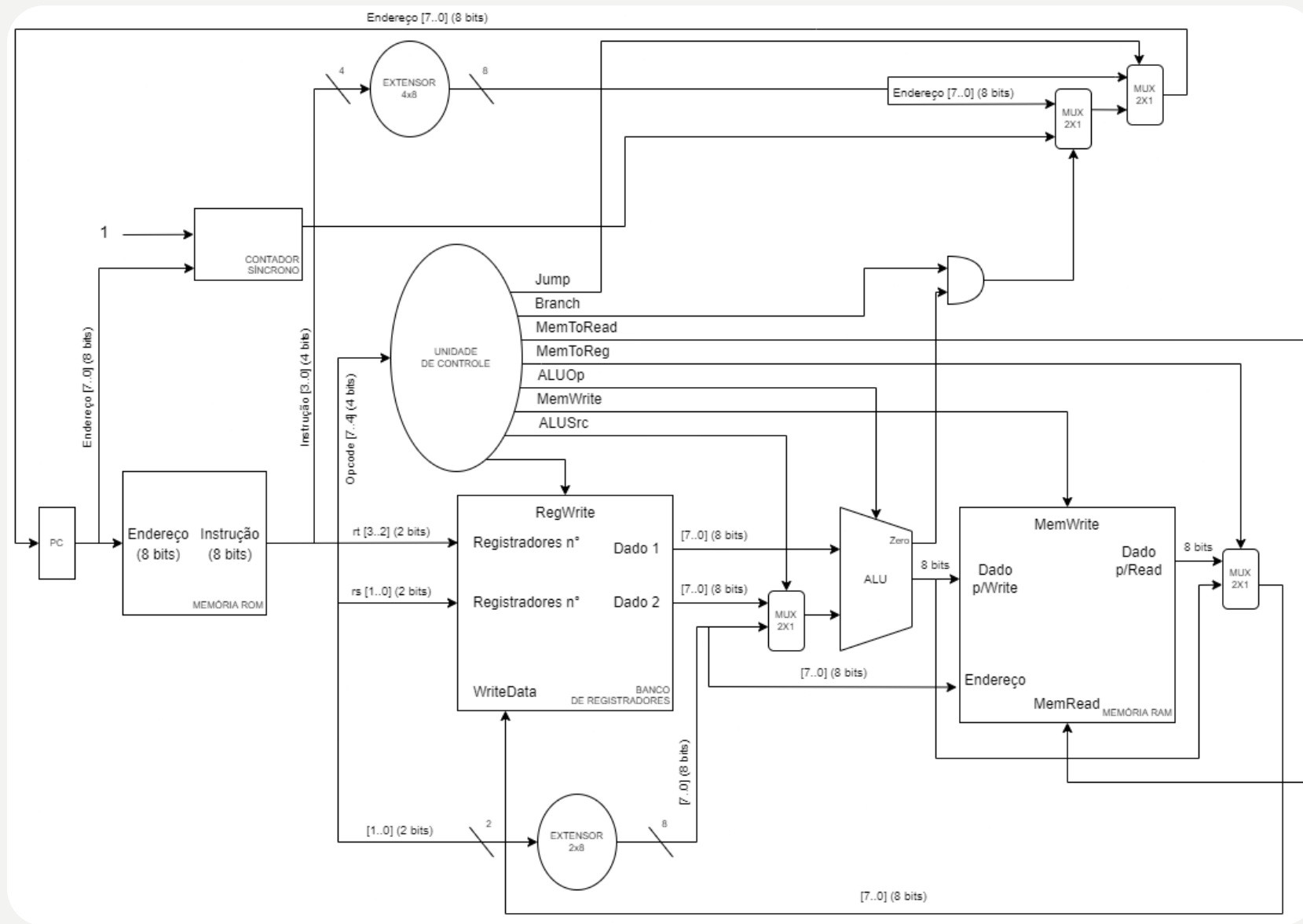
FORMATOS DAS INSTRUÇÕES

INSTRUÇÃO TIPO R		
OPCODE	RS	RT
4 BITS	2 BITS	2 BITS
7-4	3-2	1-0
INSTRUÇÃO TIPO I		
OPCODE	RS	VALOR
4 BITS	2 BITS	2 BITS
7-4	3-2	1-0
INSTRUÇÃO TIPO J		
OPCODE	ENDEREÇO	
4 BITS	4 BITS	
7-4	3-0	

LISTA DE OPERAÇÕES SUPORTADAS

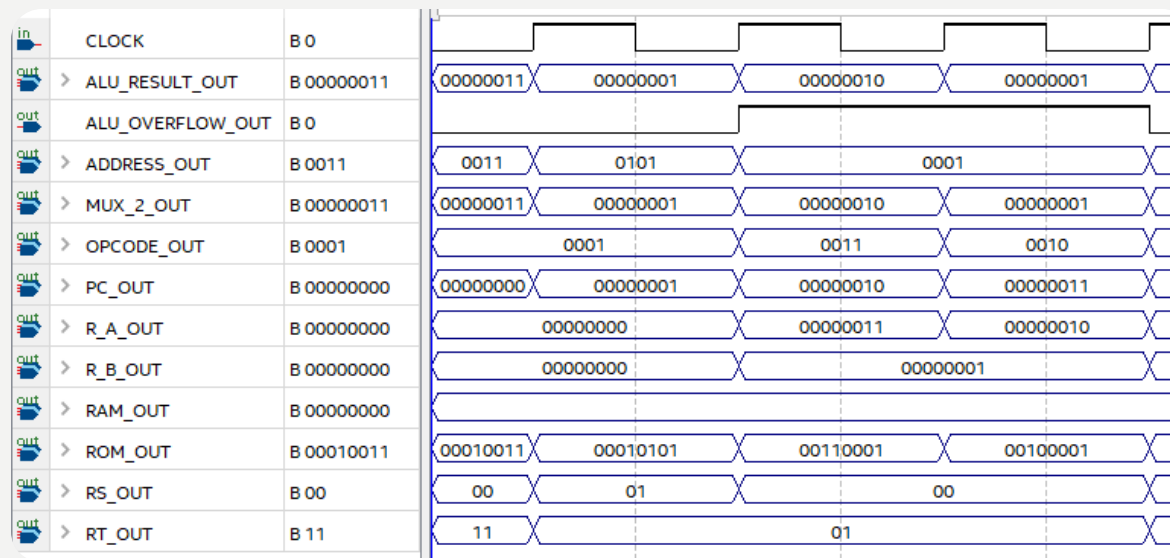
OPCODES	SINTAXE	NOME	EXEMPLO
0000	ADD	SOMA	ADD \$S0 \$S1
0001	ADDI	SOMA IMEDIATA	ADDI \$S0 2
0010	SUB	SUBTRAÇÃO	SUB \$S3 \$S2
0011	SUBI	SUBTRAÇÃO IMEDIATA	SUBI \$S2 4
0100	LW	LOAD WORD	LW \$S0 ENDEREÇO
0101	SW	STORE WORD	SW \$S1 ENDEREÇO
0110	LI	LOAD IMEDIATO	LI \$S0 1
0111	BEQ	BRANCH EQUAL	BEQ ENDEREÇO
1000	J	JUMP	J ENDEREÇO
1001	IF	IF	IF \$S1 \$S3

DATAPATH DO PROCESSADOR



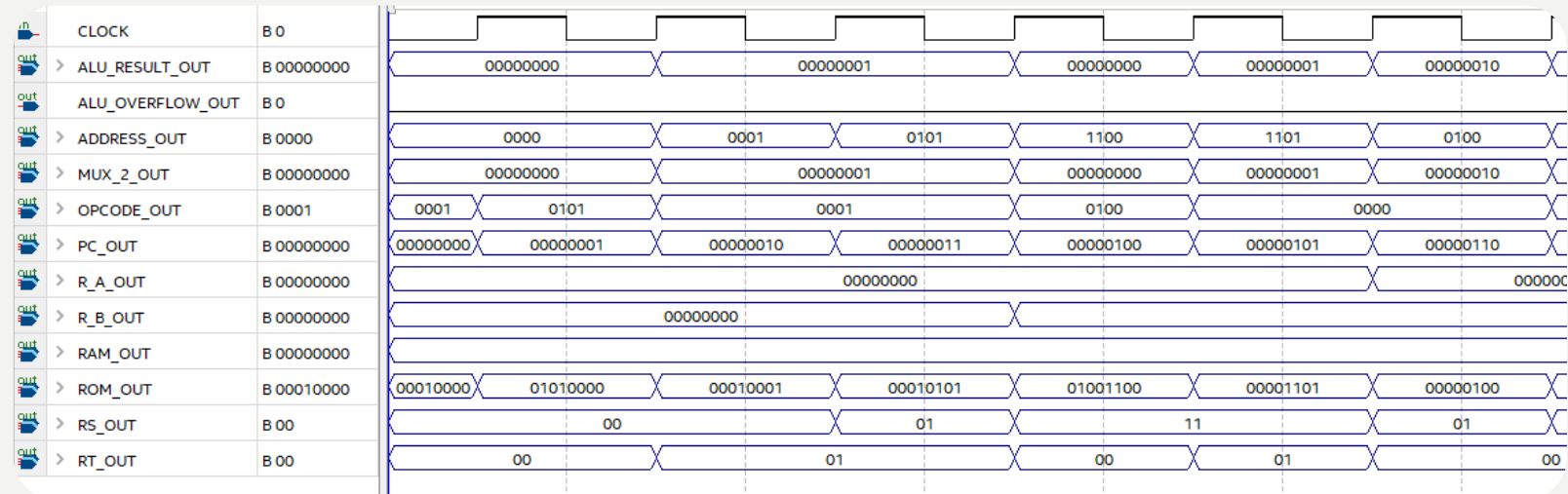
TESTE DO ADDI, SUB E SUBI

```
-- TESTE DE ADDI, SUB E SUBI
0 => "00010011", -- ADDI S0 3
1 => "00010101", -- ADDI S1 1
2 => "00110001", -- SUBI S0 1
3 => "00100001", -- SUB S0 S1
```



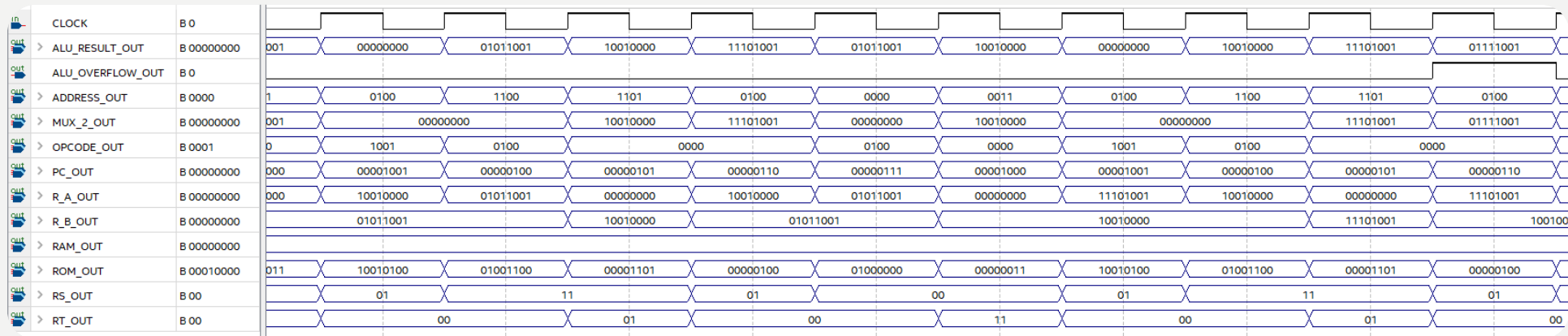
TESTE DO FIBONACCI PT.1

```
-- TESTE FIBONACCI
0 => "00010000", -- ADDI S0 0
1 => "01010000", -- SW S0
2 => "00010001", -- ADDI S0 1
3 => "00010101", -- ADDI S1 1
4 => "01001100", -- LW S3 00
5 => "00001101", -- ADD S3 S1
6 => "00000100", -- ADD S2 S1
7 => "01000000", -- LW S0 00
8 => "00000011", -- ADD S0 S3
9 => "10010100", -- J 0100
```



TESTE DO FIBONACCI PT.2

- Overflow



CONCLUSÃO

- Dificuldades encontradas:
 - Criação da memória ROM;
 - Desenvolver soluções em 8 bits;
- Obrigado pela atenção.