

Тема 1.4 Центральные процессорные устройства встраиваемых микропроцессорных систем

Встраиваемая система (ВсС) определяется сегодня как специализированная вычислительная система, которая в силу решаемой задачи непосредственно взаимодействует с физическими объектами и процессами. В состав простой встраиваемой системы входят:

1. микропроцессорный модуль с памятью;
2. периферийная система (датчики, исполнительные элементы и контроллеры ввода-вывода для связи с объектом контроля/управления, устройства человеко-машинного интерфейса — при необходимости);
3. система электропитания;
4. объединяющий конструктив (шасси, корпус);
5. управляющее программное обеспечение (ПО).

Устройства связи с объектом (УСО) обычно содержат аналого- цифровые и цифро-аналоговые преобразователи, порты дискретного ввода-вывода, схемы гальванической изоляции и другие элементы. Все это может дополняться разнообразными коммуникационными модулями и устройствами памяти.

Программируемость и конфигурируемость пронизывают все уровни и компоненты ВсС во все большей степени. Сложность и удельный вес программной составляющей в ВсС стремительно растет. Появился даже термин «встроенное программное обеспечение» (Embedded Software), подчеркивающий особые свойства такого ПО и технологий его создания. Элементную базу ВсС составляют электронные, оптические, механические и иные физические компоненты (элементы, модули, блоки), из которых складывается физическая реализация ВсС. Сегодня в перечне таких компонентов — сложные микросхемы процессоров (микропроцессоры), контроллеров, акселераторов, системные платы вычислителей. В свою очередь, в состав таких элементов входят программные средства (загрузчики, стеки протоколов и другие), размещаемые во встроенных блоках постоянной памяти. Таким образом, даже традиционное представление вычислительной элементной базы выходит далеко за границы описания только конструкции и схемотехники, затрагивая все больше вопросы системотехники, программирования, архитектуры.

В настоящее время выпускается большое количество разнообразных по структуре и функциям процессоров для применения во встроенных системах. Эта номенклатура постоянно расширяется, чтобы обеспечить решение специфических задач в различных прикладных задачах. Возможность разработки и производства новых моделей в сжатые сроки обеспечивает модульный принцип структурной организации.

При модульном принципе построения все процессоры одного семейства содержат в себе одинаковый базовый функциональный блок – процессорное ядро, и изменяемый функциональный блок.

Базовый блок (процессорное ядро) включает:

1. Центральный процессор;
2. Внутренние магистрали адреса, данных и управления;
3. Блок формирования множества сигналов с различными фазами и частотами для синхронизации центрального процессора и внутренних магистралей;
4. Блок управления режимами работы процессора, который может настраивать процессор на активный режим, режим обработки прерываний, несколько режимов пониженного энергопотребления, режим рестарта.

Процессорное ядро является основным отличительным признаком архитектуры определенного семейства процессоров, поэтому его (ядро) называют по названию семейства. Например, ядро PIC16.

Изменяемый функциональный блок включает:

1. Модули памяти различных типов: оперативную память данных типа SRAM, постоянную память команд (программ) типов ROM, EPROM или FLASH, энергонезависимую память данных типа EEPROM;
2. Модули периферийных устройств;
3. Модули управления и синхронизации.

В различных микросхемах семейства может иметься различный набор модулей изменяемого функционального блока. Общую совокупность модулей, реализованных в микросхемах одного

семейства, называют библиотекой периферийных модулей данного семейства. В данную библиотеку входят, не только периферийные, но и модули памяти, встроенные генераторы синхронизации, блок контроля электропитания и формирования сигналов рестарта системы в случае сбоев или «внешнего сброса», модули внутрисхемной отладки и программирования. В последнее время активно развивается направление «System-On-Chip», когда конечный пользователь сам может формировать структуру специализированного процессора из предоставленной библиотеки периферийных модулей, а также самостоятельно разрабатывать новые модули.

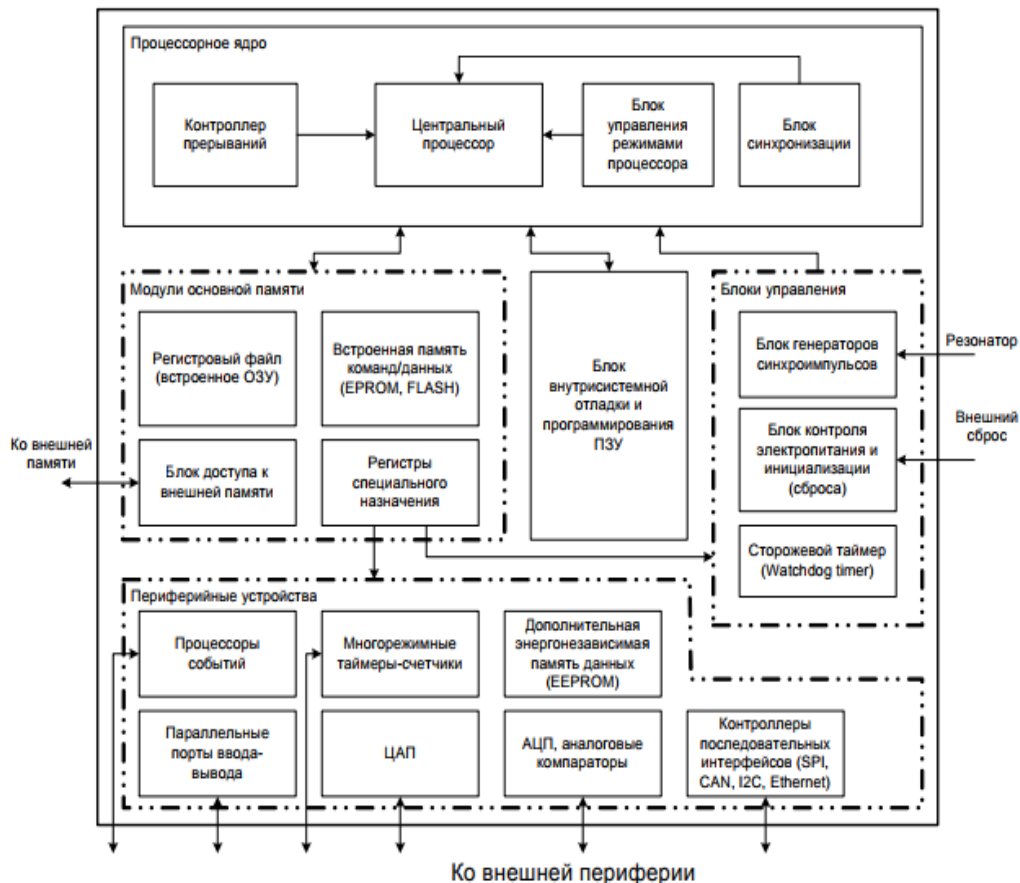


Рисунок 1 - Типовая структура процессора для встроенных систем

Техническое решение процессорного ядра определяют следующие параметры:

- Архитектурные – набор регистров, организация памяти, способы адресации операндов в памяти, система команд для обработки этих данных.
- Схемотехнические решения – схемы регистров, АЛУ, схемы управления магистралями и т.п. Схемотехника определяет также внутреннюю диаграмму функционирования – последовательность перемещения данных по магистралям между регистрами, памятью, АЛУ.
- Технология производства – определяет допустимую сложность схемы, максимальную частоту переключений, энергопотребление.

В современных процессорах для встраиваемых систем реализуют как CISC-архитектуру (Motorola HC11, Intel MCS-51, AMD Am186 и др.), так и RISC-архитектуру (MicrochipPIC, Atmel AVR, Triscend E7-ARM).

Производительность процессорного ядра определяется комплексом факторов:

1. Частотой тактирования межмодульных магистралей адреса и данных Fbus. Она определяется из частоты генератора синхронизации Fxclk по соотношению, индивидуально для каждого процессорного ядра.
2. Количеством пересылок регистр-регистр за единицу времени. Для RISC-процессоров это одна пересылка за такт шины, для CISC – 1..3 пересылки (они медленнее).
3. Производительностью при выполнении операций наиболее используемым в конкретном алгоритме управления. Например, для ПИД – регуляторов – это операции умножения/деления; для

простых конечных автоматов – это логические операции.

4. Временем вызова/возврата подпрограммы обработки прерывания. Этот параметр значим для функционирования в режиме жесткого реального времени и определяет максимальную интенсивность обрабатываемых событий.

Память – совокупность устройств, предназначенных для хранения программ, обрабатываемой информации (данных), промежуточных или окончательных результатов вычислений.

Важнейшие характеристики памяти – емкость, быстродействие и стоимость. Емкость ЗУ определяется предельным количеством информации, размещаемым в ЗУ, и исчисляется в кило-, мега- и гигабайтах. Быстродействие ЗУ характеризуется затратами времени на чтение записи информации при обращении к ЗУ. Стоимость ЗУ – это затраты средств в денежном выражении на хранение всего объема информации, определяемого емкостью ЗУ. Для сравнения качества ЗУ различных типов используется характеристика, называемая удельной стоимостью и равная стоимости ЗУ, деленной на емкость ЗУ. Удельная стоимость имеет размерность, например, доллар/Мбайт.

Термин «модуль памяти» подразумевает объединение собственно массивов ячеек памяти со специальными аналоговым и цифровыми схемами управления режимами записи–стирания, со схемами (и иногда источниками) электропитания, с регистрами управления режимами.

Каждый процессор для встраиваемых применений имеет некоторое количество внешних линий ввода-вывода, подключенных к внешним выводам микросхемы и называемых внешними портами. Одиночные (одноразрядные, состоящие из одной линии) порты ввода-вывода объединяются в группы, обычно, по 4, 8 или 16 линий, которые называются параллельными портами. Разрядность параллельных портов может быть нестандартной, например, 5- разрядный порт у микроконтроллера PIC16F84. Через порты процессорное ядро взаимодействует с различными внешними устройствами – считывает значения входных сигналов и устанавливает значения выходных сигналов. Во встраиваемых системах в качестве внешних устройств чаще всего рассматриваются датчики, исполнительные устройства, устройства ввода- вывода данных оператором, устройства внешней памяти. По типу сигнала различают порты:

1. Дискретные (цифровые) – используются для ввода-вывода дискретных значений логического «0» или «1». В большинстве современных процессоров для встраиваемых применений поддерживается как независимое управление каждой линией параллельного порта, так и групповое управление всеми разрядами. Так как схемотехника отдельных линий в рамках одного 4-х, 8-ми или 16-разрядного порта одинакова, то дальше будет рассматриваться устройство и функционирование одиночного разряда.

2. Аналоговые – через них вводятся сигналы на вход АЦП или других аналоговых схем и выводятся выходные сигналы ЦАП или других аналоговых схем. Аналоговые порты (или перестраиваемые порты в аналоговом режиме) – используются подключения внешних сигналов к ЦАП, АЦП или аналоговым компараторам, встроенным приемопередатчикам. В режиме работы с ЦАП, АЦП или компаратором порты обычно позволяют вводить сигнал в диапазоне от 0В- до Упит+ (индексы + и – означают чуть больше и чуть меньше, примерно на 200..300мВ). В режиме приемопередатчика параметры сигналов определяются конкретным интерфейсом. В большинстве случаев аналоговые или цифровые линии подключения к приемопередатчикам вообще не называют портами, хотя они по схемотехнике и по месту в структуре процессора близки к универсальным портам ввода-вывода. Реализация входных и выходных каскадов зависит от схемы АЦП, компаратора, ЦАП или приемопередатчика.

3. Перестраиваемые – настраиваются на аналоговый или цифровой режим работы.

Таймеры-счетчики предназначены для:

- Подсчета временных интервалов (режим таймера);
- Подсчета числа импульсов («внешних событий») на специальном внешнем входе (режим счетчика).

Модуль аналого-цифрового преобразования (АЦП, Analog-to-digital converter, ADC) предназначен для ввода в процессор аналоговых сигналов с датчиков физических величин и преобразования значения напряжения этих сигналов в двоичный код с целью дальнейшей программной обработки. Простейшим одноразрядным двоичным АЦП является компаратор. Характеристики:

1. Разрешение АЦП – минимальное изменение величины аналогового сигнала, которое может быть преобразовано данным АЦП. Обычно измеряется в вольтах, поскольку для

большинства АЦП входным сигналом является электрическое напряжение.

2. Разрядность АЦП характеризует количество дискретных значений, которые преобразователь может выдать на выходе.

3. Частота дискретизации.

4. Точность.

5. Скорость преобразования.

Цифро-аналоговый преобразователь (digital-analog converter, DAC) предназначен для преобразования числа, представленного, как правило, в виде двоичного кода, в напряжение или ток, пропорциональные этому числу.

Контроллеры последовательных интерфейсов ориентированы на решение следующих задач:

- Связь встраиваемой микропроцессорной системы с системой управления верхнего уровня: промышленным или офисным компьютером, программируемым контроллером. Наиболее часто для этих целей используют интерфейсы RS-232C, RS-422, USB, IrDA.

- Связь с внешними по отношению к микропроцессору периферийными микросхемами (памяти EEPROM, часов реального времени (RTC) и т.д.), а также с различными датчиками с последовательным цифровым выходом. Для этих целей наиболее часто применяются интерфейсы SPI, I²C, MicroWire, uLAN и другие.

- Интерфейс связи с локальной сетью в распределенных информационно-управляющих системах. В этой сфере находят применение интерфейсы RS-232C, RS-485, I²C, uLAN, CAN, Ethernet.

- Внутрисистемное программирование резидентной памяти программ (OTPROM, EPROM, FLASH) или данных (EEPROM) у процессоров для встраиваемых применений. Обычно для этого используется интерфейс 96 RS-232C (ADuC (Analog Devices), MB90Fxxx (Fujitsu), MSP430 (Texas Instruments)) или SPI (AVR(Atmel)).

В настоящее время встроенные контроллеры последовательных интерфейсов имеются почти у всех встраиваемых процессоров. У большинства процессоров имеются несколько таких модулей одного или различных типов.

Подсистема синхронизации отвечает за формирование устойчивых сигналов синхронизации внутренних блоков процессора и внешних цепей (блоков) управляющих вычислительных систем, построенных на данном процессоре.

Механизмы начальной инициализации (начальной загрузки) обеспечивают запись программного кода, данных или конфигурационных параметров во встроенную энергонезависимую память процессора или однокристалльной микроЭВМ. Процесс начальной инициализации предполагает работу с «голой» аппаратурой, т.е. без помощи какой-либо инструментальной программы (загрузчика), исполняющейся в рабочем режиме процессора.

Современные процессорные архитектуры принято делить на два класса: CISC (Complex Instruction Set Computing — вычислители с комплексным набором команд) и RISC (Reduced Instruction Set Computing — вычислители с сокращенным набором команд).

CISC — тип проектирования процессорных архитектур, которые имеют такие особенности:

- арифметические действия выполняются одной командой;
- длина команды может быть любой;
- каждый регистр выполняет строго свою функцию и их количество ограничено.

RISC – архитектура процессора с сокращённым набором инструкций. Была создана для устранения недостатков CISC архитектуры, но не получила популярности в то время из-за унификации стандарта Intel x86 и всех программ, выпущенных в то время под CISC процессоры (точнее нежелания их переписывать заново). «Сокращённый набор команд» вовсе не означает, что процессор имеет малое количество инструкций. Это значит лишь то, что инструкции разделены на действия, результаты которых могут быть вычислены за определённый период времени (обычно один такт).

Начиная с Intel 486DX все x86 процессоры имеют внутреннее ядро RISC, остался только преобразователь и дополнительные конвейеры, который на входе преобразует CISC инструкции в RISC, а на выходе обратно в CISC. Это необходимо из-за особенностей архитектуры x86, но иногда тормозит работу процессора и увеличивается количество транзисторов, площадь и тепловыделение в сравнении с полноценными RISC процессорами.

Появление полноценной RISC архитектуры на процессорах, позволило упростить конструкцию вычислительных ядер; уменьшить стоимость, площадь и при этом увеличить количество регистров общего назначения; унифицировать команды для вычислительных ядер и

сравнять время выполнения всех команд, что также позволило воплотить в жизнь конвейерную обработку инструкций (реализация сложных инструкций из множества результатов более простых).

Вычислительным ядрам больше не нужно было обращаться к более медленной оперативной памяти для занесения и считывания результатов. Эти цели теперь выполняют регистры общего назначения, а к оперативной памяти обращение идёт только в процессе чтения начальных данных и вывода результатов вычислений. Поддерживается маршрут «регистр-регистр».

Самыми известными и успешными представителями архитектуры RISC являются ARM. Процессоры с данной архитектурой, применяемые в абсолютном большинстве мобильных устройств и даже серверных системах, благодаря очень низкому энергопотреблению и тепловыделению.

Из наиболее известных RISC архитектур можно также выделить разработки компании IBM (*PowerPC, Power*), компании Sun Microsystems (*SPARC— архитектура*) и компании Atmel (*AVR — архитектура*).

На данный момент, RISC – архитектура является одной *самых распространённых в мире*. Данный результат в основном благодаря ARM архитектуре и то, что в современных мобильных устройствах используются именно процессоры ARM (в абсолютном большинстве).

X86 являются мощными решениями, которые могут выполнять абсолютно любые задачи с хорошей скоростью. Но за это приходится платить увеличенным тепловыделением. ARM же — простые процессоры, у которых набор инструкций ощутимо меньше, поэтому выполнение многих серьезных задач на них не имеет особого смысла из-за медлительности процесса. Но при этом и тепловыделение низкое. Однако самое основное — обе архитектуры поддерживают RISC-инструкции, а значит что на обеих архитектурах можно запускать одинаковые ОС, что мы и видим в случае с Android, Linux и Windows.