# MBS - Exerciții colocviu

1. Indicati continutul memoriei in urma declaratiilor de date:

```
v1 DB '1','A',"TEST"
v2 DW 05FAh, 45, 0110b
v3 EQU 99
(Model raspuns: 01 05 1A 2B 'z' 3C )
```

Răspuns: 01 41 54 45 53 54 FA05 2D 06 63

2. Indicati continutul registrilor AL si AH ( in zecimal) dupa executia urmatoarei secvente de cod:

```
.data

SIR DB 8,21,3

.code

mov esi,0

mov eax,0

mov ah,10

mov ecx,3

mov al,sir[esi]

et_loop:

cmp al, ah

JA urmator

mov al, sir[esi]

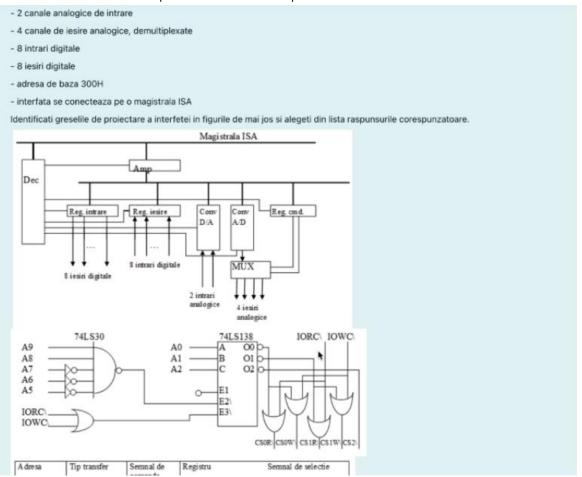
urmator:

inc esi

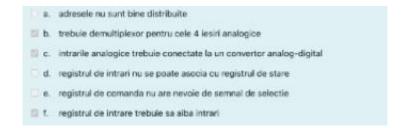
loop et_loop
```

#### Răspuns:

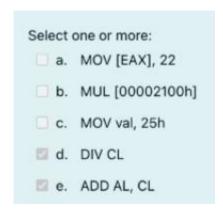
AL = 15 AH= 10 3. Se dau urmatorii parametrii de proiectare a unei interfete:



### Răspuns:



4. Selectati instructiunile care folosesc adresarea de tip registru:



Răspuns: d, e

5. Câte submodule va avea memoria static SRAM pe baza specificațiilor de proiectare de mai jos:

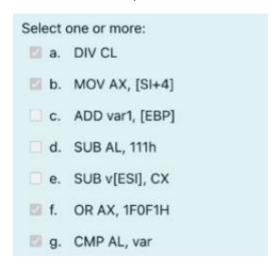
```
-Capacitatea: 2 Mb
-Organizarea: pe cuvint (16 biti), cu posibilitate de adresare si pe octet (8 biti)
-Caracteristicile magistralei (magistrala ISA):
- 24 de linii de adresa
- 16 linii de date
- semnale de comanda: MRDC\ (citire memorie) si MWTC\ (scriere memorie)
- Adresa de inceput: C0.0000H
- Se folosesc circuite de memorie de 64K*8biti
```

#### Răspuns:

```
2 x 64k (nr circ de memorie) = 128
2 MB = 2048 K

⇒ 2048/128=16 submodule
```

6. Selectați instructiunile corecte:



Răspuns: DIV CL; MOV AX, [SI+4]; SUB v[ESI], CX; CMP AL, var;

7. Câte linii de adresa vor intra in fiecare circuit dintr-un submodul (adrese pentru locațiile de memorie), pe baza specificațiilor de proiectare de mai jos:

```
Memorie dinamica (DRAM):

-Capacitatea: 256 Mb

-Organizarea: pe cuvint (16 biti), cu posibilitate de adresare si pe octet (8 biti)

-Caracteristicile magistralei (magistrala ISA):

- 30 de linii de adresa

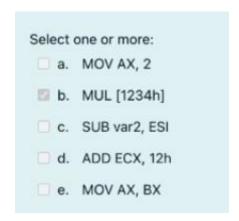
- 16 linii de date

- semnale de comanda: MRDC\ (citire memorie) si MWTC\ (scriere memorie)

- Adresa de inceput: A0.0000H

- Se folosesc circuite de memorie de 16 M * 8biti
```

8. Selectati instructiunile care folosesc adresarea directa:



Răspuns: MOV AX, 2;
MUL[1234h];

9. Ce semnale folosesc pentru generarea semnalelor de chipselect/enable a circuitelorde memorie dintr-un submodule?

```
Select one or more:

a. MRD

b. SEL-i

c. MWR

d. A0

e. D0

f. SEL-0

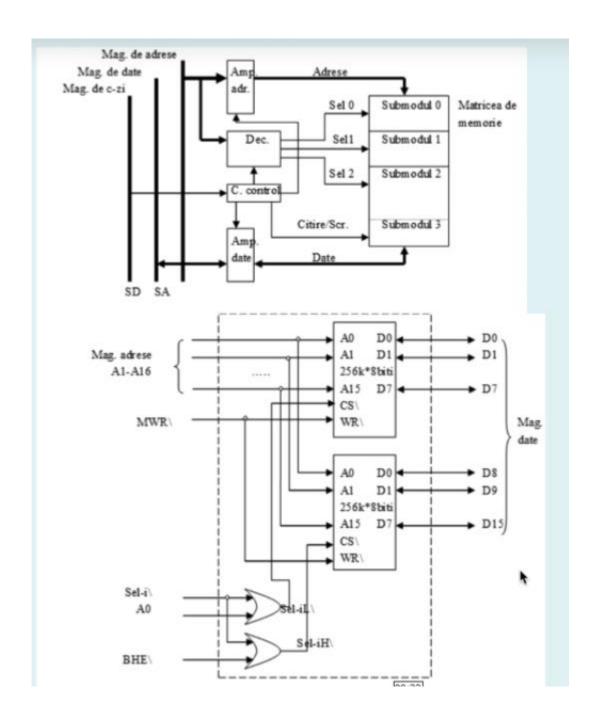
g. SEL-MODUL

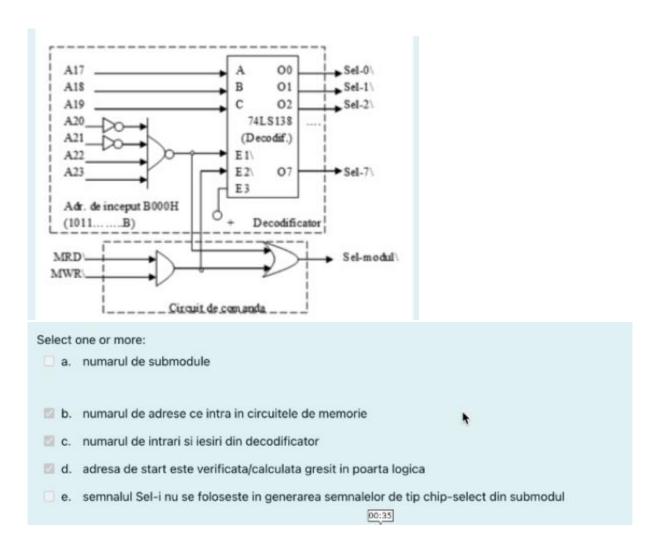
h. BHE
```

Răspuns: SEL-I; A0; BHE

10. Se considera proiectarea unei memorii statice SRAM cu capacitatea de 2MB, circuite de memorie de 256k\*8biti si adresa de start B000H.

Ce este gresit in proiectarea de mai jos?





Răspuns: b,c,d

## 11. Rolul registrilor de stare este:

```
Select one or more:

a. trimite comenzi spre dispozitivul periferic

b. indica erorile de transmisie de la echipamentul periferic

c. seteaza parametri pentru transferul de date

d. arata modul de desfasurare a transferului de date, pentru echipamentul conectat la interfata

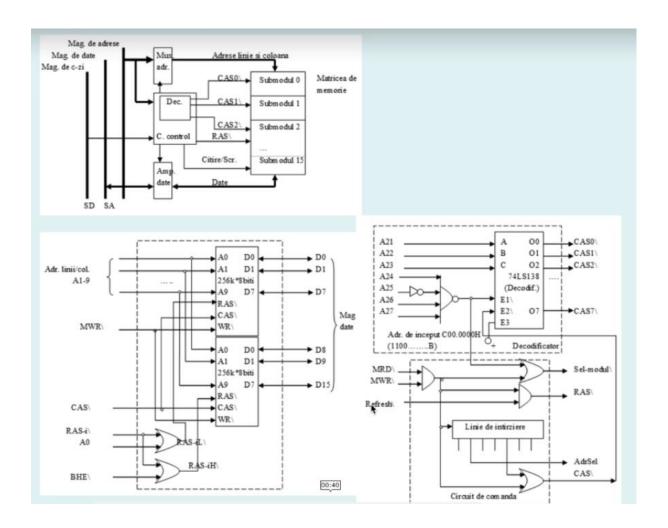
e. memoreaza temporar datele trimise spre dispozitivul periferic

f. indica starea echipamentului periferic
```

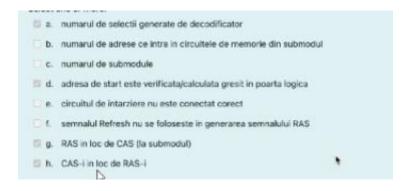
Răspuns: b,d,f

12. Se considera proiectarea unei memorii statice DRAM cu capacitatea de 8MB, circuite de memorie de 256k\*8biti si adresa de start C000H.

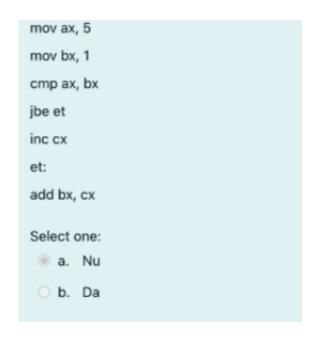
Ce este gresit in proiectarea de mai jos?



#### Răspuns:



13. Se efectuează saltul din secventa de cod de mai jos?



Răspuns: NU

14. Indicați continutul registrilor EDI, EXC, EAX (in zecimal) dupa executia urmatoarei secvente de cod:

```
.data
sir1 db 1,9,15,4,11
sir2 db 10 dup(0)
.code
mov eax,0
mov ecx,5
lea esi,sir1
mov edi,0
et: mov al,[esi]
cmp al,10
ja urm
cmp al,2
jb urm
mov sir2[edi],al
inc edi
jmp urm
urm: inc esi
loop et
EDI = 2
ECX = 0
EAX = 11
```

Răspuns: EDI = 2; ECX = 0; EAX = 11;

15. Cate linii de adresa vor intra in fiecare circuit de memorie dintr-un submodule( adrese pentru locatiile de memorie), pe baza specificatiilor de proiectare de mai jos?

| Memorie statica (SRAM):   |  |  |  |
|---|--|--|--|
| -Capacitatea: 2 Mb  |  |  |  |
| -Organizarea: pe cuvint (16 biti), cu posibilitate de adresare si pe octet (8 biti) |  |  |  |
| -Caracteristicile magistralei (magistrala ISA):                                     |  |  |  |
| - 25 de linii de adresa   |  |  |  |
| - 16 linii de date  |  |  |  |
| - semnale de comanda: MRDC\ (citire memorie) si MWTC\ (scriere memorie)             |  |  |  |
| - Adresa de inceput: A0.0000H   |  |  |  |
| - Se folosesc circuite de memorie de 128K*8biti                                     |  |  |  |
|   |  |  |  |
| Select one:   |  |  |  |
| a. 15   |  |  |  |
|   |  |  |  |
| <ul><li>b. 17</li></ul>   |  |  |  |
| ○ c. 16   |  |  |  |
| O d. 18   |  |  |  |
|   |  |  |  |

Răspuns: 128K= 2^7\*2^10=2^17

16. Ce semnale apar în plus sau se schimba la memoria dinamica DRAM in comparative cu cea static SRAM?

| Select one or more: |   |          |  |
|---------------------|---|----------|--|
| ☐ a.                | AO  |          |  |
| □ b.                | BHE   |          |  |
| ☑ c.                | CAS-i (Column Address Select) in loc de SEL-i |          |  |
| 🖾 d.                | RAS - Row Address Select                      | <b>\</b> |  |
| e.                  | MWR - Memory Write                            |          |  |
|                     |   |          |  |

Răspuns: c,d