

Arquitectura de Computadores II

1ª Frequência

Departamento de Informática
Universidade de Évora

19 de Outubro de 2022

Indique todos os cálculos efectuados e todas as fórmulas usadas

Perguntas rápidas

- [1 valor] Seja A um processador cujo relógio tem um período de 1 ns e seja B um processador cujo relógio tem um período de 3 ns. Pode-se afirmar que o processador A tem melhor desempenho que o B ?
- [1 valor] O que é igual em dois processadores que implementam a mesma arquitectura, o CPI, as instruções que executam, ou a frequência do relógio?
- [1 valor] Qual o CPI da implementação monociclo da arquitectura RISC-V?
- [1 valor] A execução *pipelined* é uma técnica que aumenta o *throughput* do processador ou que diminui o tempo que uma instrução demora a executar?

Desempenho

5. Seja P um programa com a distribuição de instruções apresentada abaixo. No processador X , cujo relógio tem uma frequência de 3,2 GHz, durante a execução de P são executados 600 milhões de instruções.

Classe	A	B	C	D
%	30	35	20	15
CPI	3	2	5	4

- [3 valores] Calcule o tempo que demora a execução de P em X .
- [2 valores] Quando P é executado no processador Y , que implementa a mesma arquitectura, obtém-se um *speedup* de 1,5, em relação à sua execução em X . Quanto tempo demora a execução de P em Y ?

Implementação RISC-V monociclo

6. [6 valores] Pretende-se que a implementação RISC-V monociclo da Figura 1 suporte a execução da instrução **bezal** (*branch on equal to zero and link*), que é uma instrução com três argumentos:

	31					0
bezal $rd, rs1, immediate$	$immediate7$	0	$rs1$	$immediate3$	rd	bezal
bits	7	5	5	3	5	7

Esta é uma instrução de salto condicional: se o valor no registo **rs1** for zero, a próxima instrução a executar será aquela cujo endereço é obtido somando o valor **immediate** ao valor do PC (como na instrução **beq**); caso contrário, a próxima instrução a executar é a que se segue à instrução **bezal**, na memória. Adicionalmente, qualquer que seja o valor no registo $rs1$, o endereço da instrução que se segue a **bezal** é guardado no registo rd .

- Quais das unidades funcionais existentes (incluindo *multiplexers*) serão usadas na execução desta instrução? (Identifique os *multiplexers* através dos seus sinais de controlo, e.g., `mux(MemtoReg)`.)

(CONTINUA...)

- (b) Que unidades funcionais (incluindo *multiplexers*) e que sinais de controlo é necessário acrescentar?

Pode só apresentar na Figura 1 as alterações à implementação que considerar necessário fazer.

Se não for necessário fazer qualquer alteração à implementação, explique brevemente qual será funcionamento do processador na execução da instrução.

- (c) Quais os valores que os vários sinais de controlo deverão ter e qual a operação realizada pela ALU durante a execução desta instrução? (Não é necessário apresentar o valor de *ALUOp*.)

7. Seja $PC = 0444\,4444_{16}$ o endereço da instrução `lw x5, -4(x8)`, cuja codificação binária completa é a seguinte:

bit	31	20	15	12	7	0
	111111111100	01000	010	00101	0000011	

- (a) [2,5 valores] Sejam os seguintes os valores contidos em alguns dos registos do processador, quando a execução da instrução se inicia:

Registo	3	4	5	6	8	16	20	21	25	28
Valor	9 000	10	9	32	300 000 008	19 105	5730	13	40	98

Indique os valores que estão presentes, no fim do ciclo em que a instrução executa, nos pontos ①, ②, ③ e ④ do circuito da Figura 2. Use a base de numeração que achar conveniente para cada um dos valores.

(Se necessitar do conteúdo de um registo não contemplado na tabela acima, considere que esse registo contém o valor obtido adicionando 1000 ao número do registo. Se for necessário, pode representar a palavra no endereço *endereço* da memória por `MEM[endereço]`.)

- (b) [2,5 valores] Sejam as seguintes as latências das várias componentes do processador:

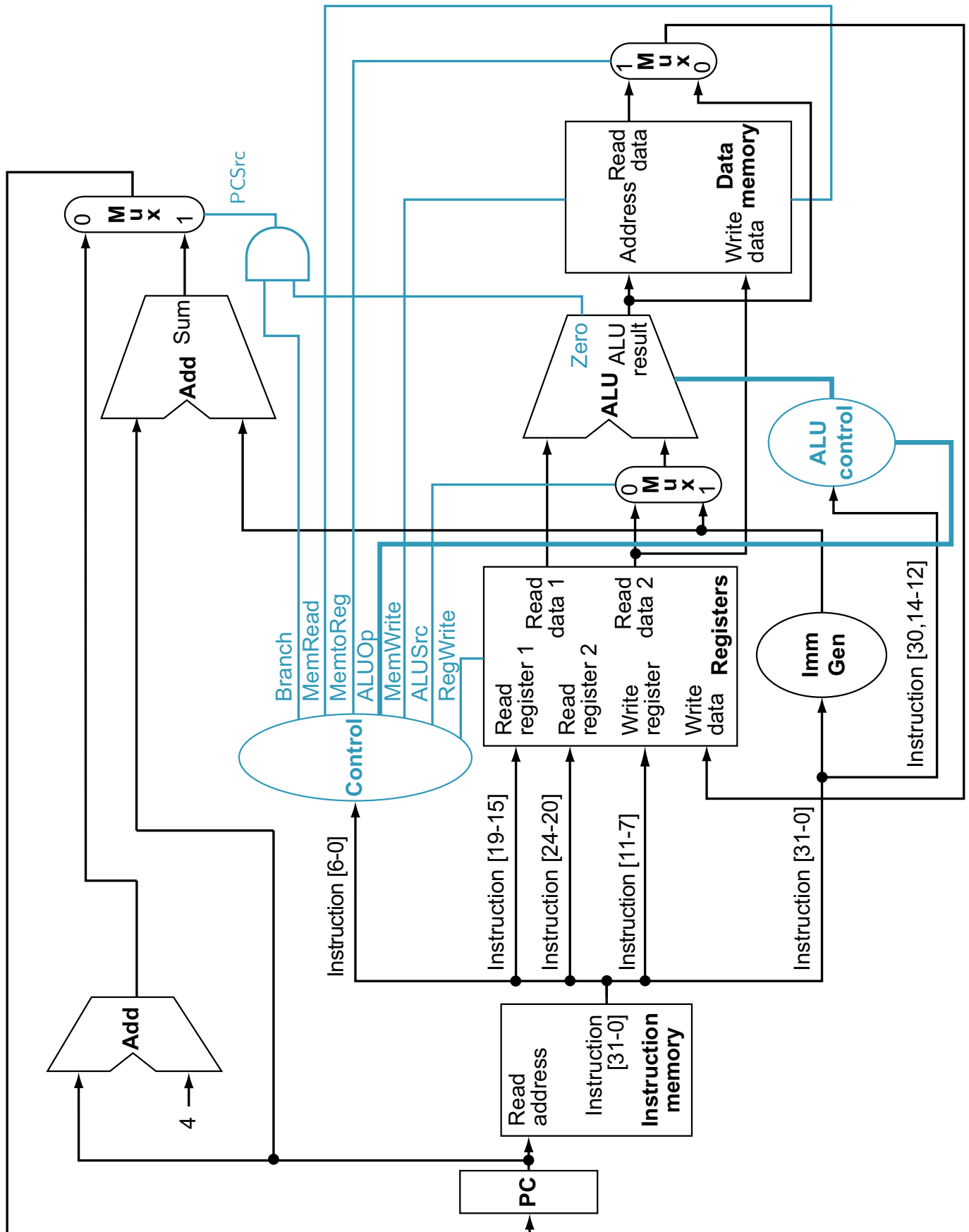
PC	Memórias	Banco registos	ALU	Somadores	<i>Immediate Generator</i>	<i>Multiplexers</i>	Controlo	Controlo da ALU
5 ps	320 ps	150 ps	130 ps	110 ps	8 ps	20 ps	30 ps	10 ps

(Considere que os restantes elementos lógicos têm latência zero.)

Calcule o tempo que demora, desde o início do ciclo de relógio em que a instrução é executada, até que os valores correctos estejam disponíveis nos pontos ①, ②, ③ e ④ do circuito da Figura 2. Explícite *todos* os tempos que considerou, nos cálculos que fez, para chegar aos valores que obteve.

(Sugestão: Inclua esses valores na figura.)

Nome: _____ Número: _____

Figura 1: Diagrama de blocos da implementação RISC-V monociclo para a **pergunta 6**

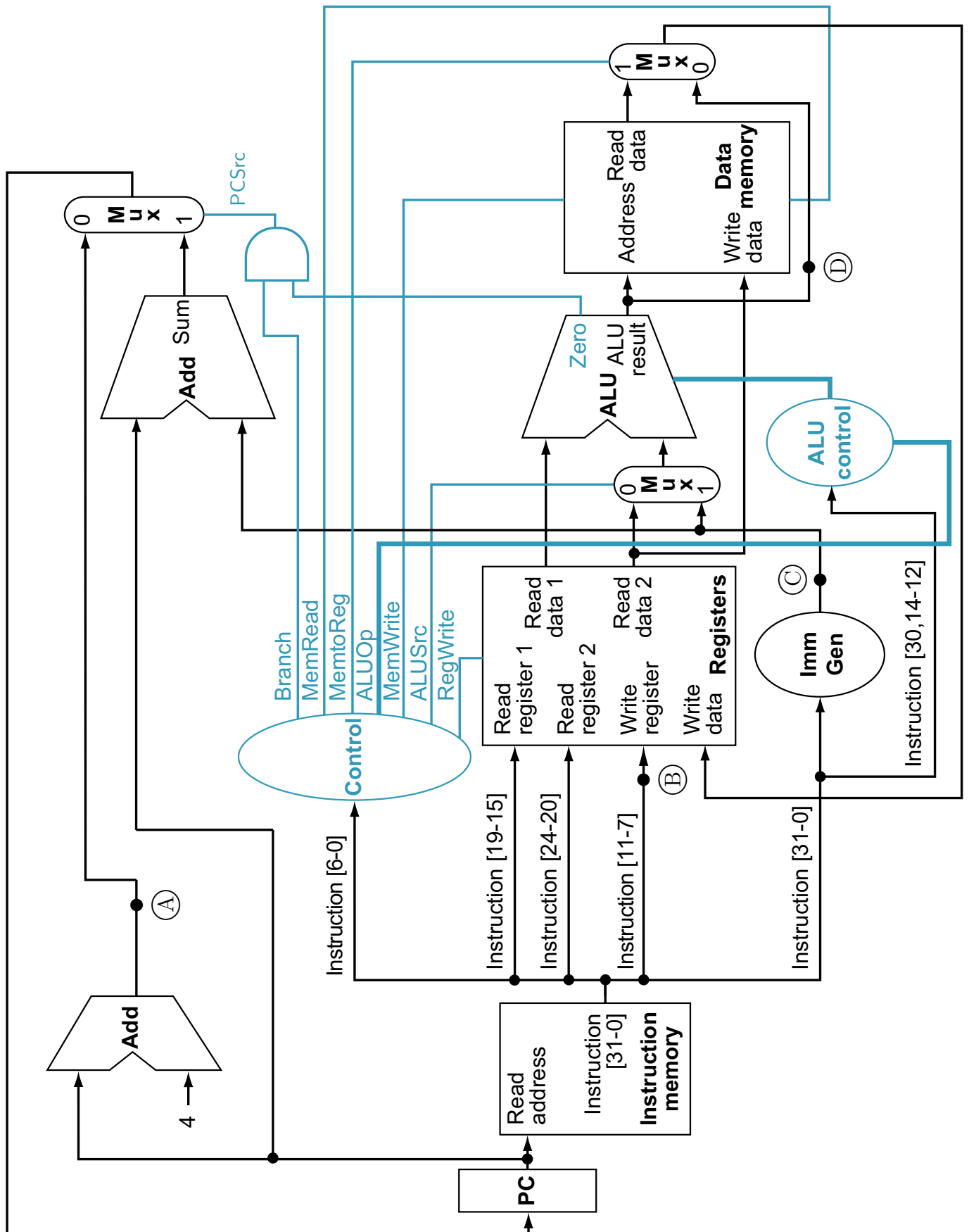


Figura 2: Diagrama de blocos da implementação RISC-V monociclo para a **pergunta 7**