

ARQUITETURA ^{DE} COMPUTADORES

LEETC | LEIC | LEIRT



TRABALHO PRÁTICO #3

Memória e Portos de E/S



ISEL
INSTITUTO SUPERIOR DE
ENGENHARIA DE LISBOA

DEPARTAMENTO DE ENGENHARIA
ELETRÓNICA E TELECOMUNICAÇÕES
E DE COMPUTADORES

1 Objetivos

Este trabalho tem como principal objetivo o estudo dos mecanismos de endereçamento usados pelos processadores modernos no acesso aos dispositivos de memória e aos periféricos.

Tomando como exemplo um sistema baseado no processador P16, aborda-se a utilização de módulos de memória e de portos paralelos de entrada e de saída, a exploração dos respetivos sinais de controlo e a geração dos sinais de seleção de endereços atribuídos aos dispositivos envolvidos, com destaque para a sua representação em mapas de endereçamento.

2 Especificação do Exercício

O trabalho a realizar incide sobre um sistema baseado no processador P16 com o mapa de endereçamento apresentado na Figura 1, em que o dispositivo INPORT é um porto paralelo de entrada a 8 bits, acessível no endereço 0x7000, e o dispositivo OUTPORT é um porto paralelo de saída a 8 bits, acessível no endereço 0x7FFF.

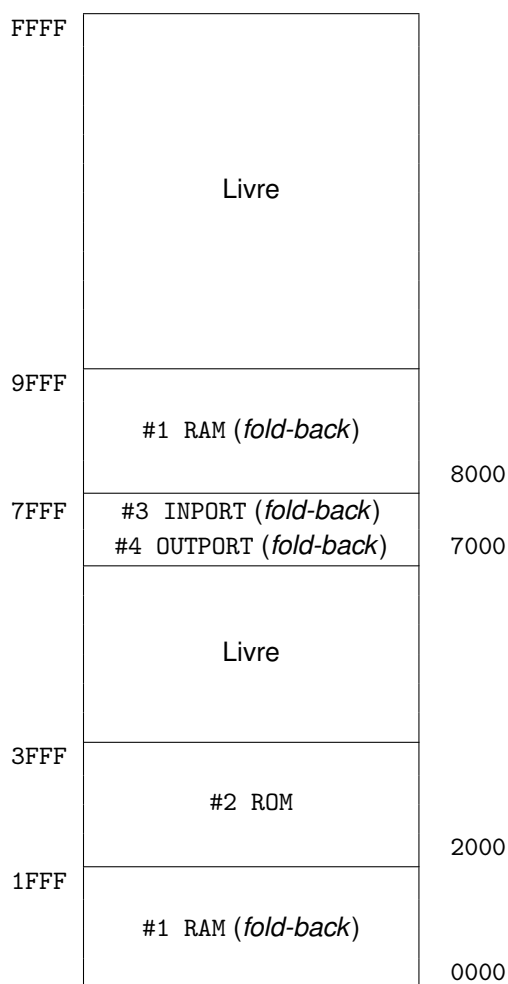


Figura 1: Mapa de endereçamento do sistema objeto de estudo.

3 Trabalho a Realizar

Análise do mapa de endereçamento

1. Comente a seguinte afirmação: "A zona compreendida entre os endereços 7000 e 7FFF é interdita."
2. Indique, justificando, a quantidade de memória do tipo *Random Access Memory* (RAM) acessível no sistema.

Definição do logigrama do sistema

3. Desenhe o logigrama do sistema apenas para a parte relativa ao módulo #2 recorrendo a circuitos *Read Only Memory* (ROM) de $8\text{ K} \times 8$. Identifique todos os sinais envolvidos.
4. Desenhe o logigrama do sistema apenas para a parte relativa ao módulo #4 recorrendo a registos do tipo *latch-D*, com 8 bits e 16 bits, ou *tri-state buffers*, com 8 bits e 16 bits. Identifique todos os sinais envolvidos.

Análise da atividade dos barramentos

5. Numa tabela com o formato indicado na Tabela 1, apresente a atividade dos sinais em referência dos barramentos do processador, quando observados passo-a-passo, para a execução do troço de código apresentado na Listagem 1 sobre o sistema objeto de estudo. Utilize os símbolos *z* e *conf* para identificar a ocorrência de alta impedância e conflito, respetivamente.

Instrução	Controlo			Endereço	Dados
	nRD	nWRH	nWRL	A15 ... A0	D15 ... D0
push r1					

Tabela 1: Tabela exemplo para o registo da atividade nos barramentos.

```

; Valores iniciais
; R1=0x1234, R2=0x9FFE, R4=0x3000
; R5=0x7FFF, R6=0xA007, SP=0x2000
; PC=0x3000

        .text
3000 01 24    push    r1
3002 51 28    strb     r1, [r5, #0]
3004 42 20    str      r2, [r4, #0]
3006 A5 08    ldrb     r5, [r2, #1]
3008 66 F2    asr      r6, r6, #4
300A 6F 28    strb     pc, [r6, #0]
300C 09 0C    ldr      r9, var

        var:
300E 00 00    .word    value

        .data
        value:
0000 32 14    .word    0x1432
  
```

Listagem 1: Listagem do código objeto de estudo produzida pelo assembler p16as v1.5.

Evolução da arquitetura

Pretende-se reformular o sistema apresentado para que seja completamente funcional cumprindo os seguintes critérios:

- Acrescentar 16 KB de memória do tipo RAM;
 - Impedir a existência de zonas interditas;
 - Impedir a existência de *fold-back* para os módulos de memórias;
 - Utilizar gamas de endereços contíguas para localizar os módulos de memória do mesmo tipo;
 - Garantir que a dimensão do espaço atribuído a cada módulo de memória é coincidente com a sua capacidade, atendendo à especificação indicada na pergunta 3;
 - Assegurar a execução do programa imediatamente após a ligação da energia elétrica;
 - Implementar as alterações estritamente necessárias.
6. Apresente o novo mapa de endereçamento, indicando as funcionalidades, as dimensões e os endereços de início e de fim do espaço atribuído a cada dispositivo/conjunto de dispositivos e, se for o caso, a localização de zonas de *fold-back*. Justifique as opções tomadas.

Teste do sistema

7. Implemente, em linguagem *assembly* do P16, um programa que, continuamente, lê o estado do dispositivo INPORT e utiliza os bits 0 a 2 obtidos para definir o índice do bit do dispositivo OUTPORT que deverá apresentar o valor lógico '0', devendo os restantes bits do dispositivo OUTPORT apresentar o valor lógico '1'. Defina todos os símbolos, variáveis e secções que entender necessário.

4 Avaliação

O trabalho deve ser realizado em grupo e conta para o processo de avaliação da Unidade Curricular (UC) Arquitetura de Computadores (AC).

A entrega do trabalho consiste na submissão das respostas a todas as perguntas formuladas no enunciado através da atividade "Entrega do 3.º Trabalho Prático" disponível na página de meta disciplina da unidade curricular na plataforma Moodle do ISEL. Recomenda-se que apenas um dos elementos de cada grupo de alunos/as faça a submissão do trabalho.

A data limite para a entrega dos trabalhos é 8 de maio de 2025.

Após a entrega do trabalho, poderá ser combinado com algum(ns) grupo(s) uma data e hora para a realização de uma discussão para apresentação e defesa do trabalho realizado, situações que serão devidamente justificadas.

Bibliografia

- [1] Dias, Tiago: **Guia de codificação das instruções do P16**. ISEL, Lisboa, Portugal, fevereiro 2024. https://iselppt.sharepoint.com/:b:/s/acp/EXgcAc6w_j5Egy8ZG80gcVIBJJjkueh00EfyiZ1V5AwRw?e=vm3sZ2 (Acedido em 08-02-2025).
- [2] Dias, Tiago: **Manual de consulta rápida das instruções do P16**. ISEL, Lisboa, Portugal, fevereiro 2024. https://iselppt.sharepoint.com/:b:/s/acp/EVR0vj3IxJZHp--3eH88wQUBspGUrKP0VXqGcR_USuoeBQ?e=Jwtpvx (Acedido em 08-02-2025).