

Opdracht uitvoeren vòòr aanvang van de practicumlessen.

Volg het onderstaande stappenplan om gebruik te gaan maken van de Vivado ontwikkelomgeving.

Installing Vivado:

<https://reference.digilentinc.com/learn/software/tutorials/vivado-install-guide/start>

Installing board files:

<https://reference.digilentinc.com/reference/software/vivado/board-files?redirect=1>

Getting started:

Gebruik de onderstaande link om de getting started te volgen, maar let op de onderstaande aandachtspunten:

- Selecteer overal VHDL als HDL (hardware discription language) (dit gaan we ook gebruiken in de lessen)
let op dat je bij stap 3.5 top.vhd aanmaakt i.p.v. top.v!
- De tutorial gaat uit van Verilog als HDL. Gebruik dus bij stap 6 de onderstaande code vanaf regel 26.
- Voor de constraintsfile kun je gewoon de tutorial volgen.
- Als de tutorial goed is gevolgd zou Led LD1 moeten knipperen.

https://reference.digilentinc.com/vivado/getting_started/start

VHDL voorbeeldcode ter vervanging van de Verilog code uit de tutorial:

```
library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
use IEEE.STD_LOGIC_ARITH.ALL;
use IEEE.STD_LOGIC_UNSIGNED.ALL;
use IEEE.NUMERIC_STD.ALL;

entity top is
    Port ( clk : in STD_LOGIC;
          led : out STD_LOGIC);
end top;

architecture Behavioral of top is
    signal count: STD_LOGIC_VECTOR(24 downto 0);

begin
    process(clk)
    begin
        if rising_edge(clk) then
            count <= (count + 1);
        end if;
    end process;

    led <= count(24);

end Behavioral;
```