



Sistemas Digitales
(66.17/86.41)

Trabajo práctico 2

Recepción de caracteres por UART y
visualización VGA

1. Objetivo

El presente Trabajo Práctico consta en especificar, diseñar, describir una arquitectura, simular, sintetizar e implementar en FPGA un sistema digital para recibir datos desde una PC a través de una UART y visualizarlos en un monitor por medio de una interfaz VGA.

2. Especificaciones

- a) Implementar en lenguaje VHDL una UART (sólo se necesita la parte receptora).
- b) Implementar en lenguaje VHDL un controlador VGA.
- c) Implementar un sistema digital en lenguaje VHDL que contenga los dos módulos indicados en los puntos a y b que permita recibir caracteres desde la PC y mostrarlos en un monitor con una resolución de pantalla de 640x480. Cada nuevo caracter deberá ocupar el espacio inmediato siguiente al actual. Al llenarse la pantalla se comenzará a sobrescribir los caracteres ya existentes.
- d) Sintetizar con la herramienta ISE/Vivado la descripción de hardware para la FPGA correspondiente (tomar los valores de la correspondiente hoja de datos).
- e) Implementar la descripción en los kits de desarrollo provistos por la materia.
- f) Generar un informe (no más de 5 hojas, sin contar el código) que incluya:
 - Diagrama en bloques, especificando entradas y salidas de cada bloque
 - Simulaciones (incluyendo algunas capturas de pantalla)
 - Tabla de resumen de síntesis, detallando: slices, Flip-Flops, LUTs utilizadas
 - Código fuente VHDL.

3. Material de apoyo

- Archivos relacionados con un controlador de VGA disponibles en el campus de la materia.
- Archivos relacionados con una UART existentes en el campus de la materia
- Libro (optativo)
FPGA PROTOTYPING BY VHDL EXAMPLES - Xilinx Spartan-3 Version
Autor: Pong P. Chu Año: 2008
Editorial: John Wiley and Sons, Inc., Hoboken, New Jersey.
ISBN 978-0-470-18531-5

4. Consideraciones extras

4.1. Modalidad de trabajo

Se recomienda enfáticamente realizar un testbench (simulación) por cada descripción de hardware a implementar.

Se recomienda también probar todo por separado, tanto para las descripciones en VHDL como para las pruebas con el kit de desarrollo. Una vez que se haya comprobado fehacientemente que cada descripción funcione por separado se procede a integrarlas.

4.2. Forma de evaluación

El informe del trabajo práctico se deberá entregar en la fecha límite impuesta por la cátedra (o antes). Se evaluará individualmente al alumno con el trabajo práctico funcionando y, en base a las preguntas realizadas por el docente, se establecerá una nota.