COMPITO DI ARCHITETTURE DEI CALCOLATORI 2005/2006 8 settembre 2006

NOME: COGNOME:

MATRICOLA:

Scrivere in stampatello NOME, COGNOME e MATRICOLA su ogni foglio.

Al termine, si DOVRA' consegnare il testo del compito (questo foglio) e tutti i fogli protocollo ricevuti.

ESERCIZIO 1. [6 punti] Descrivere le caratteristiche del livello ISA (livello 2) e del livello di microarchitettura (o firmware) (livello 1) di un moderno calcolatore, illustrando in modo dettagliato, tra l'altro, le caratteristiche e le relazioni tra i linguaggi impiegati ai due livelli.

ESERCIZIO 2. [3 punti] Fornire il codice in assembler MIPS equivalente alla seguente porzione di codice C. Non e' possibile usare pseudoistruzioni.

ESERCIZIO 3. [7 punti] Scrivere una procedura in Assembler MIPS che, dato un array A di lunghezza n restituisce la somma degli elementi A[i], $i=0, \ldots, n-2$, di A che soddisfano la seguente condizione:

```
A[i] \le A[i+1]+10 \text{ OR } A[i]=A[i+1].
```

L'indirizzo del vettore A ed n sono passati come parametri in ingresso rispettivamente in \$a0 ed \$a1. La procedura restituisce il risultato in \$v0. Non e' possibile usare pseudoistruzioni.

Possibile implementazione in C

```
int procedura (int *A, int n) {
    int i, somma=0;
    for(i=0; i<n-1; i++) {
        if (A[i]<=A[i+1]+10 || A[i]==A[i+1])
            somma+=A[i];
    }
    return somma;
}</pre>
```

ESERCIZIO 4. [2 punti] Determinare la rappresentazione a precisione singola secondo lo standard IEEE 754 dei seguenti numeri floating point:

- a) +1095,875;
- b) -956,625.

ESERCIZIO 5. [6 punti] Descrivere il ruolo delle eccezioni in un calcolatore e come queste siano gestite nel processore MIPS. Indicare, inoltre, quali modifiche siano necessarie al processore multiciclo in allegato per la gestione delle eccezioni.

ESERCIZIO 6. [8 punti] Modificare il processore MIPS multiciclo in allegato, in modo tale che, oltre al set ridotto di istruzioni MIPS, supporti la seguente istruzione:

Istruzione (formato I)	Semantica		Codifica			
pop rt	R[rt]=M[R[29]], R[29]=R[29]+4, PC=PC+4:	10	0	rt	0	
pop rt	R[rt]=M[R[29]], R[29]=R[29]+4, PC=PC+4;	10	0	rt	0	

Indicare, inoltre, quali modifiche siano necessarie nel caso l'istruzione sia invece

Istruzione (formato I)	Semantica				Codifica	
pop rs	R[rs]=M[R[29]], R[29]=R[29]+4, PC=PC+4;	10	rs	0	0	

ALLEGATO: IL PROCESSORE MIPS MULTICICLO

NOME: COGNOME:

MATRICOLA:



