

UNIVERSIDADE FEDERAL DO RIO GRANDE DO NORTE
CENTRO DE TECNOLOGIA
DEPARTAMENTO DE ENGENHARIA DE COMPUTAÇÃO E AUTOMAÇÃO

Circuito Verificador de Senhas
Relatório para a disciplina de Circuitos Digitais DCA0202

Alunos: Dorgival da Rocha Filho

Tayná Arruda Câmara da Silva

Professor: Emanuel R. Q. Chaves Jr.

Natal – RN, 28/04/2018

1. INTRODUÇÃO

Esse projeto se caracteriza como finalização da primeira unidade da matéria de circuitos digitais e tem como objetivo implementar um circuito verificador de senhas semelhante ao funcionamento de um cofre com um mecanismo de senhas para a liberação da trava que o mantém fechado.

Para isso usaremos conceitos de portas lógicas, flip-flop e registradores. O ponto principal do projeto é o registrador de um código previamente cadastrado que será tomado como a senha do cofre e o comparador que liberará ou não a trava do mesmo.

Sabemos que um circuito, por mais complexo que seja, é composto pela interligação dos blocos lógicos básicos, flip-flops são muito utilizados por causa de sua característica de "memória". Nesse trabalho usaremos o flip-flop pode ser utilizado para armazenar um bit, sendo 8 encadeados a fim de compor um registrador de 8 bits. O comparador será utilizado para executar a comparação dos sinais obtidos na entrada do registrador com os bits que estão registrados, a comparação será feita através de uma lógica binária que compõe o comparador e a saída dele é um sinal de acordo com o resultado da comparação.

O circuito possui dois modos principais de operação: configuração e segurança/operação. Onde o sistema será inicializado e operado, respectivamente.

A implementação foi realizada no ambiente Quartus II da Altera.

2. DESENVOLVIMENTO

O primeiro passo para o desenvolvimento do projeto foi a construção da máquina de estados finita (FSM) [imagem 1] de acordo com as especificações dadas pelo professor.

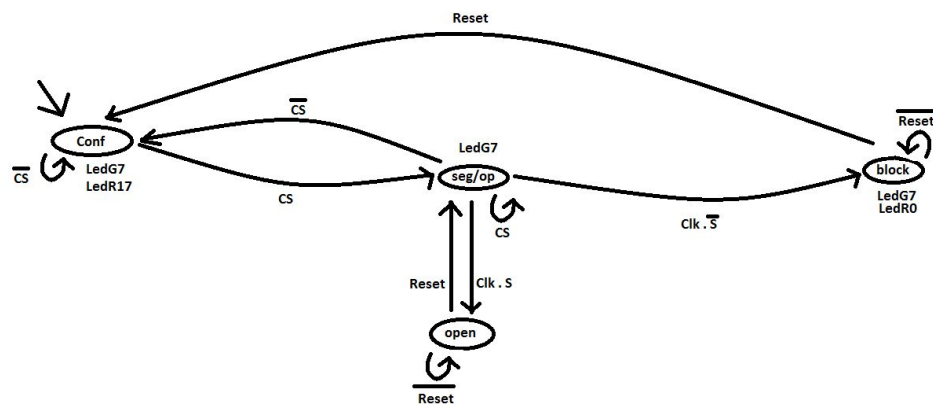


Imagem 1 - FSM Verificador de Senhas

2.1 Descrição da FSM

A FSM possui 4 estados, onde o estado inicial é o estado de Configuração.

No estado de **configuração** é registrado o código que será tomado como a combinação para abrir o cofre. O sistema permanece nesse estado enquanto o clock estiver baixo e a chave CS estiver baixa também.

Quando o clock subir e a chave CS estiver em nível alto, o sistema sai do modo de configuração para o modo de **segurança/operação**. Nesse estado o cofre está pronto para uso. O usuário poderá inserir uma senha para a tentativa de abertura da trava, após inserir a senha o usuário aperta o botão de clock para que a transição de estados seja permitida, se a senha inserida pelo usuário for compatível com a senha registrada no modo de configuração o sistema vai para o estado **open** onde o sistema fica disponível apenas para voltar ao estado de

segurança\operação após o usuário acionar o 'reset' que significa que o cofre foi fechado e está disponível para ser destravado novamente.

Se a senha inserida pelo usuário não for compatível com a senha registrada no modo de configuração o sistema vai para o estado **block**, onde todas as funcionalidades ficam inoperantes, menos o 'reset'.

No estado block, ao apertar 'reset', o sistema é limpo, ou seja, ocorre um *clear* em todas as variáveis e voltará para o estado de configuração com o código *default* (00000000).

2.2 Entradas e saídas do sistema na placa de desenvolvimento DE2 da Altera

Os pinos a serem utilizados foram pré determinados pelo professor, temos portanto:

- TECLAS 0 a 7: chaves SW0 a SW7;
- RESET: botão KEY0;
- CLOCK: botão KEY3;
- CONF/SEG: chave SW17;
- BLOQUEADO: led LEDR0;
- ABRIR: led LEDG7;
- MODO: led LEDR17.

A chave SW17 é representada por **cs (chave)** na FSM e seleciona o modo de operação do circuito (0 = modo de configuração, 1 = modo de segurança/operação);

clk será um sinal de entrada quando pressionado o botão KEY3 o sinal ativar a senha de entrada para teste e as demais transições já descritas.

A combinação de leds com saída indica o modo de operação do circuito.

- Modo de configuração: LEDG7 = 1 LEDR17=1;
- Modo de Segurança: LEDG7 = 1;
- Modo block: LEDG7 = 1 LEDR0 = 1.

2.3 Simulação do funcionamento utilizando o software Quartus II

Imagem 2 - Waveform

3. CONCLUSÃO

Concluimos que o uso de registrador e comparador combinados pode ser uma boa ferramenta de segurança para circuitos lógicos como um sistema para trava de um cofre com senha.

Alguns ajustes poderiam ser feitos para um cofre com a segurança apropriada, tendo em vista que essa é a nossa primeira implementação para um cofre.

Sabemos que para o funcionamento de um cofre a lógica de bloqueio para uma senha errada é muito importante, essa lógica foi implementada utilizando-se um comparador de 8 bits para checar a senha salva no registrador e a senha atual na entrada das chaves que representam cada número do código. Se um dos bits da senha não for compatível com a senha chave, a saída do comparador vai ser zero e o sistema entra para o estado bloqueado onde todas as funcionalidades são inativas e apenas o botão reset responde aos comandos, nesse mesmo estado ocorrerá um clear nas variáveis do sistema e o usuário precisa configurar uma nova senha.

Poderia também ser implementada a característica de se permitir que o usuário tenha mais uma tentativa para “entrar” a senha correta colocando um contador para ver quantas tentativas erradas ocorreram e quando o contador atingisse certo número de tentativas iria para o estado block.

Caso se desejasse a implementação de uma “senha padrão de fábrica” pré-programada no circuito, no momento da inicialização do sistema (modo conf) o registrador iria guardar um código de entrada programado no vhdl seria necessário um botão ou uma chave para indicar que deseja-se configurar uma senha pessoal e as demais transições ocorreriam conforme já implementado.

Esse é um simples projeto para fixação de aprendizagem do uso de registradores e comparadores e desenvolveu o bloqueio e desbloqueio da trava de um cofre mostrando o bom resultado que o uso de registradores pode proporcionar, tendo em vista o maior trabalho se usássemos apenas portas lógicas ou se definíssemos um ‘case’ para determinar o *processing* de cada estado da FSM.

4 . REFERÊNCIAS

1. Funções Lógicas e Portas Lógicas
<<http://dcm.ffclrp.usp.br/~augusto/teaching/aba/AB-Funcoes-Logicas-Portas-Logicas.pdf>>
2. Flip Flop Introdução a Circuito Seqüencial
<http://www.mecaweb.com.br/eletronica/content/e_flip_flop>
3. Funcionamento e Aplicação do Comparador Digital
<<https://www.sabereletrica.com.br/como-funciona-comparador-digital/>>
4. Sistemas Digitais - Projeto, Otimização e Hdls. Vahid, Frank