

ระบบดิจิทัล

การทดลองที่ 1

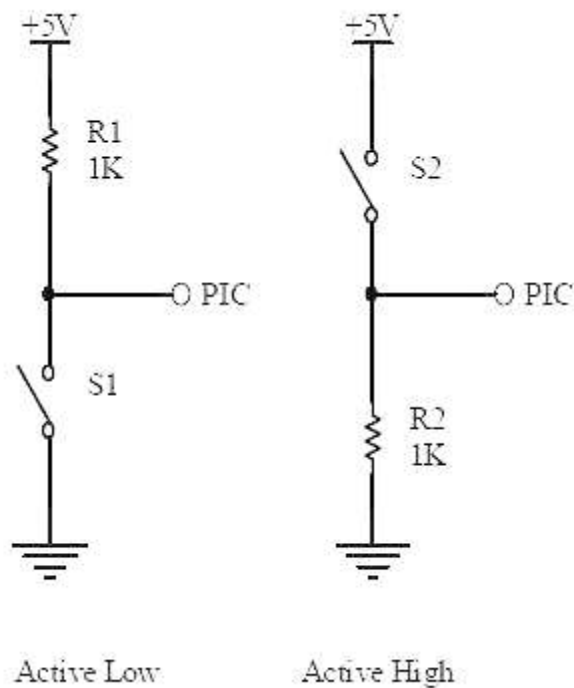
พื้นฐาน LOGIC GATE

1. วัตถุประสงค์

- 1.1 เพื่อให้เกิดความรู้ความเข้าใจการใช้งานโปรแกรม Proteus
- 1.2 เพื่อให้เกิดความรู้ความเข้าใจเกี่ยวกับสัญญาณดิจิทัล และการต่อวงจรลอจิก

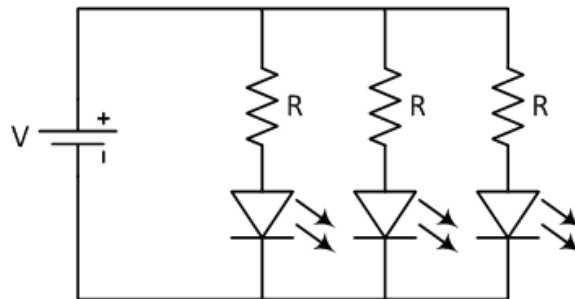
2. การทดลอง

2.1 Digital Signal



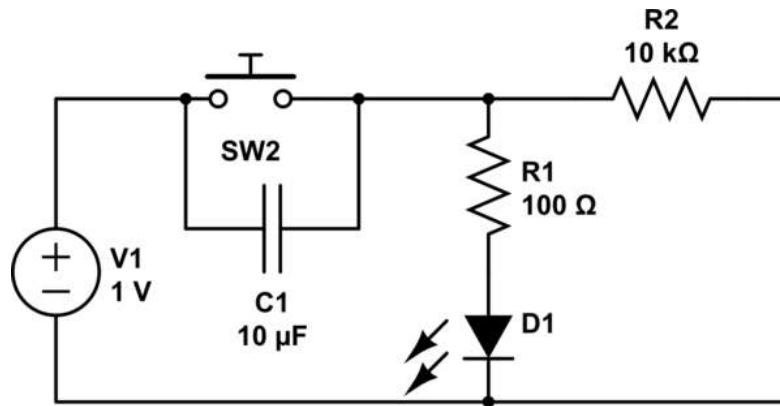
Active Low		Active High	
Switch (S1)	PIC	Switch (S2)	PIC
ON		ON	
OFF		OFF	

จากวงจรต่อไปนี้จงออกแบบเพื่อใช้งาน สวิตช์ แบบ active low และ active high



ACTIVE

ACTIVE



จงอภิปรายผลการทดลอง








.....

.....

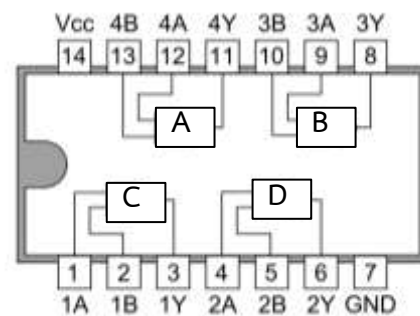
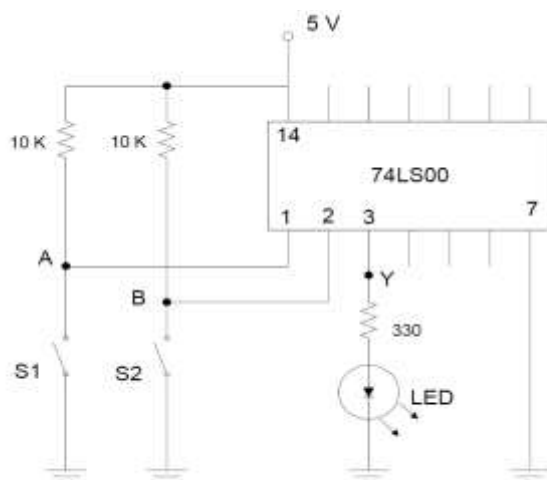
.....

.....

2.2 Logic gate

Name	NOT	AND	NAND	OR	NOR	XOR	XNOR																																																																																																
Alg. Expr.	\overline{A}	AB	\overline{AB}	$A + B$	$\overline{A + B}$	$A \oplus B$	$\overline{A \oplus B}$																																																																																																
Symbol																																																																																																							
Truth Table	<table><tr><th>A</th><th>X</th></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>	A	X	0	1	1	0	<table><tr><th>B</th><th>A</th><th>X</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	B	A	X	0	0	0	0	1	0	1	0	0	1	1	1	<table><tr><th>B</th><th>A</th><th>X</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	B	A	X	0	0	1	0	1	1	1	0	1	1	1	0	<table><tr><th>B</th><th>A</th><th>X</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	B	A	X	0	0	0	0	1	1	1	0	1	1	1	1	<table><tr><th>B</th><th>A</th><th>X</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	B	A	X	0	0	1	0	1	0	1	0	0	1	1	0	<table><tr><th>B</th><th>A</th><th>X</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	B	A	X	0	0	0	0	1	1	1	0	1	1	1	0	<table><tr><th>B</th><th>A</th><th>X</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	B	A	X	0	0	1	0	1	0	1	0	0	1	1	1
A	X																																																																																																						
0	1																																																																																																						
1	0																																																																																																						
B	A	X																																																																																																					
0	0	0																																																																																																					
0	1	0																																																																																																					
1	0	0																																																																																																					
1	1	1																																																																																																					
B	A	X																																																																																																					
0	0	1																																																																																																					
0	1	1																																																																																																					
1	0	1																																																																																																					
1	1	0																																																																																																					
B	A	X																																																																																																					
0	0	0																																																																																																					
0	1	1																																																																																																					
1	0	1																																																																																																					
1	1	1																																																																																																					
B	A	X																																																																																																					
0	0	1																																																																																																					
0	1	0																																																																																																					
1	0	0																																																																																																					
1	1	0																																																																																																					
B	A	X																																																																																																					
0	0	0																																																																																																					
0	1	1																																																																																																					
1	0	1																																																																																																					
1	1	0																																																																																																					
B	A	X																																																																																																					
0	0	1																																																																																																					
0	1	0																																																																																																					
1	0	0																																																																																																					
1	1	1																																																																																																					

ประกอบวงจรต่อไปนี้



0 = OFF และ 1 = ON

1	2	3		4	5	6		8	9	10		11	12	13
0	0			0	0			0	0			0	0	
0	1			0	1			0	1			0	1	
1	0			1	0			1	0			1	0	
1	1			1	1			1	1			1	1	

จากนั้นเปลี่ยนเป็น IC 74LS01

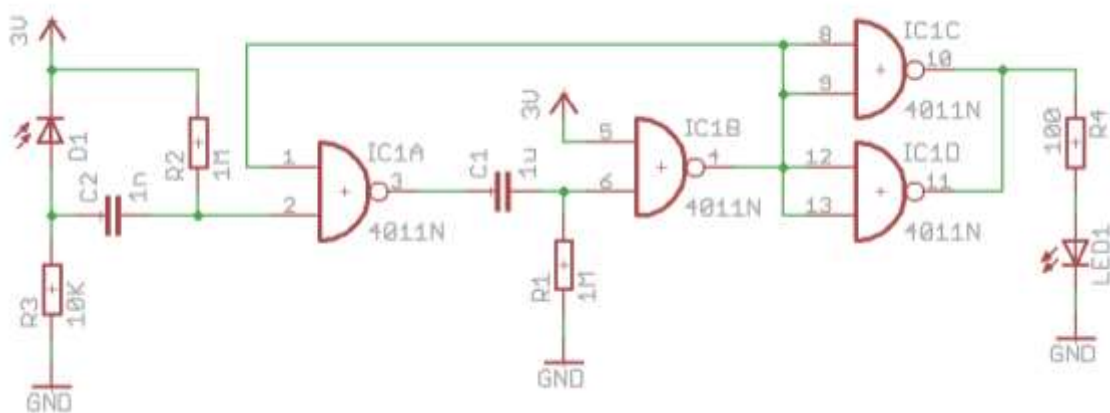
1	2	3		4	5	6		8	9	10		11	12	13
0	0			0	0			0	0			0	0	
0	1			0	1			0	1			0	1	
1	0			1	0			1	0			1	0	
1	1			1	1			1	1			1	1	

74LS00 เป็นวงจรลอจิก

74LS01 เป็นวงจรลอจิก

2.3 Logic circuit

ประกอบวงจรต่อไปนี้



จงอภิปรายผลการทดลอง

.....

.....

แบบฝึกหัด

1. จงสร้างสมการต่อไปนี้โดยใช้โปรแกรม Proteus

ก. $(A \cdot \sim B) + (\sim A \cdot B)$

ข. $\sim A \cdot (B + \sim C)$

2. จงจำลองการทำงานของวงจรต่อไปนี้

