Homework #8

Undergraduate student 20165190. Han Seungcheol

Schrodinger-Poisson self-consistency solver와 classic Poisson solver의 비교 및 분석

1. Setting structure to simulate.

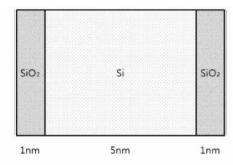


Fig 1. SiO_2 -Si structure to simulate.

구조의 세부적인 설정 값은 다음과 같다.

Thickness of SiO₂ layers: 1nm Thickness of Si layer: 5nm Number of mesh points: 71 Initial acc electron density

 $1.0 \times 10^{18} \text{ cm}^3$

Electron charge : 1.602192×10^{-19} C

Vacuum permittivity

 $: 8.854187817 \times 10^{-12} \text{ F/m}$

Relative permittivity: SiO₂ - 3.9, Si - 11.7

2. Comparison between two solvers.

a. Electron density의 비교

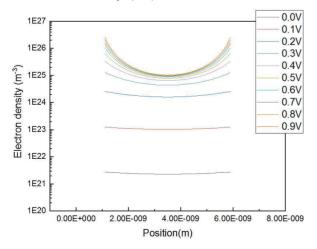


Fig 2. Electron density solved with classic Poisson solver.

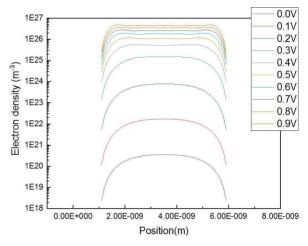


Fig 3. Electron density solved with Schrodinger-Poisson self-consistency solver.

위 두 Solver의 결과를 비교해보면 Electron density가 퍼져있는 위치가 다른 것을 확인 할 수 있다.

Classic solver는 Electron의 대부분이 SiO_2 -Si interface에 몰려있는데, 이와 다르게 S-P solver에서는 주로 편편한 모양을 나타내는 것을 확인 할 수 있다.

이와 같은 차이점은 Classic solver의 electron density를 구하는 식에서 발생한다고 유추할 수 있다. 해당 식은 아래와 같다.

$$n(\mathbf{r}) = n_i \exp\left(\frac{q\phi}{k_B T}\right)$$
 [1]

해당 식은 유도 과정에서 3D infinity potential well임을 가정한다. 이와 같은 가정 내에는 실리콘 내의 V(r)=0라는 가정 또한 포함되어 있는데, 이는 V(r)=0일 때의 어떤 electrostatic potential 값에의해 Energy level이 주어지면 이에 존재하는 전자농도 값을 구하는 것과 다름없다. Classic solver로 self-consistency 과정을 진행하게 되면 마지막에 얻어지는 값은 V(r)=0인 상황에서, 단지 Poisson's equation을 만족하는 electron density 값을 얻어내는 것이므로, 오차가 발생할 수밖에 없다.

이와 다르게 S-P solver에서는 Electron density에

의해 만들어진 electrostatic potential 값을 Schrodinger equation에 다시 대입하고 이를 반복하므로 기존의 electron들이 생성한 potential energy 에 Schrodinger equation의 해가 영향을 받는 것을 알 수 있다. 이를 통해 더욱 적합한 해를 찾는 것이가능하다.

또한 Gate voltage가 상승하면 더 높은 energy state에서 electron이 존재 할 수 있게 되는데, Classic solver의 개형에서는 이와 같은 사실이 반영되지 않았지만, S-P solver에서는 gate voltage가 높아질수록 높은 energy state에서 나타나는 electron density의 개형을 확인 할 수 있다.

b. Integrated electron density의 비교

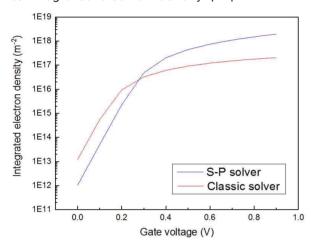


Fig 4. Integrated electron density of Schrodinger-Poisson self-consistency solver and classic Poisson solver.

두 solver 모두 gate voltage가 증가 할 때, log scale에서 Integrated electron density의 증가량이 감소하는 것을 확인 할 수 있다. S-P solver의 해에서는 gate voltage가 낮을 때는 전자가 낮은 energy state를 채우는데 낮은 energy state에서는 페르미디락 분포 값이 크므로 integrated electron density가 가파르게 증가하는 모습을 보인다. 또한 gate voltage가 큰 상황에서는 비교적 느슨하게 증가하는 경향을 보인다.