



## 2.4. Зарегистрироваться

### 2.4.1. Определение и классификация регистров

Бистабильные устройства позволяют записывать и хранить один или два бита информации. Регистры используются для записи и хранения нескольких битов информации.

**Определение. Регистр - это электронное цифровое устройство, состоящее из бистабильных элементов, используемое для записи, хранения, обработки/преобразования и представления информации.**

Регистры могут быть построены на основе любого типа бистабильности и критерии классифицируются следующим образом:

- а) в соответствии с тем, как была введена информация;
- б) в зависимости от способа представления информации;
- с) в зависимости от того, как обрабатывается информация.

**По способу записи информации** различают параллельные, последовательные и комбинированный. В параллельных регистрах все биты информационного слова записываются одновременно или в один и тот же момент времени, в последовательных регистрах биты информационного слова записываются по очереди в разные моменты времени. Объединенные регистры позволяют записывать информационное слово как в параллельном, так и в последовательном режимах.

**В соответствии со способом представления информации** существуют монополярные/однофазные и биполярные/бифазные регистры. Монополярные/однофазные регистры могут представлять информацию только в прямом или только в инвертированном коде. Биполярные/бифазные регистры могут представлять информацию в прямом и инвертированном коде.

**В соответствии с режимом обработки информации** существуют регистры сдвига, регистры преобразования и регистры инверсии двоичной информации/кода:

а) **Регистры сдвига** позволяют осуществлять прямой сдвиг и/или обратный сдвиг информации в регистре. Прямой сдвиг - это сдвиг вправо битов информационного слова от бистабильного устройства высшего порядка к бистабильному устройству низшего порядка. Обратный сдвиг - это сдвиг битов информационного слова влево от бистабильного устройства низшего порядка к бистабильному устройству высшего порядка.

б) **Регистры преобразования** информации/двоичного кода могут выполнять преобразование двоичного кода из параллельного в последовательный и/или из последовательного в параллельный.

с) **Регистры обратной информации/ двоичного кода** могут обращать введенную информацию.

**Регистры имеют следующие основные параметры:**

а) **порядок** - определяется количеством битов информационного слова, которое может быть записано в регистр, или количеством бистабильностей регистра;

б) **скорость работы** - измеряется в операциях в секунду и зависит от максимальной возможной частоты сенсорного сигнала, используемого регистром;

с) **время доступа** - это интервал времени с момента применения инструкции отображения информации к записи регистра до момента отображения информации на шине данных;

д) **электрические параметры** - номинальная и максимальная частота сигнала касания, величина напряжения, сила тока, потребляемая электрическая энергия и т.д.

### 2.4.2. Параллельный регистр

В качестве примера на рис. 2.17 показана электрическая схема регистра третьего порядка параллельного типа, построенного на бистабильных элементах D-типа.

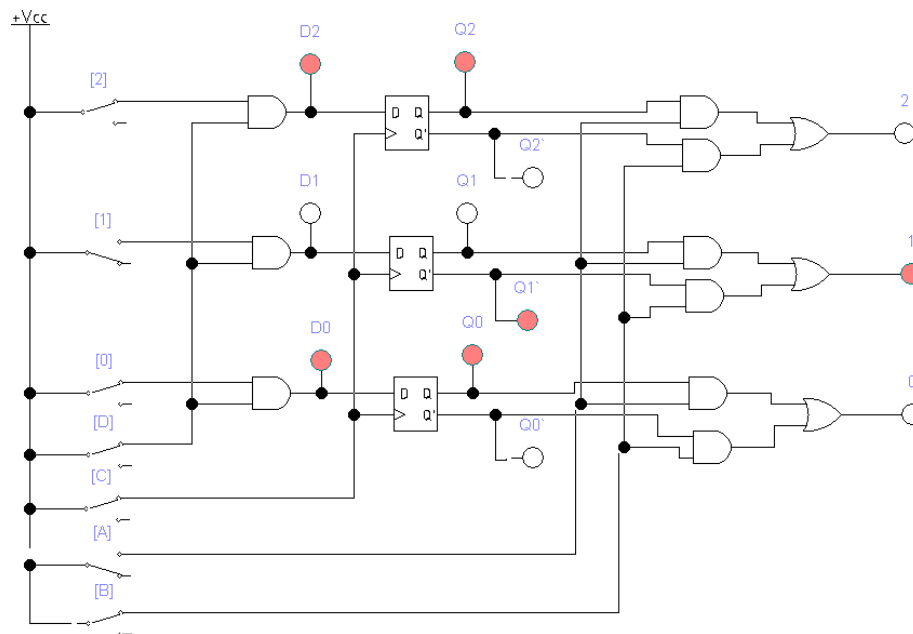


Рис. 2.17. Схема подключения регистра параллельного типа.

На рис. 2.17 приведены следующие обозначения: 2,1,0 - переключатели, соединяющие шину данных со входами элементов И индикаторы каналов шины данных с выходами регистра; D - переключатель, соединяющий шину данных со входами бистабильных элементов; C

- переключатель, позволяющий подать управляющий сигнал на вход данных в регистр; A и B - переключатели, позволяющие подать сигналы для соединения шины данных с выходами регистра.

Схема подключения регистра параллельного типа, показанная на рис. 2.17, имеет следующие входы и может выполнять операции:

- 2,1,0 - шина данных;
- D = 0 - шина данных отключена от входов регистра D<sub>2</sub>D<sub>1</sub>D<sub>0</sub>;
- D = 1 - шина данных подключена к входам регистра D<sub>2</sub>D<sub>1</sub>D<sub>0</sub>;
- C = 0 - регистр находится в режиме удержания информации;
- C = 1 - информация введена;
- A = 0 и B = 0 - выходы регистра получают значение 000, а шина данных отключается от выходов регистра;
- A = 0 и B = 1 - шина данных подключена к выходам регистра или Q<sub>2</sub> Q<sub>1</sub> Q<sub>0</sub> = 010 (как показано на рис. 2.16);
- A = 1 и B = 0 - шина данных подключена к выходам регистра или Q<sub>2</sub> Q<sub>1</sub> Q<sub>0</sub> = 101 (как показано на рис. 2.16);
- A = 1 и B = 1 - шина данных подключается к выходам регистра и на шине получается 111 (в соответствии со схемой на рис. 2.16).

Регистр имеет выходы:

- 2 Q Q<sub>1</sub> Q<sub>0</sub> - используется для представления информации в прямом двоичном параллельном коде;
- Q<sub>2</sub> Q<sub>1</sub> Q<sub>0</sub> - используется для представления информации в обратном двоично-параллельном коде.

Регистр на рис. 2.17 может быть описан в соответствии с критериями классификации, представленными в разделе

пункт 2.4.1:

- в соответствии со способом ввода информации - это параллельный регистр;
- в зависимости от способа представления информации - он является

биполярным, поскольку может представлять данные в прямом коде и в обратном коде;

- с) по режиму обработки информации - это регистр реверса данных (другие операции обработки данных не могут быть выполнены).

Символ обычного регистра параллельного типа показан на рис. 2.18.

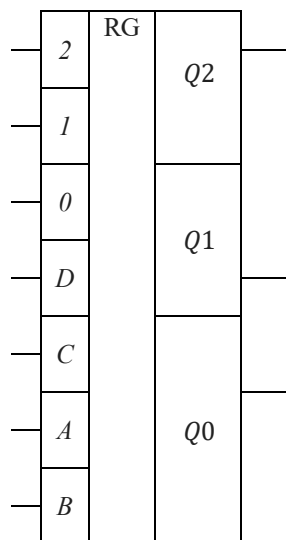


Рис. 2.18. Условное обозначение регистра параллельного типа.

Параллельные регистры широко используются в компьютерных устройствах, поскольку количество битов, обрабатываемых в единицу времени такими регистрами, намного больше, чем количество битов, обрабатываемых в единицу времени последовательными регистрами.

#### 2.4.3. Последовательный регистр с прямым движением

В качестве примера на рис. 2.19 показана электрическая схема последовательного демпфера прямого смещения четвертого порядка, построенного на основе JK-бистабильности.

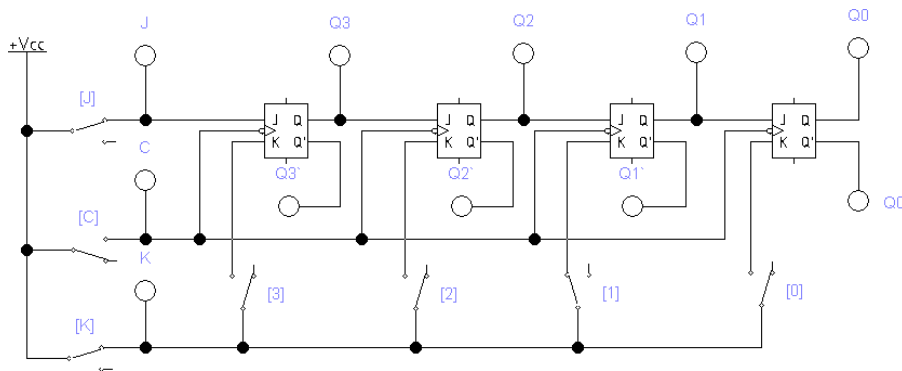


Рис. 2.19. Схема подключения последовательного демпфера прямого смещения.

На рис. 2.19 приведены следующие обозначения: J - переключатель, соединяющий шину данных с входом регистра; C - переключатель, разрешающий применение управляющего сигнала для записи данных регистра; K и 3,2,1,0 - переключатели, разрешающие применение сигналов для инициализации регистра.

Схема регистра последовательного типа, показанная на рис. 2.19, имеет входы J, C и K и может выполнять следующие операции:

- J = 0 - шина данных отключена от входов регистров;
- J = 1 - шина данных подключена к входам регистра;
- C = 0 - регистр находится в режиме удержания информации для любых комбинаций JK;

- d)  $C = 1$  и  $JK = 00$  - регистр находится в режиме удержания информации;
- e)  $C = 1$ ,  $J = 0$  и  $K = 1$  - происходит инициализация регистра (в регистр записывается ноль);
- f)  $C = 1$ ,  $J = 1$  и  $K = 0$  - информация введена (в регистр заносится единица);

- г)  $C = 1, J = 1$  и  $K = 1$  - предыдущее состояние регистра меняется на противоположное. Регистр имеет выходы:
- а)  $Q$  - для представления данных в прямом последовательном двоичном коде;
  - б)  $Q'$  - для представления данных в обратном последовательном двоичном коде;
  - в)  $Q_3 Q_2 Q_1 Q_0$  - используется для представления информации в прямом двоичном параллельном коде;
  - г)  $Q_3' Q_2' Q_1' Q_0'$  - используется для представления информации в обратном двоично-параллельном коде.

Для того, чтобы продемонстрировать, что в последовательном регистре выполняется сдвиг данных, необходимо использовали электрическую схему и временные диаграммы, показанные на рис. 2.20.

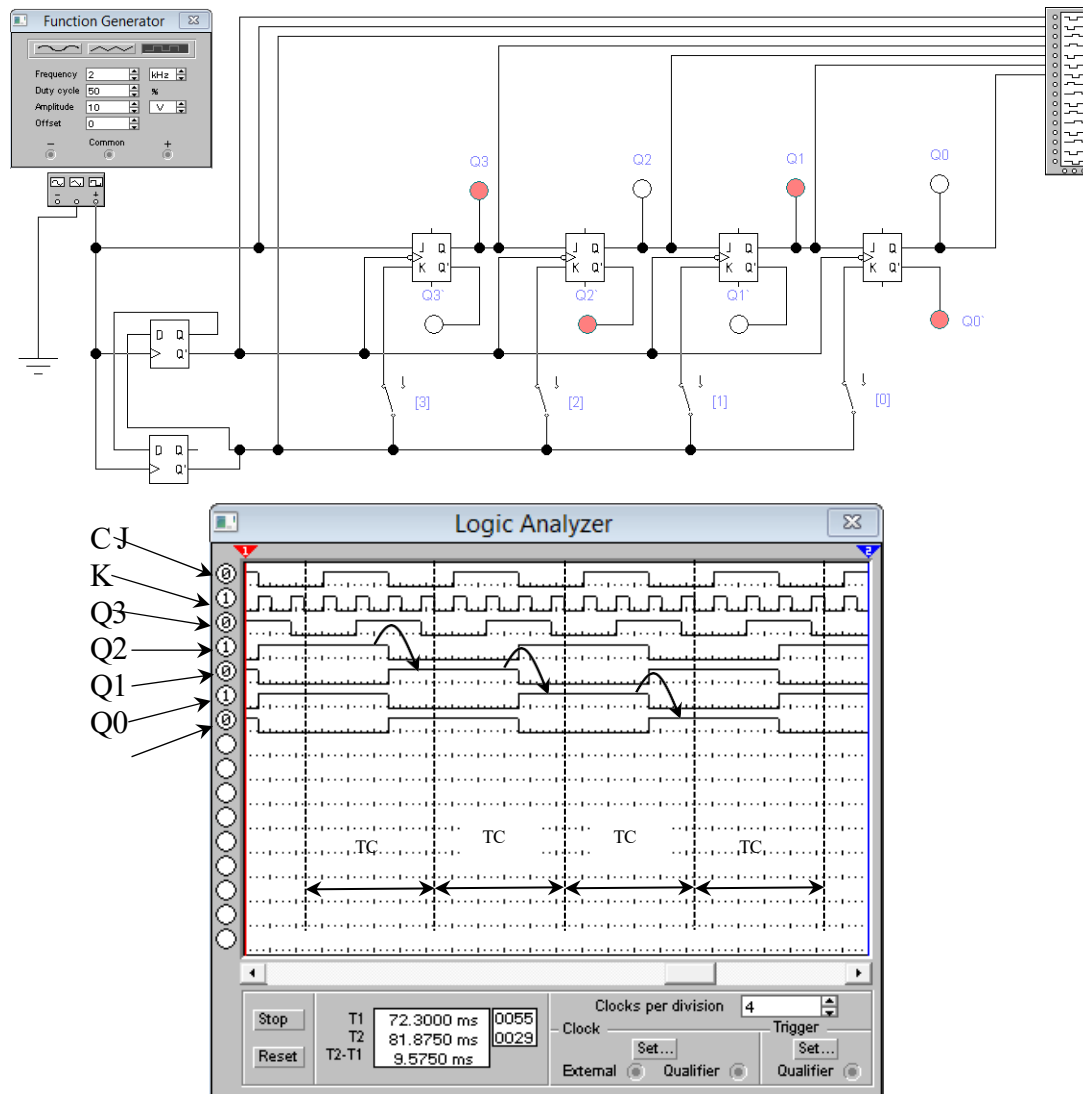
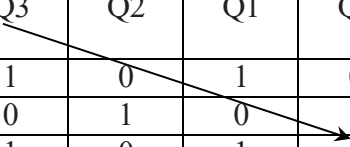


Рис. 2.20. Схема подключения последовательного регистра с прямым смещением и временными диаграммами. Согласно временным диаграммам, показанным на рис.

2.20, видно, что в момент времени инст, когда  $C$  переходит из состояния 1 в состояние 0, состояния на выходах бистабильности меняются. Скольжения состояний бистабилей приведены в таблице 2.7. Из таблицы видно, что 1 из бистабилей с более высоким номером ( $Q_3$ ) за каждый период времени  $T_C$  сдвигается вправо или осуществляется прямой сдвиг. В регистрах прямого сдвига запись информации начинается с младшего бита.

Таблица 2.7. Изменение бистабильных состояний последовательного регистра прямого сдвига

Нет д/о	С	Q3	Q2	Q1	Q0
0	1→0	1	0	1	0
1	1→0	0	1	0	1
2	1→0	1	0	1	0
3	1→0	0	1	0	1





Регистр на рис. 2.19 может быть описан в соответствии с критериями классификации, представленными в параграфе 2.4.1, следующим образом:

- а) по способу записи информации - это последовательная (серийная) запись;
- б) в зависимости от способа представления информации - он является биполярным, поскольку может представлять данные в прямом коде и в обратном коде;
- с) в зависимости от способа обработки информации этот регистр может:
  - выполнить прямой (правый) сдвиг данных;
  - выполнить инверсию данных;
  - преобразование данных из последовательного кода в параллельный.

Последовательные регистры выполняют больше операций по сравнению с параллельными регистрами, но количество битов, обрабатываемых в единицу времени такими регистрами, гораздо меньше.

#### 2.4.4. Последовательный регистр с обратным сдвигом

В качестве примера на рис. 2.21 показана электрическая схема последовательного регистра обратного смещения четвертого порядка, построенного на основе JK-бистабильности.

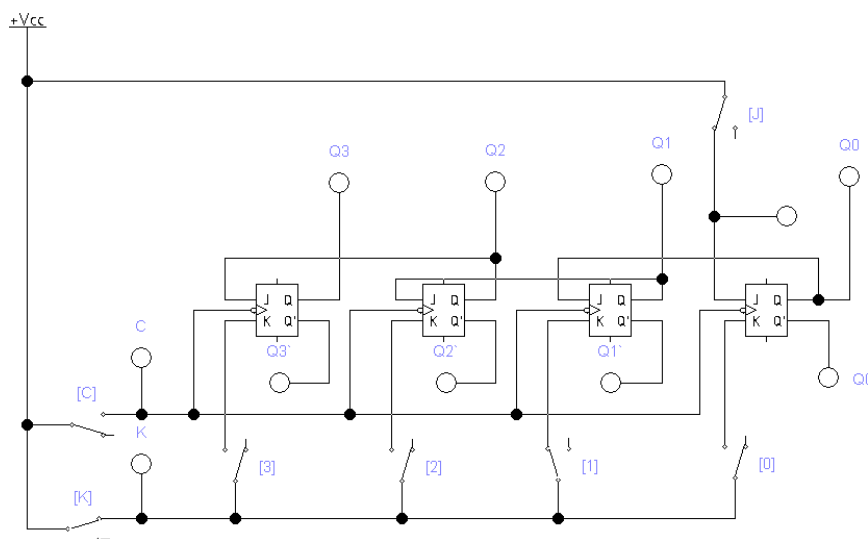


Рис. 2.21. Схема подключения последовательного демпфера прямого смещения.

На рис. 2.21 приведены следующие обозначения: J - переключатель, соединяющий шину данных с входом регистра; C - переключатель, разрешающий применение управляющего сигнала для записи данных регистра; K и 3,2,1,0 - переключатели, разрешающие применение сигналов для инициализации регистра.

Схема регистра последовательного типа, показанная на рис. 2.21, имеет входы J, C и K и может выполнять следующие операции:

- а) J = 0 - шина данных отключена от входов регистров;
- б) J = 1 - шина данных подключена к входам регистра;
- с) C = 0 - регистр находится в режиме удержания информации для любых комбинаций JK;
- д) C = 1 и JK = 00 - регистр находится в режиме удержания информации;
- е) C = 1, J = 0 и K = 1 - происходит инициализация регистра (в регистр записывается ноль);
- ф) C = 1, J = 1 и K = 0 - информация введена (в регистр заносится единица);

- g)  $C = 1, J = 1$  и  $K = 1$  - предыдущее состояние регистра меняется на противоположное. Регистр имеет выходы:
- e)  $Q$  - для представления данных в прямом последовательном двоичном коде;
  - f)  $Q^3$  - для представления данных в обратном последовательном двоичном коде;

- г)  $3Q_2Q_1Q_0$  - используется для представления информации в прямом двоичном параллельном коде;
- h)  $Q^3Q^2Q^1Q^0$  - используется для представления информации в обратном двоично-параллельном коде.

Для того, чтобы продемонстрировать, что в последовательном регистре выполняется сдвиг данных, необходимо использовали электрическую схему и временные диаграммы, показанные на рис. 2.22.

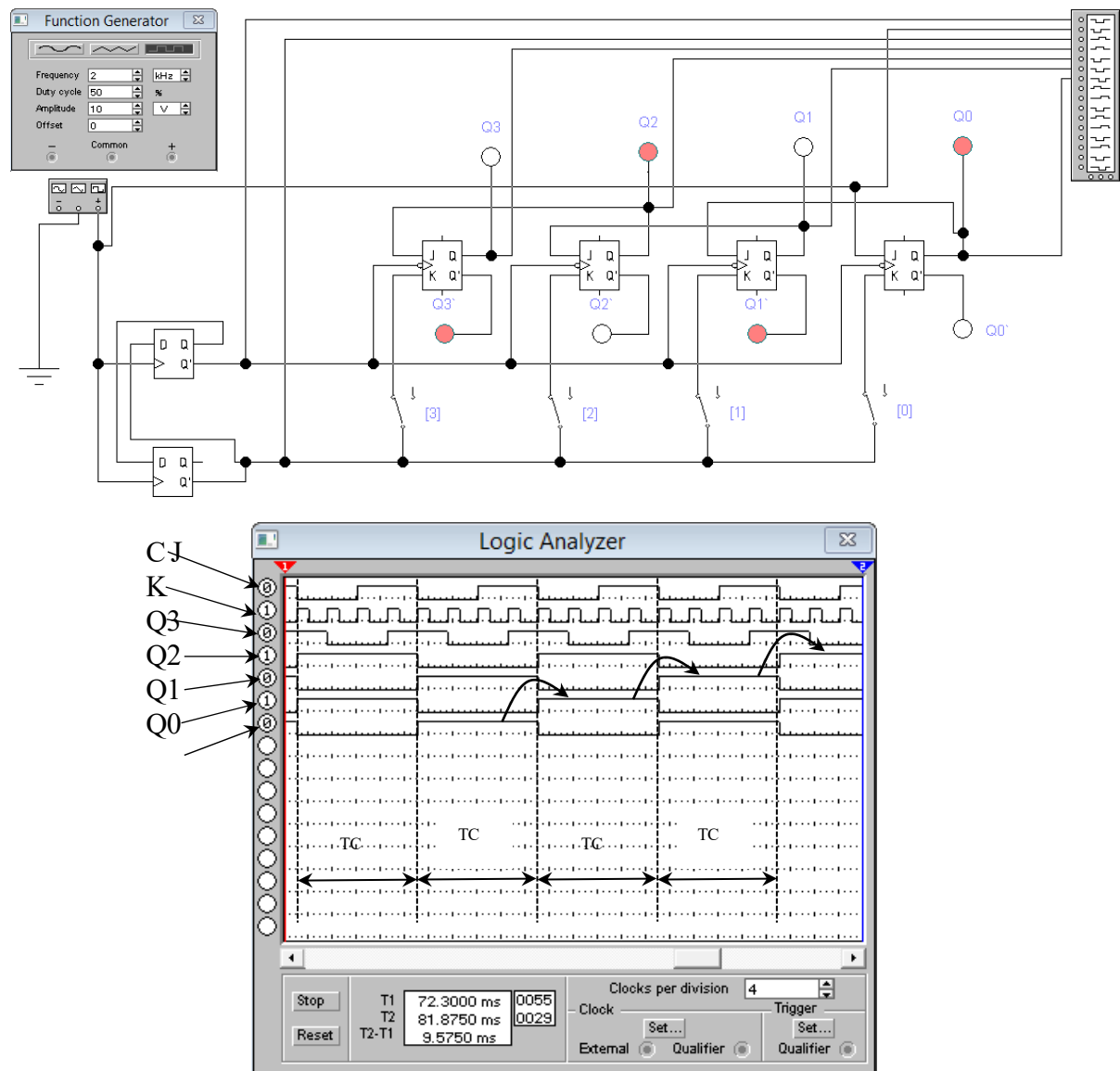


Рис. 2.22. Схема подключения последовательного регистра с обратным смещением и временными диаграммами. Согласно временным диаграммам, показанным на рис.

2.18, видно, что в момент времени инст, когда С переходит из состояния 1 в состояние 0, состояния на выходах бистабильности меняются. Сдвиги состояний бистабилей показаны в таблице 2.8. Из таблицы видно, что 1 из бистабилей с нижним номером ( $Q_0$ ) за каждый период времени  $T_C$  сдвигается влево или происходит обратный сдвиг. В регистрах с обратным сдвигом запись информации начинается со старшего бита.

Таблица 2.8. Изменение бистабильных состояний последовательного регистра обратного смещения

Нет д/о	C	Q3	Q2	Q1	Q0
0	$1 \rightarrow 0$	0	1	0	1
1	$1 \rightarrow 0$	1	0	1	0
2	$1 \rightarrow 0$	0	1	0	1
3	$1 \rightarrow 0$	1	0	1	0

Регистр на рис. 2.21 может быть описан в соответствии с критериями классификации, представленными в параграфе 2.4.1, следующим образом:

- d) по способу записи информации - это последовательная (серийная) запись;
- e) в зависимости от способа представления информации - он является биполярным, поскольку может представлять данные в прямом коде и в обратном коде;
- f) в зависимости от способа обработки информации этот регистр может:
  - выполнить обратный (левый) сдвиг данных;
  - выполнить инверсию данных;
  - преобразование данных из последовательного кода в параллельный.

#### 2.4.5. Циклический регистр

Электрическая схема циклического регистра может быть построена на основе схем последовательных регистров с прямым или обратным смещением. На рис. 2.23 в качестве примера показана электрическая схема циклического регистра прямого смещения четвертого порядка, построенного из D бистабильных регистров.

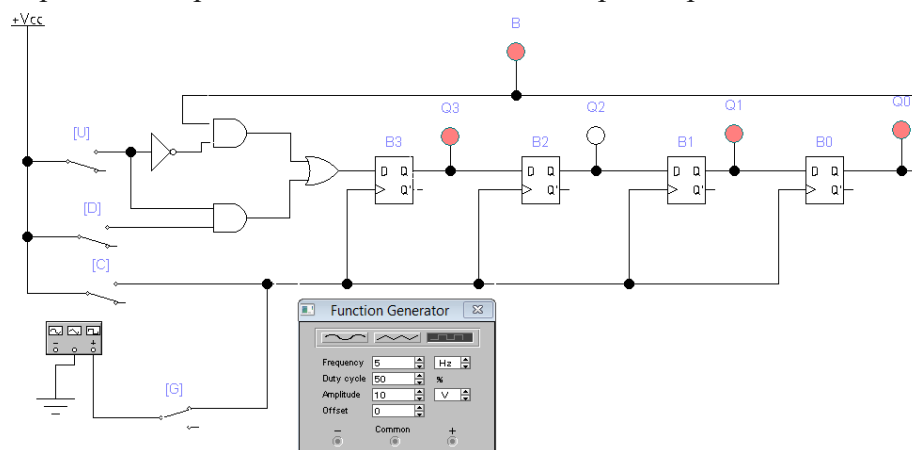


Рис. 2.23. Схема подключения циклического демпфера прямого смещения.

На рис. 2.23 приведены следующие обозначения: U - переключатель для соединения шины данных со входом регистра D или соединения выхода Q0 регистра со входом D через элементы И, ИЛИ; D - переключатель для соединения шины данных со входом D регистра через элементы И, ИЛИ; C - переключатель для подачи управляющего сигнала для записи данных в регистр. В соответствии с величиной сигнала U для схемы на рис. 2.23 реализуются следующие режимы работы:

- a)  $U = 1$  или переключатель U подключен. В этом случае на выходе элемента НЕ получается 0, на выходе элемента И (верхний) постоянная равна 0 и выход Q0 регистра отключается от входа D бистабильного B3. Подключая/отключая переключатель D и подавая управляющий сигнал C, можно записать в регистр необходимую информацию. Управляющий сигнал может генерироваться генератором. В этом случае выключатель C отключен, а выключатель G подключен.
- b)  $U = 0$  или выключатель U отключен. В этом случае на выходе элемента НЕ получается 1, на выходе элемента И (нижний) постоянная равна 0 и шина данных отключается от D входа бистабильного B3, а выход Q0 подключается от D входа регистра. При подаче управляющего сигнала C постоянно, информация, записанная ранее, будет циклически проходить через цепи B3, B2, B1, B0, И (верх), САУ, B3.

Изменение состояний бистабильности циклического регистра показано в таблице 2.9 (в таблице X может быть 0 или 1).

Таблица 2.9. Изменение состояний бистабильных циклических регистров

Нет д/о	U	C	D	Q3	Q2	Q1	Q0	Комментарии
0	1	0→1	1	1	0	0	0	Ввод данных
1	1	0→1	0	0	1	0	0	
2	1	0→1	1	1←0	1	0	0	
3	1	0→1	1	1	1	0	1	
4	0	0→1	X	1	1	1	0	Циклирование данных
5	0	0→1	X	0←1	1	1	1	
6	0	0→1	X	1←0	0	1	1	
7	0	0→1	X	1←1	1	0	1	

#### 2.4.6. Регистр с параллельно-последовательным входом

В процессе обработки данных в числовых системах (компьютере) необходимо выполнять над ними различные операции: инверсию; прямое или обратное смещение; преобразование из последовательного кода в параллельный код или из параллельного кода в последовательный код. Такие операции могут быть выполнены регистром с параллельно-последовательным (комбинированным) входом. В качестве примера на рис. 2.24 показана электрическая схема параллельно-последовательного входного регистра четвертого порядка, построенного на основе бистабильных устройств D-типа.

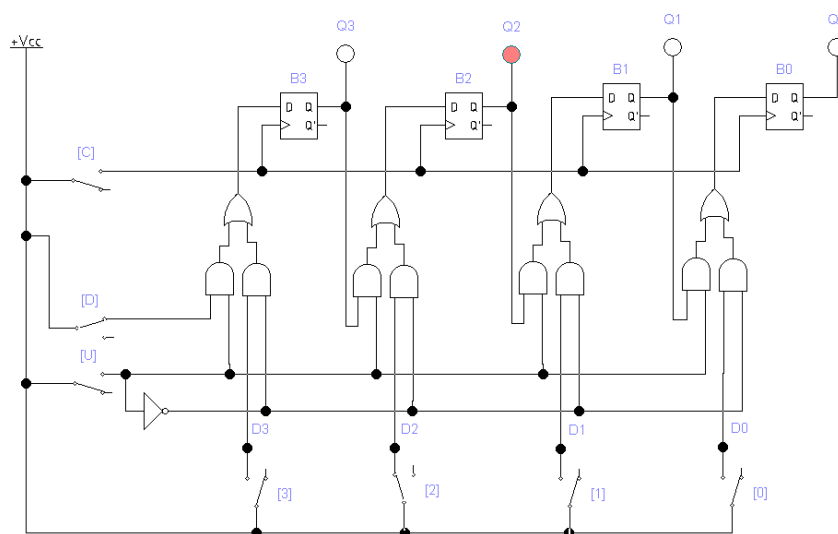


Рис. 2.24. Схема подключения регистра параллельно-последовательного ввода.

На рис. 2.24 приведены следующие обозначения:

- а) D - последовательная шина данных;
- б) D3, D2, D1, D0 - параллельная шина данных;
- в) C - канал управления;
- г) 3, 2, 1, 0 - переключатели, которые используются для подачи различных комбинаций сигналов на параллельную шину;
- е) U - используется для изменения режима работы регистра:

- $U = 1$ , регистр работает как последовательный регистр;
- $U = 0$ , регистр работает как параллельный регистр.

Для случая  **$U = 1$  (переключатель  $U$  подключен)** получается следующая конфигурация схемы регистра: последовательная шина данных  $D$ ; элемент AND (слева); элемент SAU;



вход D бистабильного B3, выход Q3; элемент AND; элемент SAU; вход D бистабильного B2, выход Q2; элемент AND; элемент SAU; вход D бистабильного B1, выход Q1; элемент AND; элемент SAU; вход D бистабильного B0, выход Q0.

В этом случае регистр работает как последовательный регистр и выполняет следующие операции:

- a)  $D = 0$  - последовательная шина данных отключена от входа регистра;
- b)  $D = 1$  - последовательная шина данных подключена к входам регистра;
- c)  $C = 0$  - регистр находится в режиме удержания информации;
- d)  $C = 1, D = 0$  - происходит инициализация регистра (в регистр записывается ноль);
- e)  $C = 1, D = 1$  - информация введена (в регистр заносится единица).

В режиме записи в регистр данные сдвигаются вправо. Данные могут быть считаны в последовательном коде прямо на выходе Q0 или в последовательном коде в обратном направлении на выходе  $\bar{Q}0$ .

**Для случая  $U = 0$  (переключатель U отключен)** связи между бистабильностями имеют вид

отключается, параллельная шина данных подключается к бистабильным входам, и с помощью переключателей (3, 2, 1, 0) можно применять различные комбинации данных. В этом случае получается следующая конфигурация схемы регистра:

- Канал D3; элемент AND (справа); элемент SAU; B3 бистабильный вход D, выход Q3;
- Канал D2; элемент AND (справа); элемент SAU; B2 бистабильный вход D, выход Q2;
- Канал D1; элемент AND (справа); элемент SAU; B1 бистабильный вход D, выход Q1;
- канал D0; элемент AND (правый); элемент UAS; вход D бистабильного B0, выход Q0.

Данные могут быть считаны в прямом параллельном коде на выходах  $Q_3 Q_2 Q_1 Q_0$  или в обратном параллельном коде на выходах  $\bar{Q}_3 \bar{Q}_2 \bar{Q}_1 \bar{Q}_0$ .

Комбинированный регистр на рис. 2.24 может быть описан в соответствии с критериями классификации

представленные в пункте 2.4.1 следующим образом:

a) в соответствии со способом ввода информации - это комбинированный регистр:  $U = 1$ , регистр работает как последовательный регистр;  $U = 0$ , регистр работает как параллельный регистр;

b) в зависимости от способа представления информации - он является биполярным, поскольку может представлять данные в прямом коде и в обратном коде;

c) в зависимости от способа обработки информации этот регистр может:

- выполнить прямой (правый) сдвиг данных;
- выполнить инверсию данных;
- преобразование данных из последовательного кода в параллельный;
- преобразование данных из параллельного кода в последовательный.

## 2.4.7. Универсальный регистр

В компьютерах регистрам поручается выполнение большего количества операций, чем количество операций, выполняемых объединенным регистром. Для увеличения количества операций/функций регистра используются специальные электрические схемы, позволяющие переключаться между несколькими режимами работы. Регистры, которые могут работать более чем в одном режиме, также называются универсальными регистрами. В качестве примера на рис. 2.25 показана электрическая схема универсального демпфера четвертого порядка, построенного из бистабильных элементов D-типа.

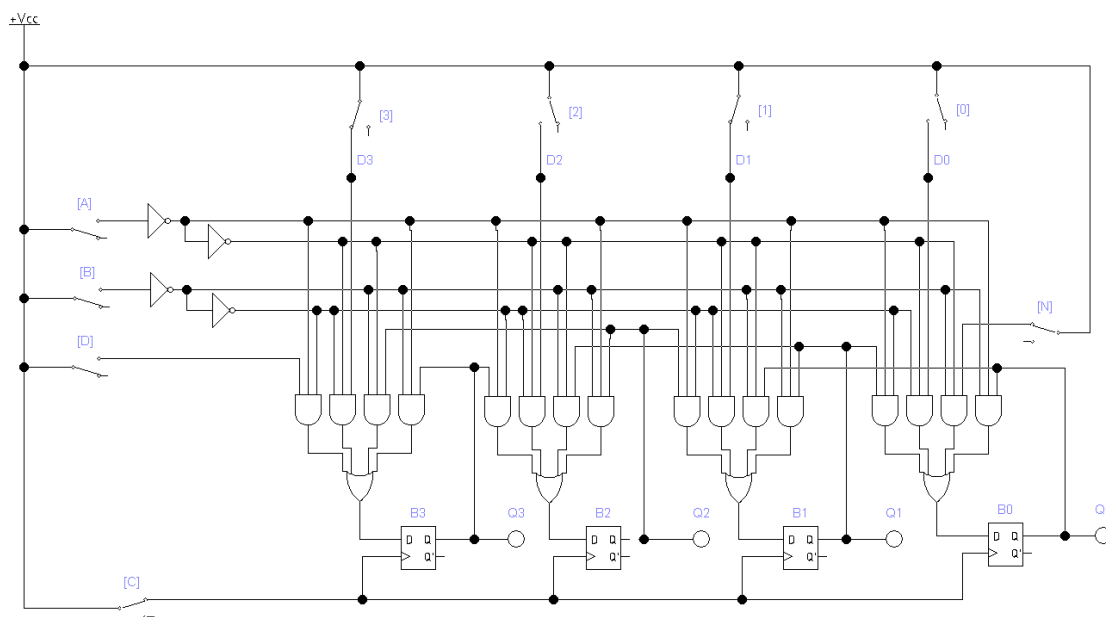


Рис. 2.25. Схема подключения универсального демпфера.

На рис. 2.25 приведены следующие обозначения:

- A, B - переключатели, используемые для изменения режимов работы регистра;
- D - переключатель, который подключает последовательную шину данных к входу D бистабильного B3, когда регистр работает в режиме регистра прямого сдвига;
- N - переключатель, подключающий последовательную шину данных к входу D бистабильного регистра B0, когда регистр работает в режиме регистра обратного сдвига;
- 3, 2, 1 и 0 - переключатели, используемые для соединения параллельной шины данных с входами регистра D3, D2, D1 и D0;
- C - канал управления.

Далее будут представлены режимы работы универсального регистра в соответствии с состояниями A и B.

**Пусть  $A = 0$  и  $B = 1$ .** В этом случае регистр работает как последовательный регистр с прямым смещением. В соответствии с электрической схемой на рис. 2.25 для последовательного регистра прямого сдвига формируется электрическая схема со следующей конфигурацией (функционирует только первый элемент И из всех групп): последовательная шина данных D; элемент И; элемент SAU; вход D бистабильного B3, выход Q3; элемент И; элемент SAU; вход D бистабильного B2, выход Q2; элемент И; элемент SAU; вход D бистабильного B1, выход Q1; элемент И; элемент SAU; вход D бистабильного B0, выход Q0.

Операции, выполняемые последовательным регистром прямого сдвига, описаны в параграфе

2.4.3. Данные могут быть считаны в прямом последовательном коде на выходе Q0 или в обратном последовательном коде на выходе  $\overline{Q0}$ .

**Пусть  $A = 1$  и  $B = 1$ .** В этом случае регистр работает как параллельный регистр. В соответствии с электрической схемой на рис. 2.25 для параллельного регистра формируется электрическая цепь со следующей конфигурацией (из всех групп функционирует только второй элемент И):

- канал D3; элемент AND; элемент SAU; вход D бистабильного B3, выход Q3;
- Канал D2; элемент AND; элемент SAU; B2 бистабильный вход D, выход Q2;
- Канал D1; элемент AND; элемент SAU; вход D бистабильного устройства B1,

выход Q1;

- канал D0; элемент AND; элемент SAU; вход D бистабильного В0, выход Q0.

Данные могут быть считаны в прямом параллельном коде на выходах  $Q_3 Q_2 Q_1 Q_0$  или в обратном параллельном коде на выходах  $\overline{Q}_3 \overline{Q}_2 \overline{Q}_1 \overline{Q}_0$ .

**Пусть  $A = 1$  и  $B = 0$ .** В этом случае регистр работает как последовательный регистр с обратным сдвигом. В соответствии с электрической схемой на рис. 2.25 для регистра последовательного сдвига вперед формируется электрическая схема со следующей конфигурацией (из всех групп функционирует только третий элемент И): последовательная шина данных N; элемент И; элемент САУ; вход D бистабильного B0, выход Q0; элемент И; элемент САУ; вход D бистабильного B1, выход Q1; элемент И; элемент САУ; вход D бистабильного B2, выход Q2; элемент И; элемент САУ; вход D бистабильного B3, выход Q3.

Операции, выполняемые последовательным регистром с обратным сдвигом, описаны в параграфе 2.4.4. Данные могут быть считаны в прямом последовательном коде на выходе Q3 или в обратном последовательном коде на выходе  $\overline{Q3}$ .

**Пусть  $A = 0$  и  $B = 0$ .** В этом случае регистр работает в режиме регенерации/обновления данные. В соответствии с электрической схемой на рис. 2.25 для данного режима работы регистра формируется электрическая цепь со следующей конфигурацией (из всех групп функционирует только элемент И под номером четыре):

- Выход Q3; элемент AND; элемент SAU; вход D бистабильного устройства B3, выход Q3;
- выход Q2; элемент И; элемент САУ; вход D бистабильного устройства B2, выход Q2;
- выход Q1; элемент И; элемент САУ; вход D бистабильного B1, выход Q1;
- выход Q0; элемент AND; элемент SAU; D вход бистабильного B0, выход Q0.

Такой режим работы обычно используется в микросхемах DRAM, которые могут хранить данные только в течение ограниченного времени (10...20 мс).