Ministerul Educației, Culturii și Cercetării al Republicii Moldova

Universitatea Tehnică a Moldovei

Facultatea Calculatoare, Informatică și Microelectronică

**Raport la**

**Lucrarea de laborator Nr. 2**

*Disciplina: Analiza şi sinteza dispozitivelor numerice*

**Tema: ”Sinteza**  **Convertoarelor de cod”**

A efectuat: Rosca Dorin, TI-216

A verificat: Gheorghe Tutuianu

Chișinău – 2022

**Scopul lucrării:studierea practică a metodelor de sinteză a convertoarelor de cod**

Varianta 14

1. Să se efectueze sinteza unui convertor de cod binar-zecimal în altul conform variantei din tabelul 2.3 (la indicaţia profesorului).  
   2.   Funcţiile să se reprezinte în forma disjunctivă normală perfectă şi forma disjunctivă  minimală. Pentru forma minimală să se prezinte schema în setul de elemente ŞI-NU.  
   1. Se verifică corectitudinea funcţionării circuitelor integrate ale standului de laborator.  
   2. Se asamblează şi se reglează schema convertorului de cod binar-zecimal din tema pentru acasă în setul de elemente ŞI-NU.  
   3. Pentru circuitele asamblate se determină costul şi timpul de reţinere.  
   **b) în LogicWorks:**1. Din biblioteca de elemente **Simulation Gates.clf** se selectează elementele **NAND**cu numărul corespunzător de intrări. Din biblioteca **Simulation IO.clf** se selectează dispozitivele de intrare-ieşire **Binary Probe** şi **Hex Keyboard.**2. Se asamblează schema convertorului de cod binar-zecimal din tema pentru acasă în setul de elemente ŞI-NU  în **Fereastra de lucru** şi se verifică corectitudinea lui. Se studiază diagrama de timp.  
   3. Pentru circuitul asamblat se determină costul şi timpul de reţinere.

|  |  |  |
| --- | --- | --- |
| Nr. var. | Codul binar- zecimal intrare | Codul binar- zecimal ieşire |
| 14. | 8 4 3 (-2) | 4 4 2 (-1) |

Tabelul de Adevar:

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Nr. | 8 4 3 (-2) | | | | 4 4 2 (-1) | | | |
| *x4* | *x3* | *x2* | *x1* | *f4* | *f3* | *f2* | *f1* |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 |
| 2 | 0 | 1 | 0 | 1 | 0 | 0 | 1 | 0 |
| 3 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | 1 |
| 4 | 0 | 1 | 0 | 0 | 0 | 1 | 0 | 0 |
| 5 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 1 |
| 6 | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 0 |
| 7 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 1 |
| 8 | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 0 |
| 9 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 |
| 10 | 1 | 1 | 0 | 1 | \* | \* | \* | \* |
| 11 | 1 | 0 | 1 | 0 | \* | \* | \* | \* |
| 12 | 1 | 1 | 0 | 0 | \* | \* | \* | \* |
| 13 | 1 | 1 | 1 | 1 | \* | \* | \* | \* |
| 14 | 0 | 0 | 0 | 1 | \* | \* | \* | \* |
| 15 | 1 | 1 | 1 | 0 | \* | \* | \* | \* |

Diagramma Karnaugh pentru funcția f4:

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| x4x3  x2x1 | 00 | 01 | 11 | 10 |
| 00 |  |  | \* | 1 |
| 01 | \* |  | \* | 1 |
| 11 |  |  | \* | 1 |
| 10 |  | 1 | \* | \* |

FDN:

Diagramma Karnaugh pentru funcția f3:

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| x4x3  x2x1 | 00 | 01 | 11 | 10 |
| 00 |  | 1 | \* | 1 |
| 01 | \* |  | \* |  |
| 11 |  | 1 | \* | 1 |
| 10 | 1 | 1 | \* | \* |

FDN:

Diagramma Karnaugh pentru funcția f2:

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| x4x3  x2x1 | 00 | 01 | 11 | 10 |
| 00 |  |  | \* |  |
| 01 | \* | 1 | \* | 1 |
| 11 | 1 | 1 | \* | 1 |
| 10 |  |  | \* | \* |

FDN:

Diagramma Karnaugh pentru funcția f1:

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| x4x3  x2x1 | 00 | 01 | 11 | 10 |
| 00 |  |  | \* |  |
| 01 | \* |  | \* |  |
| 11 | 1 | 1 | \* | 1 |
| 10 | 1 | 1 | \* | \* |

**FDN:**

Aducem funcțiile la forma elementară ȘI-NU

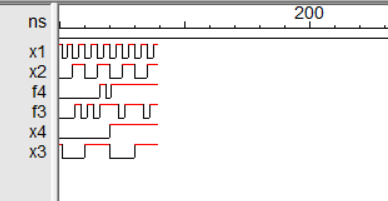
Schema Logica:



T=2[ԏ](https://ru.wikipedia.org/wiki/%D4%8E)

C=16Q

Diagrama de Timp:



Concluzie:

In urma Efectuarii Lucrarii de laborator nr 2 ,am aplicat in practica cunostintele obtinute pentru a aplica convertorul din cod binary-zecimal in al cod .Am efectuat minimizarea iar in baza acestora am creat schema logica.