

گزارش کار پروژه امتیازی جبرانی پایانترم

استاد:

دکتر امین فصحتی

نویسنده:

درسا شریفی قمبوانی

401170604

سوال 7 میانترم:

در این سوال از ما خواسته شده تا یک پردازنده‌ی آرایه‌ای با ویژگی‌های زیر را بسازیم:

۱. دارای بخش محاسباتی با قابلیت عملیاتهای ضرب و تقسیم علامت‌دار

۲. دارای بخش رجیسترفایل شامل 4 آرایه به ظرفیت 512 بیت

۳. دارای بخش حافظه به عمق 512 و عرض 32 بیت

حال برای پیاده سازی هر مرحله یک ماژول تعریف می‌کنیم و در مورد آن توضیحات بیشتر ارائه خواهیم داد.

ALU :

```
1 module alu (input [1:0] opcode, input [511:0] A1, input [511:0] A2,  
2             output reg [1023:0] dataOut  
3 );  
4  
5 always @(*) begin  
6     case(opcode)  
7         2'b00:  
8             dataOut = $signed(A1 + A2);  
9         2'b01:  
10            dataOut = $signed(A1 * A2);  
11        endcase  
12    end  
13 endmodule  
14  
15
```

در این بخش باید عملیاتهای ضرب و جمع اعداد علامت‌دار را هندل کنیم. چون هر یک از رجیسترها 512 بیت هستند پس جواب نهایی در حداکثر حالت خود 1024 خواهد بود و dataOut مطابق کد بالا تعریف می‌شود. حال برحسب نوع opcode که در تست بنچ تغییر می‌کند، نوع عملیات مشخص شده و با استفاده از سینتکس \$signed اطمینان حاصل می‌کنیم که عملیاتهای محاسباتی در محدوده اعداد صحیح انجام شوند.

Register file:

در این بخش باید همزمان عملیاتهای خواندن از آرایه‌ها و نوشتن روی آنها را هندل کنیم. برای اینکار اگر سیگنال reset فعال بود، مقدار تمام رجیسترها صفر می‌شود. در غیراینصورت اگر سیگنال writeFlag فعال بود، آنگاه باید کد داده شده تحت عنوان addr1 را دیکود کنیم. به ازای هر یک از مقادیر باینری 00 الی 11 به ترتیب داخل رجیسترهای A1 الی A4 داده را ذخیره می‌کنیم. از طرفی به ازای هر تغییری، این دیکود به ازای addr1, addr2 انجام شده و مقادیر آنها در دو رجیستر که خروجی مدار هستند ذخیره خواهند شد. توجه داشته باشید که ما در بخش ALU باید دو رجیستر A1, A2 را به عنوان ورودی

از کاربر بگیریم و در A3, A4 خروجی دهیم. پس این بخش از مدار ما دو ورودی نیاز دارد. این دو ورودی توسط خروجی بخش رجیسترفایل مقداردهی می‌شوند.

```
1 module registerFile (  
2     input clk, reset, writeFlag, input [511:0] dataIn,  
3     input [1:0] addr1, addr2, output reg [511:0] dataOut1, dataOut2  
4 );  
5 reg signed[511:0] A1, A2, A3, A4;  
6  
7  
8 always @(*) begin  
9     case (addr1)  
10        2'b00: dataOut1 <= A1;  
11        2'b01: dataOut1 <= A2;  
12        2'b10: dataOut1 <= A3;  
13        2'b11: dataOut1 <= A4;  
14    endcase  
15    case (addr2)  
16        2'b00: dataOut2 <= A1;  
17        2'b01: dataOut2 <= A2;  
18        2'b10: dataOut2 <= A3;  
19        2'b11: dataOut2 <= A4;  
20    endcase  
21 end  
22  
23 always @(posedge clk, posedge reset) begin  
24     if (reset == 1) begin  
25         A1 <= 512'b0; A2 <= 512'b0;  
26         A3 <= 512'b0; A4 <= 512'b0;  
27     end else if (writeFlag) begin  
28         case (addr1)  
29             2'b00: A1 <= dataIn;  
30             2'b01: A2 <= dataIn;  
31             2'b10: A3 <= dataIn;  
32             2'b11: A4 <= dataIn;  
33         endcase  
34     end  
35 end  
36 endmodule  
37
```

Memory:

در این بخش باید هم بتوانیم در حافظه بنویسیم هم از آن بخوانیم. پس دو سیگنال ورودی writeFlag و readFlag احتیاج داریم. از طرفی طبق صورت سوال باید یک مموری به عمق 512 بیت و عرض 32 بیت طراحی کنیم که در داخل ماژول

اینکار را انجام دادیم. حال در لبه بالارونده ساعت، هرگاه که سیگنال readFlag فعال شد، از حافظه در آدرس داده شده می‌خوانیم و در رجیستر خروجی dataOut قرار می‌دهیم. هرگاه که سیگنال writeFlag فعال شد، در آدرس داده شده مقدار ورودی dataIn را قرار می‌دهیم.

```
1 module Memory (input clk, input writeFlag, readFlag,
2   input [8:0] addr, input [31:0] dataIn,
3   output reg [31:0] dataOut
4 );
5
6 reg signed [31:0] mem [511:0];
7
8 always @(posedge clk) begin
9   if (readFlag) begin
10     dataOut <= mem[addr];
11   end else if (writeFlag) begin
12     mem[addr] <= dataIn;
13   end
14 end
15 endmodule
16
```

Processor:

در این بخش باید از 3 بخش بالا که اجزای مدار را تشکیل می‌دهند، نمونه‌گیری کنیم و سیم‌های بین تمام بخش‌ها را به شکل صحیح به هم متصل کنیم. نکته‌ی قابل توجه در این بخش آن است که ورودی بخش رجیستر همواره توسط خروجی مموری مقداره‌ی خواهد شد. در اینصورت اگر خروجی مموری تغییر کند، یعنی از مموری می‌خواهیم داده‌ای را در رجیستر فایل ذخیره کنیم که assignment اشاره شده اینکار را انجام می‌دهد.

```

1  module processor (input clk,reset,memRead,regWrite, memWrite,
2      input [8:0] memAddr,
3      input [1:0] regAddr1,
4      input [1:0] regAddr2,
5      input [1:0] opcode,
6      input [31:0] dataIn, output [31:0] dataOut,
7      output reg signed [1023:0] answerOfAlu
8  );
9
10 wire signed [511:0] dataOut1, dataOut2;
11 wire signed [1023:0] answerOfALU;
12 reg signed [511:0] registerDataIn;
13
14 assign answerOfAlu = answerOfALU;
15 assign registerDataIn = dataOut;
16 alu myAlu (opcode,dataOut1,dataOut2, answerOfALU);
17
18 registerFile regFile (clk, reset, regWrite, registerDataIn,regAddr1, regAddr2,
19     dataOut1, dataOut2);
20
21 Memory mem (clk, memWrite, memRead, memAddr, dataIn, dataOut);
22
23
24 endmodule
25

```

TestBench:

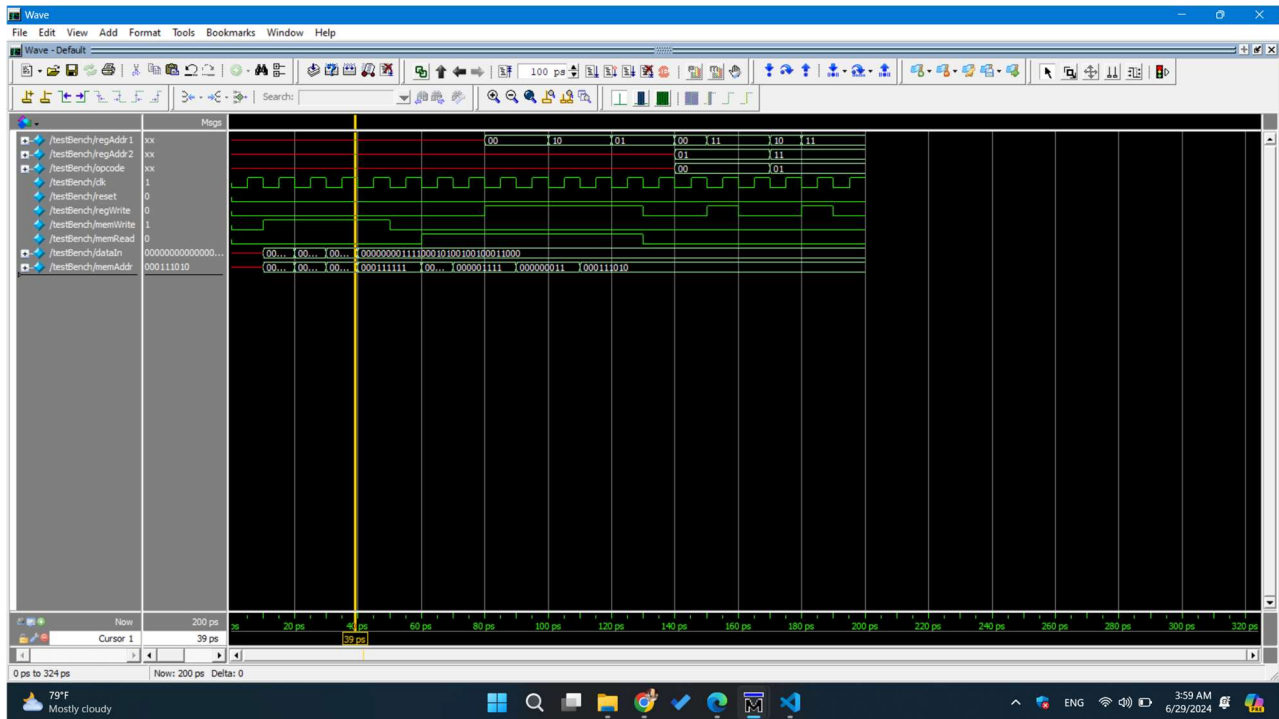
برای اطمینان از صحت کارکرد مدار، تست بنچ زیر را ساختیم تا حالات مطلوب را نمایش دهد. در اینجا ابتدا 4 مقدار متفاوت در آدرس‌های متفاوتی از حافظه باید ذخیره شوند. پس باید سیگنال memWrite به طرز صحیح مقداردهی شود. پس از اینکار، مقادیر ذخیره شده را از حافظه می‌خوانیم و در رجیسترفایل ذخیره می‌کنیم. اینکار را در رجیسترهای 1 الی 3 انجام می‌دهیم. در نهایت روی رجیستر 1 و 2 عملیات جمع و ضرب را انجام می‌دهیم. اینگونه تمام حالات مطلوب مدار در تست بنچ خواسته شده هندل می‌شوند.

```

1  module testBench;
2      reg [1:0] regAddr1, regAddr2, opcode;
3      reg clk, reset, regWrite, memWrite, memRead;
4      reg [31:0] dataIn;
5      wire [31:0] dataOut;
6      reg [8:0] memAddr;
7      wire [1023:0] answerOfALU;
8
9      processor pr (clk, reset, memRead, regWrite, memWrite, memAddr, regAddr1,
10 regAddr2, opcode, dataIn, dataOut, answerOfALU);
11      always #5 clk = ~clk;
12
13      initial begin
14          clk = 0;
15          reset = 0;
16          regWrite = 0;
17          memWrite = 0;
18          memRead = 0;
19      end
20
21      initial begin
22          //Test1 : saving data inside memory
23          #10;
24          memWrite = 1;
25          memAddr = 9'b000000011;
26          dataIn = 32'h000000ba;
27          #10;
28          memWrite = 1;
29          memAddr = 9'b000001111;
30          dataIn = 32'h00000645;
31          #10;
32          memWrite = 1;
33          memAddr = 9'b000111010;
34          dataIn = 32'h00002918;
35          #10;
36          memWrite = 1;
37          memAddr = 9'b000111111;
38          dataIn = 32'h000F14918;
39          #10;
40          memWrite = 0;
41          //Test2 : reading data From memory and transferring to regFile
42          #10;
43          memRead = 1;
44          memAddr = 9'b01101001;
45          #10;
46          memRead = 1;
47          memAddr = 9'b000001111;
48          #10;
49          regWrite = 1;
50          regAddr1 = 2'b00;
51          #10;
52          memRead = 1;
53          memAddr = 9'b000000011;
54          #10;
55          regWrite = 1;
56          regAddr1 = 2'b10;
57          #10;
58          memRead = 1;
59          memAddr = 9'b000111010;
60          #10;
61          regAddr1 = 2'b01;
62          #10;
63          regWrite = 0;
64          memRead = 0;
65          // Test 3 : Addition
66          #10;
67          regAddr1 = 2'b00;
68          regAddr2 = 2'b01;
69          opcode = 2'b00;
70          #10;
71          regWrite = 1;
72          regAddr1 = 2'b11;
73          #10;
74          regWrite = 0;

```

حال مدار خود را شبیه‌سازی میکنیم :



waveform بدست آمده به شکل بالا خواهد بود و خروجی پرینت شده نیز مطابق عکس زیر است:

