E

U18
74AHC273

+5V

DB0 3 — D0   VCC   Q0 2 — EL0
DB1 4 — D1   Q1 5 — EL1
DB2 7 — D2   Q2 6 — EL2
DB3 8 — D3   Q3 9 — EL3
DB4 13 — D4   Q4 12 — EH0
DB5 14 — D5   Q5 15 — EH1
DB6 17 — D6   Q6 16 — EH2
DB7 18 — D7   Q7 19 — EH3
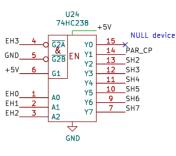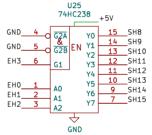
xE 11 — Cp
RES 1 — Mr   GND

10
GND

Device Enable

Ordinal 0
selects a
NULL DEVICE

Ref. implementation
connects two independent
4-bit groups (high/low)
to 4:16 encoders
(for simultaneous
 latch enable /
 output enable
of two separate devices)

ACTIVE HIGH ENABLE

U24
74HC238

+5V

EH3 4 — G2A
GND 5 — G2B   EN   Y0 15 — NULL device
+5V 6 — G1   Y1 14 — PAR_CP
                       Y2 13 — SH2
                       Y3 12 — SH3
EH0 1 — A0   Y4 11 — SH4
EH1 2 — A1   Y5 10 — SH5
EH2 3 — A2   Y6 9 — SH6
                       Y7 7 — SH7

GND

U25
74HC238

+5V

GND 4 — G2A
GND 5 — G2B   EN   Y0 15 — SH8
EH3 6 — G1   Y1 14 — SH9
                       Y2 13 — SH10
                       Y3 12 — SH11
EH0 1 — A0   Y4 11 — SH12
EH1 2 — A1   Y5 10 — SH13
EH2 3 — A2   Y6 9 — SH14
                       Y7 7 — SH15

GND

ACTIVE LOW ENABLE

U29
74AHC138

+5V
16

EL0 1 — A0   VCC   O0 15 — NULL device
EL1 2 — A1   O1 14 — PAR_OE
EL2 3 — A2   O2 13 — SL2
                       O3 12 — SL3
+5V 6 — E3   O4 11 — SL4
GND 5 — E2   O5 10 — SL5
EL3 4 — E1   O6 9 — SL6
               GND   O7 7 — SL7

8
GND

U30
74AHC138

+5V
16

EL0 1 — A0   VCC   O0 15 — SL8
EL1 2 — A1   O1 14 — SL9
EL2 3 — A2   O2 13 — SL10
                       O3 12 — SL11
EL3 6 — E3   O4 11 — SL12
GND 5 — E2   O5 10 — SL13
GND 4 — E1   O6 9 — SL14
               GND   O7 7 — SL15

8
GND