به نام خدا

پروژه درس vhdl: ADF4107

ابتدا به برخی از خصوصایت این قطعه میپردازیم این قطعه یک موزی سه خط میباشد پهنای باند دریافتی ما میتونه تا ۷ گیگاهرتز باشد پرگمبل بشه تا پالس ضد واکنشی بزنه موتونه قفل انالوگ و دیجیتال داشته باشه وغیره

امکانتش این FPGA برای ابزار دقیق و ماهواری وایرلس لن و ...استفاده شود

این FBGAیک یتیساینزر است که نواسان ساز محلی را در بخش های تبدیل بالا گیرنده ها وفرستنده ها استفاد کرد وشامل نویز کمی دیبجتال(PFD) هم میباشد یک پمپ شارژ دقیق تقسیم کننده مرجع قابل برنامه ریزی شمارنده های قابل برنامه ریزی A و B،و یک پیش مقیاس کننده دو مدل (P/P + 1)

کلاک این سیستم هم ۲۰ مگاهرتز میباشد

توصیف عملکردی

مرحله ورودی مرجع

مرحله ورودی مرجع در شکل ۱۷ نشان داده شده است. SW1 و SW2 سوئیچ ها معمولا بسته هستند.

SW3 معمولاً باز است

موقعی که خاموش شدن شروع می شود، SW3 بسته است ودوتا سوییچ دیگر باز میشود اینکار تضمین میکند موقع که خاموش است پین REFIN بارگیری نمیکند.

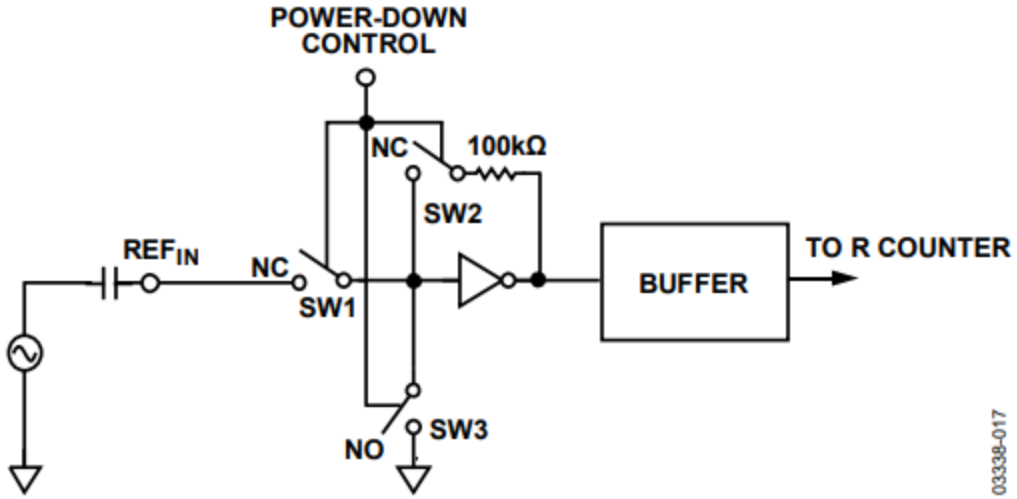
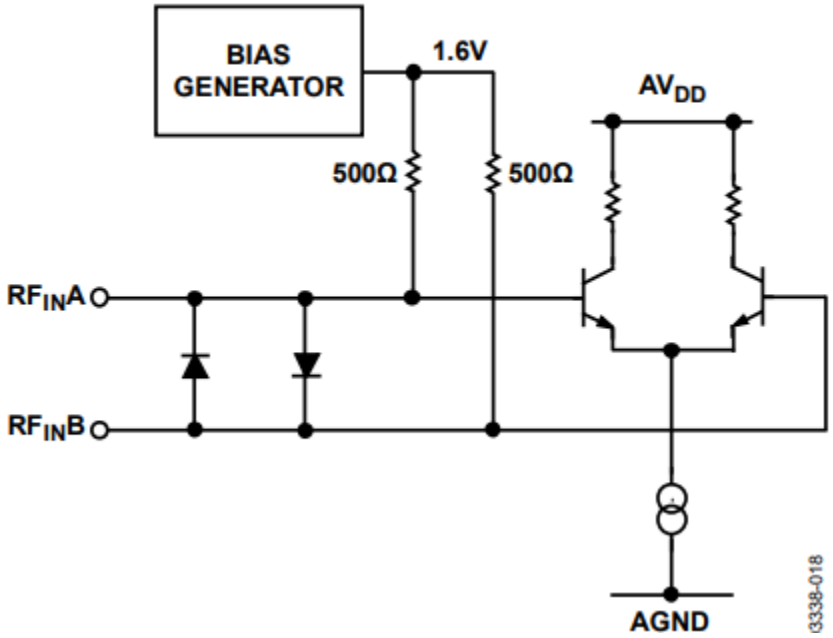


Figure 17. Reference Input Stage

مرحله ورودی RF

مرحله ورودی RF در شکل زیر نشان داده شده است تقویت کننده دو مرحله ای بر سطوح کلاک CMLبرای پیش مقایسه کننده مورد نیاز است



پیش سنج (P/P+1)

پیش مقایسه کننده دو مدل (P/P+1) همراه با شمرنده های A,B نسبت تقسیم بزرگ رافعال میکنند Nرا تحقق میابد (N = BP + A)

پیش مقیاس کننده با مدل دوگانه عملیات درسطح CML کلاک را از مرحله ورودی میگرد وتقسیم میکند

تایک فرکانس قابل کنترل برای شمانده های CMOS AوCMOS Bباشد

پیش مقیاس کننده قابل برنامه ریزی است.نرم افزار میتواند برای ۹/۸, ۱۷/۱۶, ۳۳/۳۲, 64/65

تنظیم کند. براساس سنکرون ۵/۴ هسته . حداقل نسبت تقسیم ممکن است برای فرکانس خروجی کاملا پیوسته باشد این حداقل تقسیم توسط Pتعین میشود

شمارنده های AوB

شمارنده های CMOS A ,Bبا مدل دوگانه با پیش مقاسه کننده ترکیب میشود برای ایجاد نسبت تقسیم گسترده ای در فیدبک شمارنده PLL

شمارنده‌ها مشخص شده‌اند که وقتی کار می‌کنند خروجی پیش مقیاس ۳۰۰ مگاهرتز یا کمتر باشد

فرکانس ۴.۰ گیگاهرتز، مقدار پیش مقیاس ۱۷/۱۶ معتبر است اما

مقدار ۹/۸ معتبر نیست

تابع پالس:

شمارنده های A و B، همراه با مدول دوگانه پیش مقایسه کننده امکان تولید فرکانس های خروجی که فرکانس های که فقط در فاصله با قرکانس مرجع تقسیم برRهستند و دارند وبا استفاده از رابطه پاین بدست میاید

$$f_{VCO} = [(P \times B) + A] \times \frac{f_{REFIN}}{R}$$

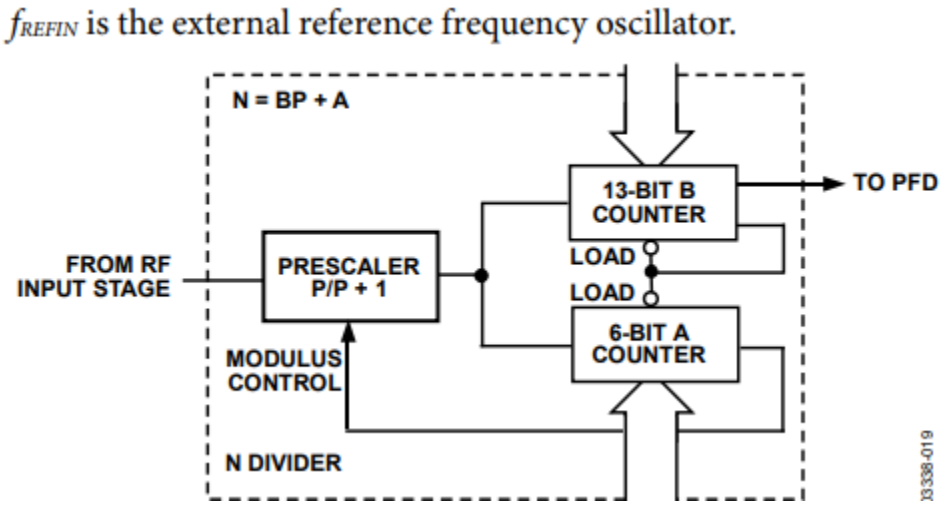
FVCOفرکانس خروجی است از ولتاژ کنترلی اسیلاتور (VCO)

P مدل از پیش تعیین شده پیش مقیاس کننده با مدل دوگانه (۸/۹، ۱۶/۱۷) است.

B نسبت تقسیم از پیش تعیین شده شمارنده باینری ۱۳ بیتی (۳ تا ۸۱۹۱) است.

A نسبت تقسیم از پیش تعیین شده شمارشگر دودویی ۶ بیتی (۰ تا ۶۳) است.

fREFIN نوسانگر فرکانس مرجع خارجی است.



شمارندهی R

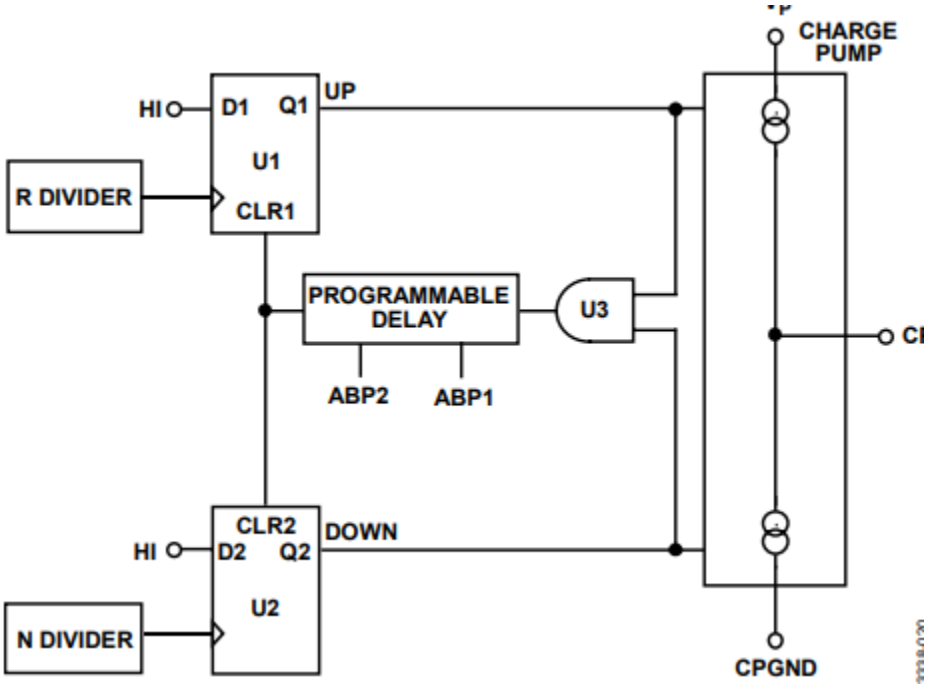
این شمارنده ی ۱۴ بیتی باعث میشود تا فرکانس وردی مرجع به تعداد کلاک فازهای کوچک تر تقسیم شود برای اشکارسازی فرکانس نسبت های تقسیم از ۱ تا ۱۶۳۸۳ مجاز هستند

اشکارسازی فازوپمپ شارژ

آشکارساز فرکانس فاز (PFD) ورودی از شمارنده Rمیگرد و شمارنده ی (N = BP+A) یک خروجی متناسب با اختلاف فاز و فرکانس بین انها تولید میکند

PFD شامل یک عنصر تاخیر قابل برنامه ریزی که عرض پالس را کنترل میکند پالس ضد برگشت این پالس تضمین می کند درعمل کرد انتقال و به حداقل رسانئن نویز هیچ منطقه مرده ای وجود ندارد.

دو بیت ABP1و ABP2 شمارنده ی لچ عرض پالس را کنترل میکنند استفاده از حدقل پالس ضد برگشتی توصیه نمی شود



مولتی پلکسر وتشخیص قفل

خروجی مولتی پلکسر در این تراشه به کاربر این اختیار میدهد به همه جاهای تراشه دسترسی داشته باشد وبا سه بیت M1وM2و M3خروجی این مولتی پلکسر را تنظیم میشود

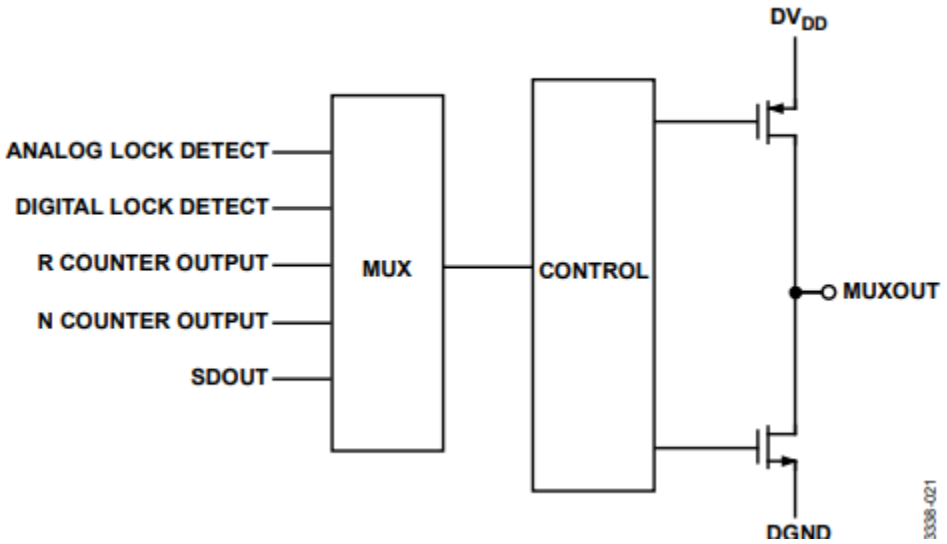
تشخیص قفل

موتی پلکسر ما قابلیت برنامه ریزی د نوع قفل میشود قفل انالوگ و قفل دیجتال.

قفل دیجتالی ما اکتیو های است موقع که LDPتشخیص درستی قفل بیت Rکانترلچ ما روی ۰ تنظیم شده باشد

هنگامی ارور فاز میده که سه دور چرخه اشکارسازما کمتر از 15nsباشد اگر روی یک تنظیم باشه ارور میده موقع که ۵ دورش کمتر از 25nsباشد.

تشخیص قفل تخلیه توسط ترانزیستور Nکانال برسی میشود ویک مقاومت نامی ۱۰ کیلو موقع تشخیص میده که قفل که خروجی با زیاد شدن پالس های ماباریک میشوند



ورودی شیفبت رجیستر

بخش دیجیتالی ADF 4107 ما شمال ۲۴ بیت شیفت ریجیستر میباشد ۱۴بیت شمارنده Rو۱۹بیت شمارنده Nو مقایسه کننده های 13 بیت شمارندهی Bو۶بیت شمارنده A. کلاک دیتا وردی از نوع MSBمیباشد دیتاما از از این شیفت رجیستر ۲۴ بیتی ریخته میشود به یکی از ۴تا لچمون در هر لبه بالا روند LEبا دوبیت C1LSBوC2که در جدل پاین میاریم مشخص میشود درکدوم لچ قرار بگیرند

Control Bits		
C2	C1	Data Latch
0	0	R Counter
0	1	N Counter (A and B)
1	0	Function Latch (Including Prescaler)
1	1	Initialization Latch

به Xور خلاصه شده لچ های ما در صفحه بعدی نشان داداده میشود

LATCH SUMMARY

REFERENCE COUNTER LATCH

RESERVED			LOCK DETECT PRECISION	TEST MODE BITS		ANTI-BACKLASH WIDTH		14-BIT REFERENCE COUNTER													CONTROL BITS	
DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
X	0	0	LDP	T2	T1	ABP2	ABP1	R14	R13	R12	R11	R10	R9	R8	R7	R6	R5	R4	R3	R2	R1	C2 (0)	C1 (0)

N COUNTER LATCH

RESERVED		CP GAIN	13-BIT B COUNTER													6-BIT A COUNTER						CONTROL BITS	
DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
X	X	G1	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	A6	A5	A4	A3	A2	A1	C2 (0)	C1 (1)

FUNCTION LATCH

PRESCALER VALUE		POWER-DOWN 2	CURRENT SETTING 2			CURRENT SETTING 1			TIMER COUNTER CONTROL				FASTLOCK MODE	FASTLOCK ENABLE	CP THREE-STATE	PD POLARITY	MUXOUT CONTROL			POWER-DOWN 1	COUNTER RESET	CONTROL BITS	
DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
P2	P1	PD2	CPI6	CPI5	CPI4	CPI3	CPI2	CPI1	TC4	TC3	TC2	TC1	F5	F4	F3	F2	M3	M2	M1	PD1	F1	C2 (1)	C1 (0)

INITIALIZATION LATCH

PRESCALER VALUE		POWER-DOWN 2	CURRENT SETTING 2			CURRENT SETTING 1			TIMER COUNTER CONTROL				FASTLOCK MODE	FASTLOCK ENABLE	CP THREE-STATE	PD POLARITY	MUXOUT CONTROL			POWER-DOWN 1	COUNTER RESET	CONTROL BITS	
DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
P2	P1	PD2	CPI6	CPI5	CPI4	CPI3	CPI2	CPI1	TC4	TC3	TC2	TC1	F5	F4	F3	F2	M3	M2	M1	PD1	F1	C2 (1)	C1 (1)

03336-022

Figure 22. Latch Summary

FUNCTION LATCH

موقعی که با این لچ کار داریم باید دو بیت LSBمابیت های کنترلی ما به ترتیبC2وC1روی ۱و۰تنظیم بشند

Counter Reset

DB2ما بیت ریست ما هستش موقعی که۱ بشه شمارنده های RوAوBریست میشوند واگر صفرباشه همون عمل خوددش به صورت نمال انجا میده

POWER_DOWN

با DB3 (PD1)و DB21 (PD2)این دوبیت باهاش شدنPOWER_DOWN دستگاه رو برنامه میدیم وبا ید پین CEنیز فعال بلشد

موقعیکه پینCEدر وضعیت لو باشد بلافاصله غیر فعال میشود بدون توجه به دوبیتPDB1وPDB2

موقعیکه برنامه ریزی اسنکرون باشد بلافاصله دستگاه خاموش میشود وبیت ۱به PDB1به شرطی که PB2۰باشد

موقع POWER_DOWNشدن دستگاه سنکرون باشد دستگاه توسط POWER_DOWNپمپ شارژ بسته میشود برای جلو گیری از جهش های ناخواسته فرکانس وموارد ناخواسته بسته میشود

هنگامی که POWER_DOWNبرای نوشتن فعال میشود که جفت دوبیت ۱بشند سپس دستگاه به شارژ پمپ بعدی میرود

موقعی که POWER_DOWNبه صورت سنکرون یا اسنکرون باشه از جمله پینCEفعال بشه حوادث زیر رخ میدهد

تمام جریان های دی سی رو ریمو میکنه

شمارنده هایR,Nازمجبورمیشوند از شرایط خود خارج شوند

پمپ شارژ در وضعیت سه می ره

قفل دیجیتالی مدار ریست میشه و...

FAST LOCK ENABLE BIT

DB9در FUNCTION LATCHبیت فست مد زمانی فعال میشود که ۱ باشد

موقعی که DB9۱باشه اگرDB10 ۰باشد وارد FAST MOD1واگر DB10۱باشد وارد FASTMOD2میشویم

FAS LOCK MODE 1

جریان پمپ شارژ سوییچ میشه به تنظیم جریان ۲دستگاه با نوشتن ۱ روی آن وارد فستلاک می شود وبیتCPافزایش پیدا میکند لچ A,B

از FASTLOCKخارج میشیم وقتی ۰ بنویسیم در CP لچ A,B

FASTLOCK Mode 2

جریان پمپ شارژ سوییچ میشه به تنظیم جریان ۲دستگاه با نوشتن ۱ روی آن وارد فستلاک می شود وبیتCPافزایش پیدا میکند لچ A,B

دستگاه ما خارج میشه کنرل تایمرکنتل خارج میشود. بعد از یه خارج شدن پریود تایم اوت بامقدار دهی TC1تا TC4تعین میگردد وبیت CP اتماتیک ریست میشه در لچ شمارندهAوB رو ۰ میورد

Timer Counter Control

کاربر امکان برنامه دادن به دو تا شارژ پمپ را دارد هدف ابنکه وقتی تنظیم جریان ۱استفاده میشود خروجی ما پایدار ودر حالت استاتیک باشد

تنظیم جریان ۲زمانی استفاده میشد که دستگاه درحالت پویا وقابل تغیر باشد برای حالتی که فرکانس دیگری بخوایم بدیم

توالی عادی رویدادها به شرح زیر است: کاربر در ابتدا تصمیم می گیرد که پمپ شارژ ترجیحی چیست جریان ها خواهد بود. به عنوان مثال، انتخاب ممکن است ۲.۵ میلی آمپر باشد به عنوان تنظیم جریان ۱ و ۵ میلی آمپر به عنوان تنظیم جریان۲.

در عین حال باید تصمیم گرفته شود که ثانویه چقدر طول بکشد جریان باید قبل از بازگشت به جریان اولیه فعال بماند. این توسط بیت های کنترل شمارنده تایمر، DB14 به کنترل می شود در FUNCTION LATCHتوسط DB11 (TC1) تا (TC5)

برای برنامه ریزی فرکانس خروجی جدید، کاربر به سادگی برنامه ریزی می کند توسط لچ شمارنده AوBبا مقادیر جدید A,B

Charge Pump Currents

CP1تاCP3برای کارنت ستیگ ۱و CP4تاCP6برای کارنت ستیگ۲

PD Polarity

فاز اشکار ساز میشه باهاش ست کرد

CP Three-State

بیت کنترلی CPما اگر ۱باشه خروجی ما سه حالت میشه اگر ۰ باشه نرمال میشه

INITIALIZATION LATCH

موقعی که دوبیت کنرلی ما ۱ باشد فعال میشود C2و C1موقعی که دراین وضعیت هستم یک پالس تنظیم مجدد داخلی اظافی به RوAوBاعمال شود شمارنده ها این پالس تضمین میکنند که شمارنده Aو Bدر نقطه بار قرار داده شده باشند هنگامی که داده شمارندهAوBقفل میشود ودستگاه شروع به کار میکند در فاز تراز نزدیک تر

اگر لچ ما در حالت پاور دان لاشد پینCEوPDB1ما های باشندPDB2لو باشد پالس داخلی باعث تریگر شدن POWER_DOWNمیشود مقایسه کننده مرجع وبافر ورودی تحت تاثیر

پالس تنظیم مجدد داخلی قرار نمیگیرد وبنابراین هنگام از سرگیری شمارش پتراز فاز نزدیک حفظ میشود

هنگامی که اولین داده شمارنده AB پس از مقداردهی اولیه قفل می شود، پالس تنظیم مجدد داخلی دوباره فعال می شود

.با این حال، پی در پیAB بارهای شمارنده پس از این، پالس تنظیم مجدد داخلی را راه اندازی نمی کند

برنامه نویسی دستگاه پس از روشن شدن اولیه
پس از روشن کردن اولیه دستگاه، سه راه وجود دارد دستگاه را برنامه ریزی کنید

Initialization Latch Method

۱وتاژ را اعمال کنیم

۲برای اینکه بخوایم لچ Initialization انتخاب بکینم دوبیت کنترلی رو که بیت های LSBما میشند۱۱میکنیم وبیت پراگرام که همانFاست رو صفر میکنیم

۳برای اینکه از FUNCTIONلچ استفاذه کنیم دوبیت کنترلی رو که بیت های LSB ما میشند۱۰میکنیم وبیت پراگرام که همانFاست رو صفر میکنیم

۴ سپس Rمونو دو بیتی LSBرا ۰۰ میکنیم

۵سپس AوBمونو دوبیت LSBرا۰۱میکنیم

۶ هنگامی که لچ Initialization بارگذاری می شود، موارد زیر را انجام دهید

رخ می دهد:

الف: محتویات لچFUNCTIONبارگیری میشود

ب:پالس داخلی ریست میشود شمارنده هایABوRوTIM OUTرو ریست میکنه وشرایط سه حالت و شرایط بارگذاری پمپ جریان توجه باید داشته باشیم

ث: لچ FUNCTIONاولین داده شمارنده هایAوBرا word همان پالس ریست داخلی را فعال می کند. یک مقدار دهی دیگر میکند اگر متوالیA و Bبارهای پالس تنظیم مجدد بارگذاری نمیکنند

CE Pin Method

۱ولتاز را اعمال میکنیم

۲CEرالو میکنیم تا دستگتاه خاموش شود یک POWER_DOWNاسترکن وبلافاصله اتفاق می افتد

۳لچ FUNCTIONرا پروگرم میکنیم (10)

۴ لچ شمارنده Rرافعال میکنیم (00)

5لچ شمارنده ABرافعال میکنیم (01)

۶ CEرالو میکنیم تا دستگتاه خاموش شود یک POWER_DOWNشمارنده AوBوRرا در تراز نزدیک تر قرار میگرد

توجه باید کرد وقتیCEبه های میره 1usطول میکشد برای اینکه مقایسه کننده ها وبافرهای وروی ما پایدار بشند تا کارشون از سر بگیرند

Counter Reset Method

۱,ولتاژ را اعمال میکنیم

۲لچfunctionرافعال میکنیم و fرا یک میکنیم تا شمارنده های Rفعال شود

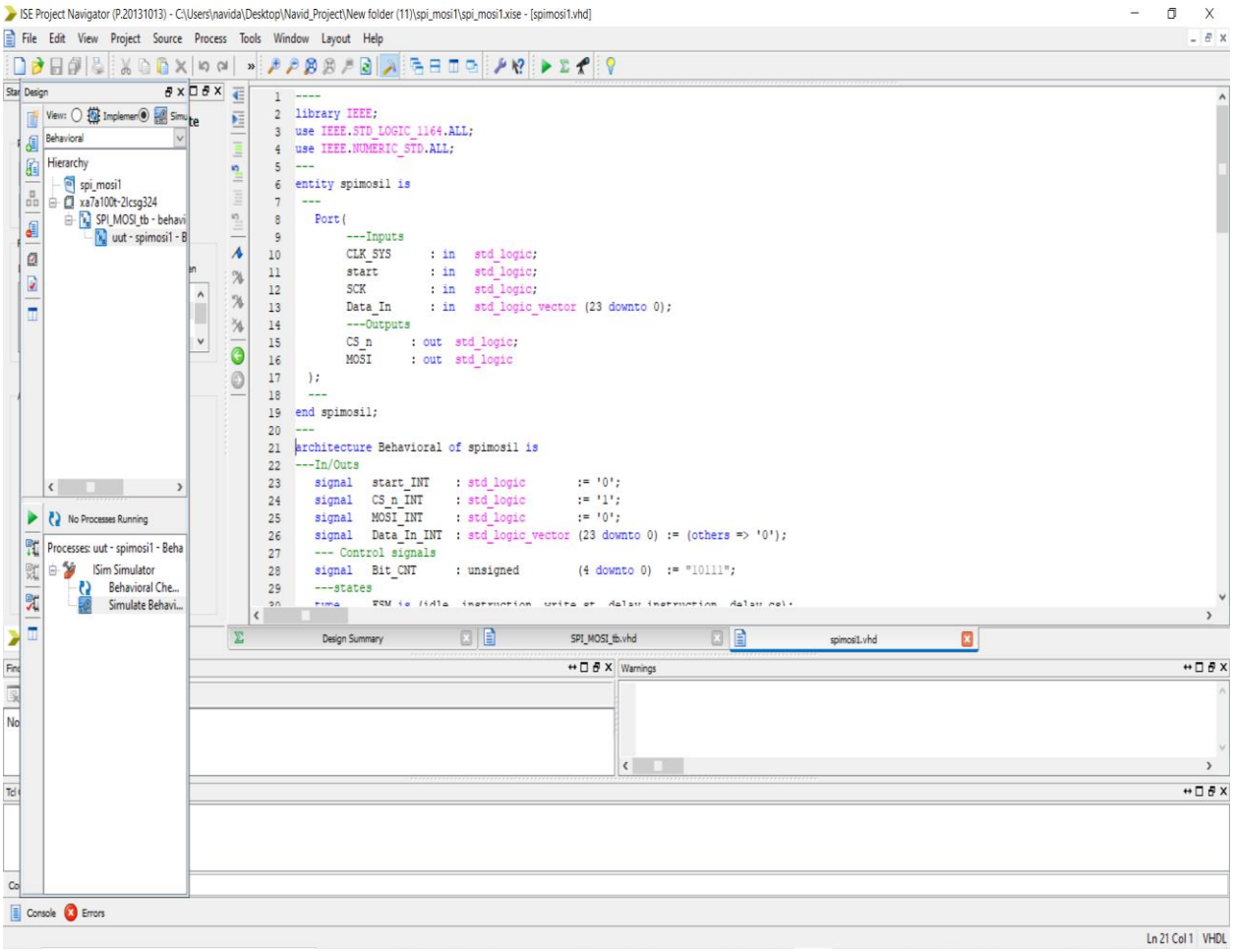
۳لچ شمارندهRبا دوتا بیت LSB (00)فعال میکنیم

۴لچ شمارندهAوBرافعال میکنیم با دوبیتLSB(01)

5لچfunctionرافعال میکنیم و f را ۰ میکنیم اینکار تنظیم دوباره شمارنده غیر فعال میکند

این ها توضیحات دیتا شیت بودن

حالا به بررسی کد مون میپردازیم ابتدا کد سنتزمون

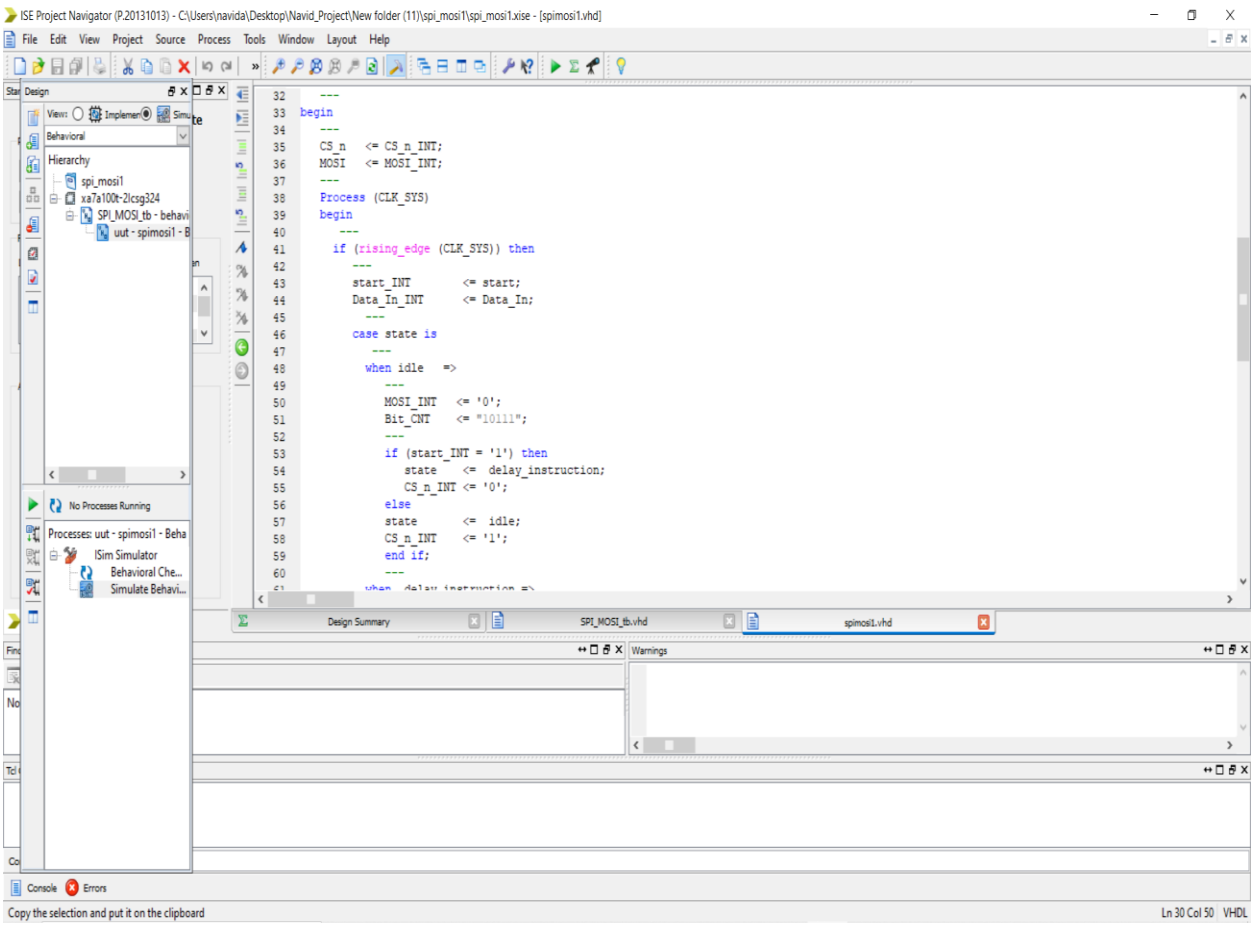


ابتدا سه تالایبراری تعریف کردیم که لایبری سوم برای SIGNEDو UNSIGNEDسپس entityکه موجودیت کد تمام ورودی خروجی سیستم را داخلش دادیم وهمرو تک بیتی قرار میدیم قسمت CLK_SYSکلاک سیستمون و startمیگی ورودی شروع کنیم SCKراخودمون تعریف که تویه تست بنچ مون تعریف کنیم n_ CSوMOSIخروجی هامونن .

سپس واردarchitectureرامون تعریف میکنیم تمام پین ورودی خروجی را رجیستر میکنیم یک INTمیزاریم برای که نشان بدیم داخلی وهمچنینn_ برای اکتیو لو استفاده میکنیم کمک میکنه کوتاه ترین مسیرو انتخاب کنیم .

سپس کنترل سیگنالمونو تعریف میکنیم بااستفاده از CNT _ bitم برا ی بیت سلکت میایم دیتا مون با بیت سلکت میایم روی MOSI مینویسیم واینجا به علت ۲۴ بیتی بودن میایم یک کانتر ۵ بیتی می کنیم که تا ۲۳ اینابشماردومن از۲۴ مینویسم چون دیتا شیت من MSB میشمارد وتایپ ان رو unsignedمیکنیم ومن دیتا روبه صورت ورودی تعریف کردم ودر تست بنچ بهش زماندهی کردم وسپس یه تایپ تعریف کردیم که ابتدا کلمه تایپ رو مینویسیم وبعد از انFSMوداخلش یه سری چیز میزاریم که شاملش بشن ما داخلش instruction _ delayو و delay _ CS و... رو گذاشتیم کدهای ما سنکرون بالابه بالارونده میبینیم اگر این دوتارونزاریم یک بیت ما از دست میرفت سپس یه سیگنال تعریف میکنیم که سیگنال ما اسمش state

میزاریم ومقدار اولیش رو idleمیزاریم اگر نمیزاشتیم خودش مقدار اولیه باز همون انتخاب میزاریم بخاطر اطمینان idleمیزاریم

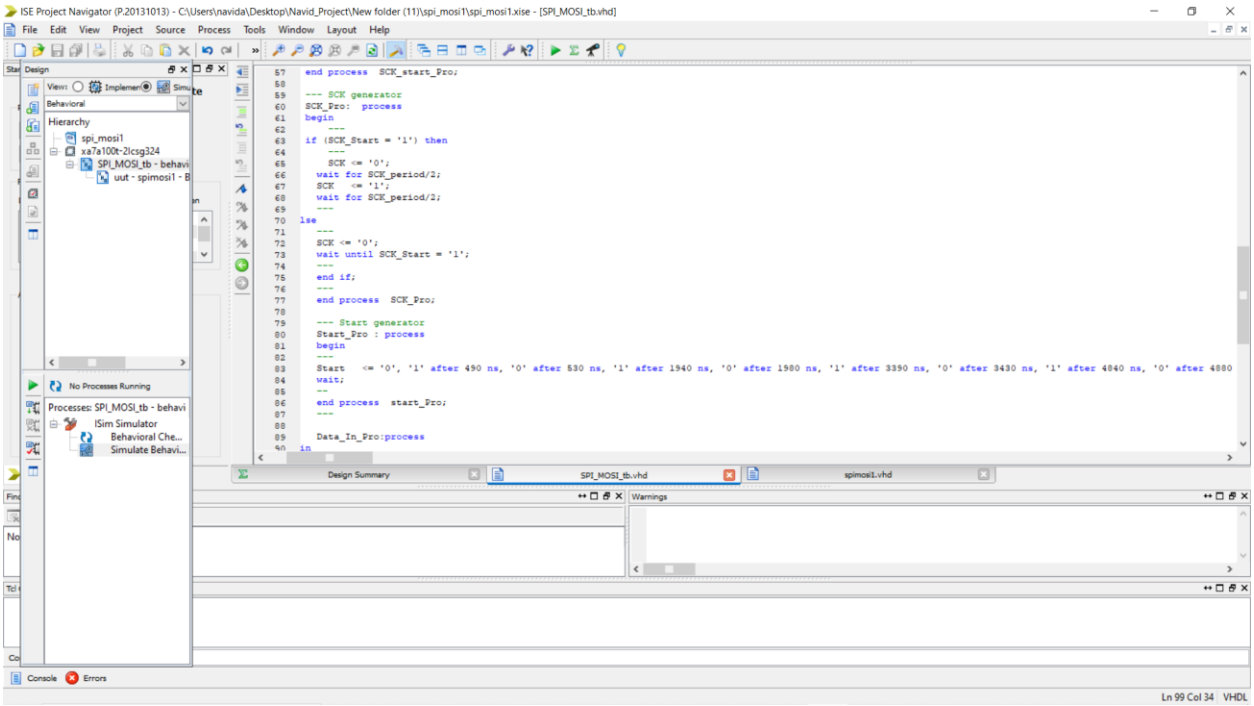


بعد begin ودر خط ۳۵و۳۶سی‌گنال داخلی رو اوردی‌م ری‌خت تو پرت خارجی هر چی که خارج از پراسس باشه به صورت موازی عمل می‌کند وداخل پراسس به صورت سری‌الی ای‌ن دوتا رو خارج از پراسس می‌زاری‌م بخاطر ای‌نکه درجا ری‌خته شود.

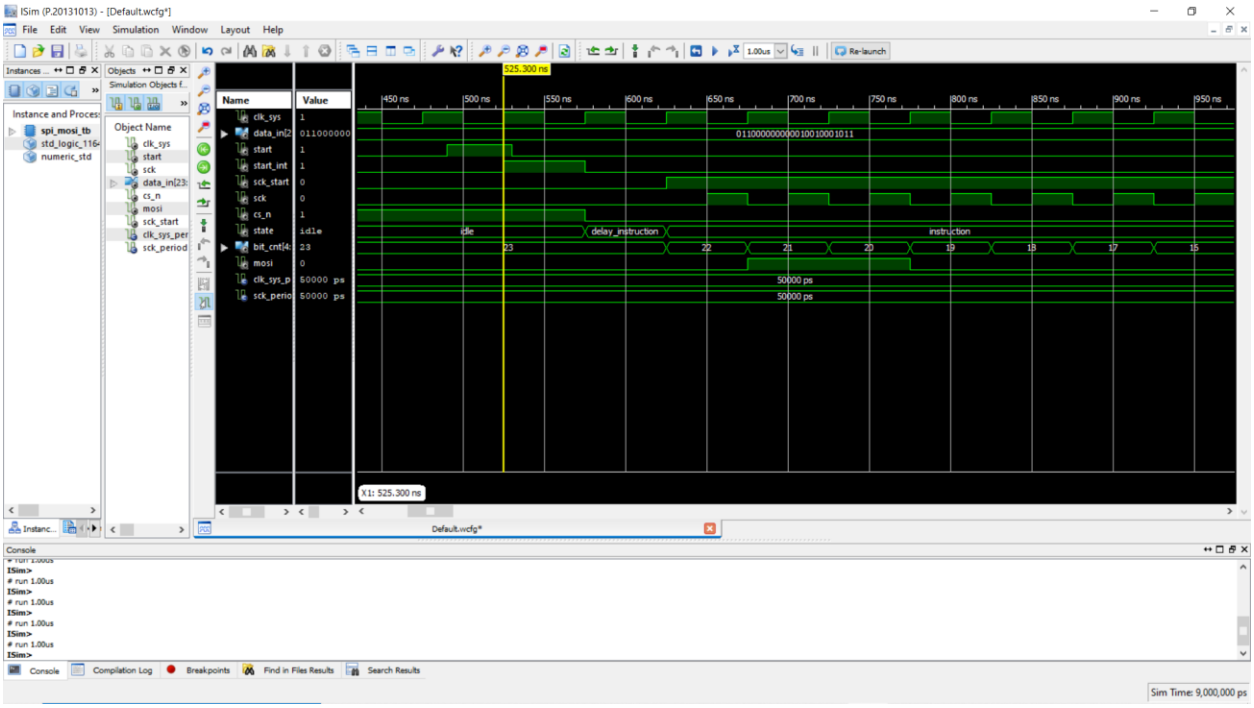
حالا در خط ۳۸ وارد processمی‌شی‌م که تمام کدما داخل ای‌ن انجام می‌شود بالبه بالارونده سی‌ستم که که همان کلاک دی‌تاشی‌تمون ی‌ک اختلاف فاز۱۸۰ درجه باکلاک سی‌ستم داره می‌اد روی لبه بالارونده کلاک اطلاعات رو برمی‌ده

خط ۴۱ شرطifما بالبه بالارونده ما کار می‌کند ای‌ن سی‌گنال داخلی ورودی برزی‌م داخل ای‌نا

خط۴۲و۴۳ می‌ای‌م ورودی‌ا سری‌ع می‌رزی‌م داخلی دی‌گه باسی‌گنال های داخلی کار می‌کنی‌م



در خط ۸۳ تست بنچ امدیم در۴۹۰ثانیه ۱اش کردی وبا مراجعه به شبیه سازی میبینم درکلاک بالا رونده ی ما۱میشود وشکلش پاین نشان میدهیم



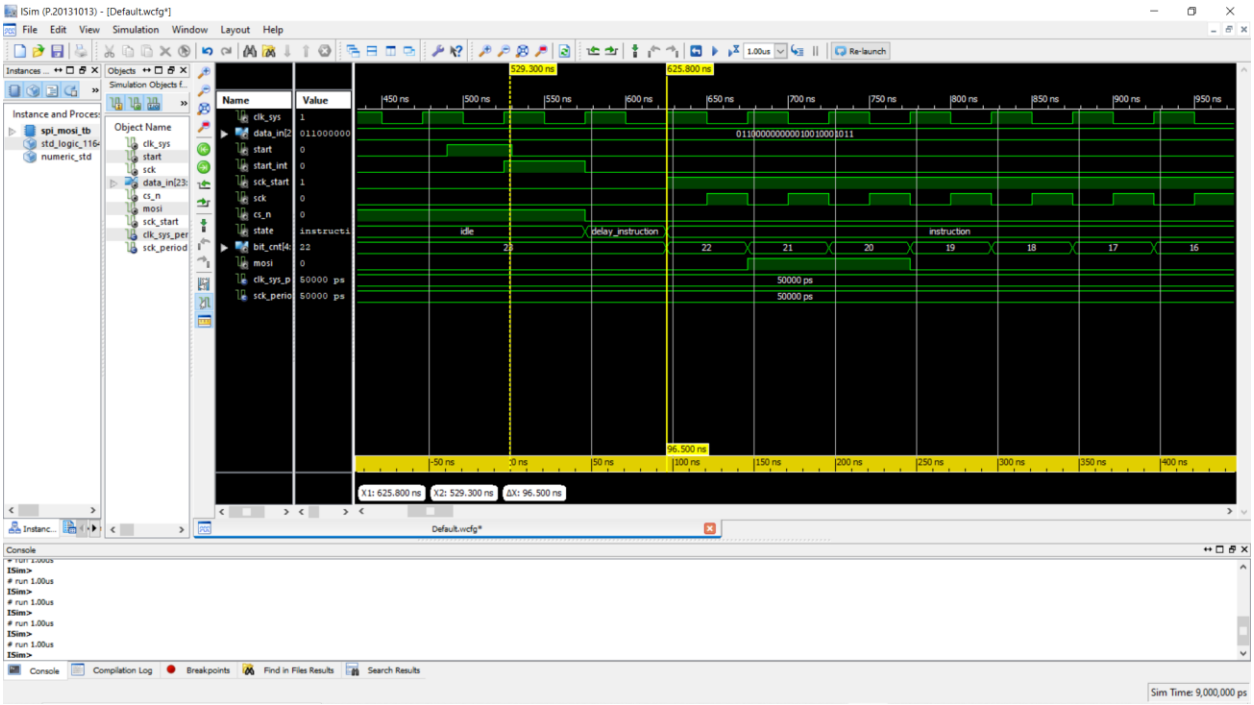
سپس وارد داخل caseمیشیم که به صورت موازی انجام میدیم بهتر از کدهای سریالی استفاده نکنیم چون باعث میشه کاهش سرعت میشه همه یifهای ماباید elseداشته باشندوهمه یسیگنال های ما که توی ifهست باید داخلelseماهم باشد وچیزای که مقدارشون ثابت خارج ازifمیزاریم .

سپس سیگنال های که به ifربطی نداره خارج از ifنوشتیم

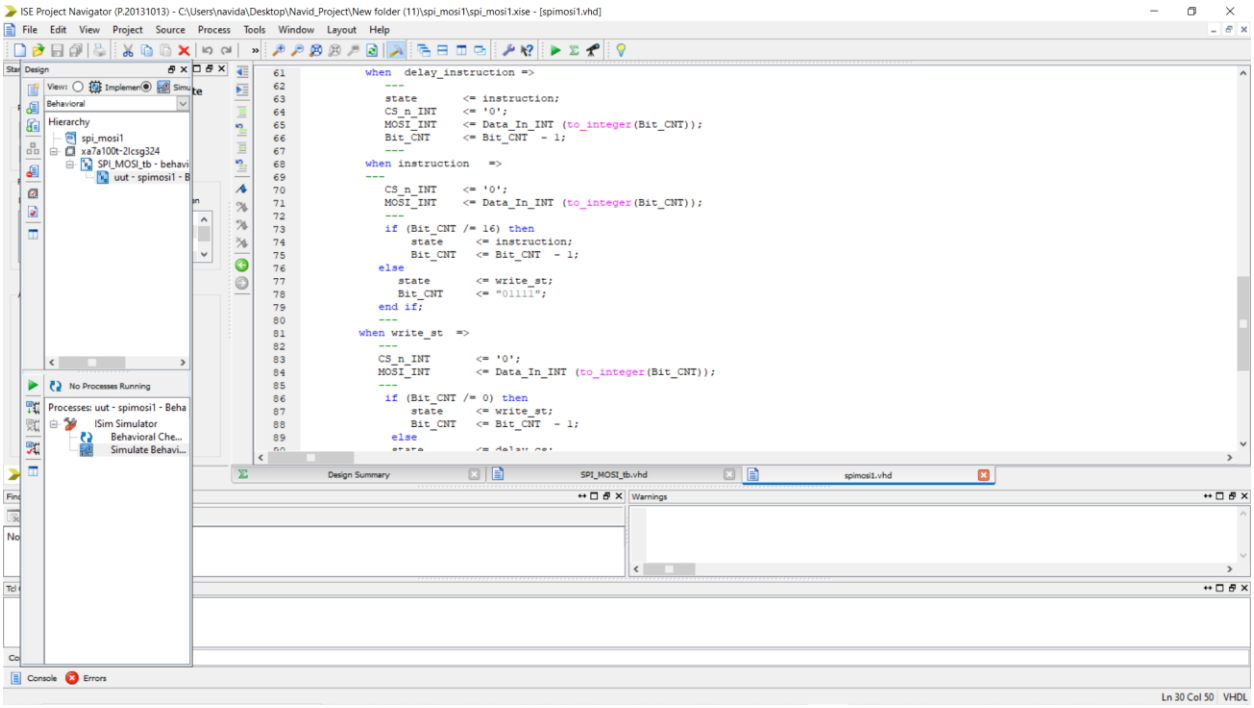
همه ی سیگنال داخل ifها مقدار دهی کنیم

خط۵۷وارد idleمیشیم اینstateبیکارتوی این جا قبل ترش start شده start۱شده ماتو idleهستیم تولبهی بالاروندهی بدی میریم به یک stateدیگه وارد stateبعدی میشیم

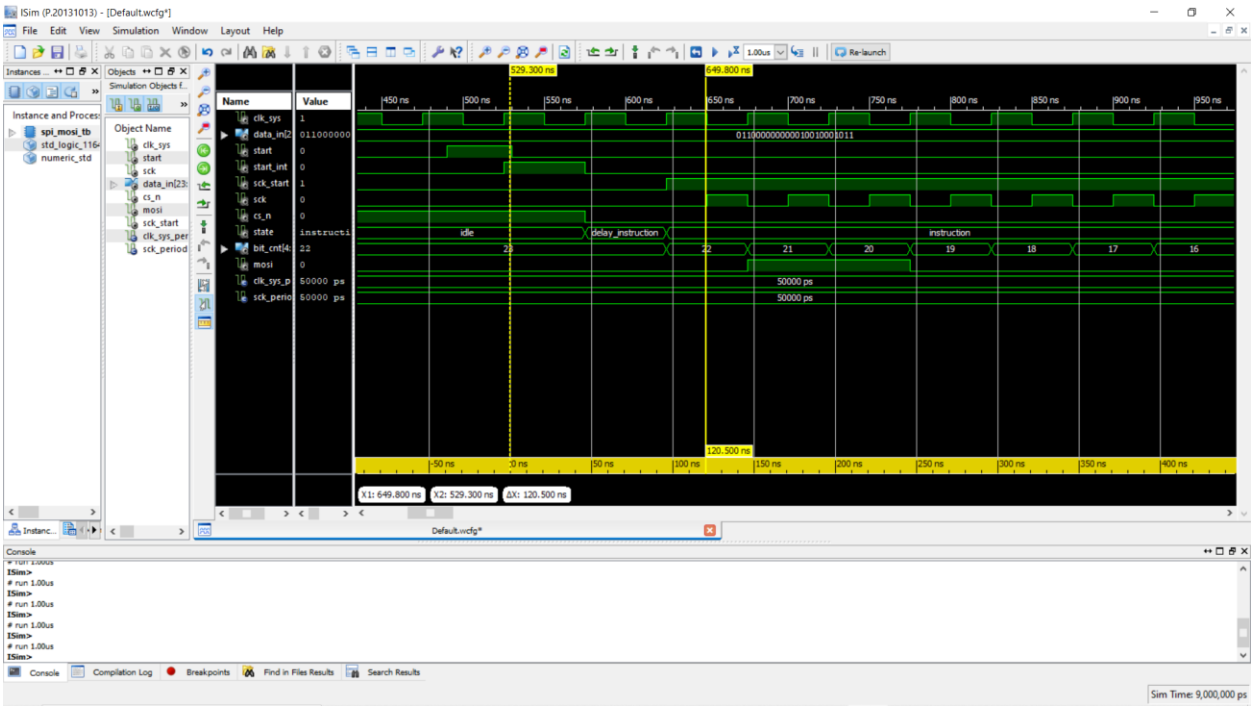
که state delay _ instructionما میشویم باید اولچیپ سلکت صفر یه پریود زمانی بگذره سپس کلاک مون یک یشه داخل تست بنچ اینsckروتعریف میکنیم بخاطر این کلاک زدن باعث مصرف توان میشود



بمون داخل idle اگر استارت ۰ اگر استارت ۱بروی استیت دیلی وcsصفرکن تویه کلاک بعدی cs صفر میشه



دراین جاdelay _ instruction داریم اولین بیت رو توی لبه دیلی میریزیم تو لبه ی بالارونده بعدی میبینیم بخاطراینکه دیتا از دست نره لبه بالارنده ی بعدی صبرمیکنیم تا دیتارو ببینیم تا دیتا از دست نره توی لبه یبالارونده یبعدی همون ۲۲که در اصل بیت۲۳ما است اولین بیت ستیت بعدی در اصل اخرین بی استیت قبلی



To _ integerدر خط ۸۴استفاده میکنیم برای تبدیل تایپ اسفاده میکنیم

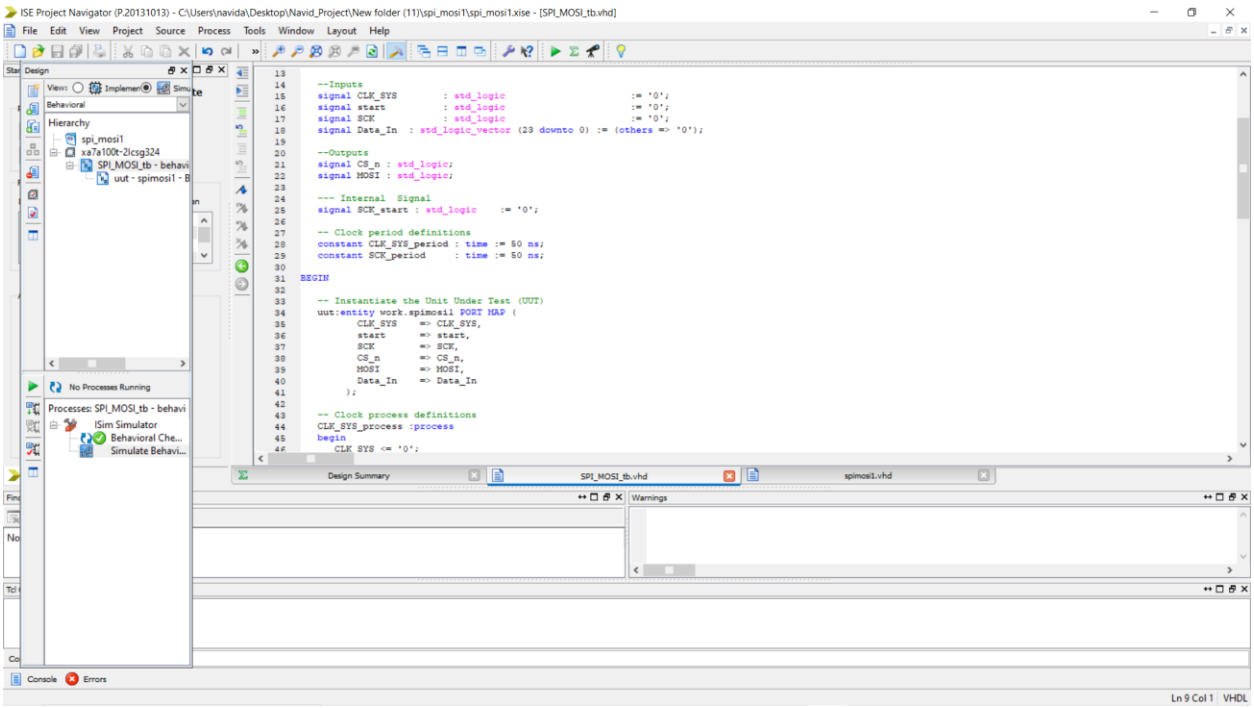
درخط۷۳تا ۷۵ نوشتیم اگر بیت کانتمون ۱۶ نبود هی یه دونه کم کن تا۱۶رومیریزیم

اگر بیت کانت ۱۶ بود استیت را بیا عوض کن وبرو داخل رایت وبیت کانت بره رو ۱۵ رایت رو میریزیم سپس تهش صفرمیشه اگر صفرنشد بیت کانت ۱دونه۱ کم کن

وقتی صفر شد دوباره شمارش شروع کن یک دیلی میزاریم که چیپ سلکتمون صفربشه

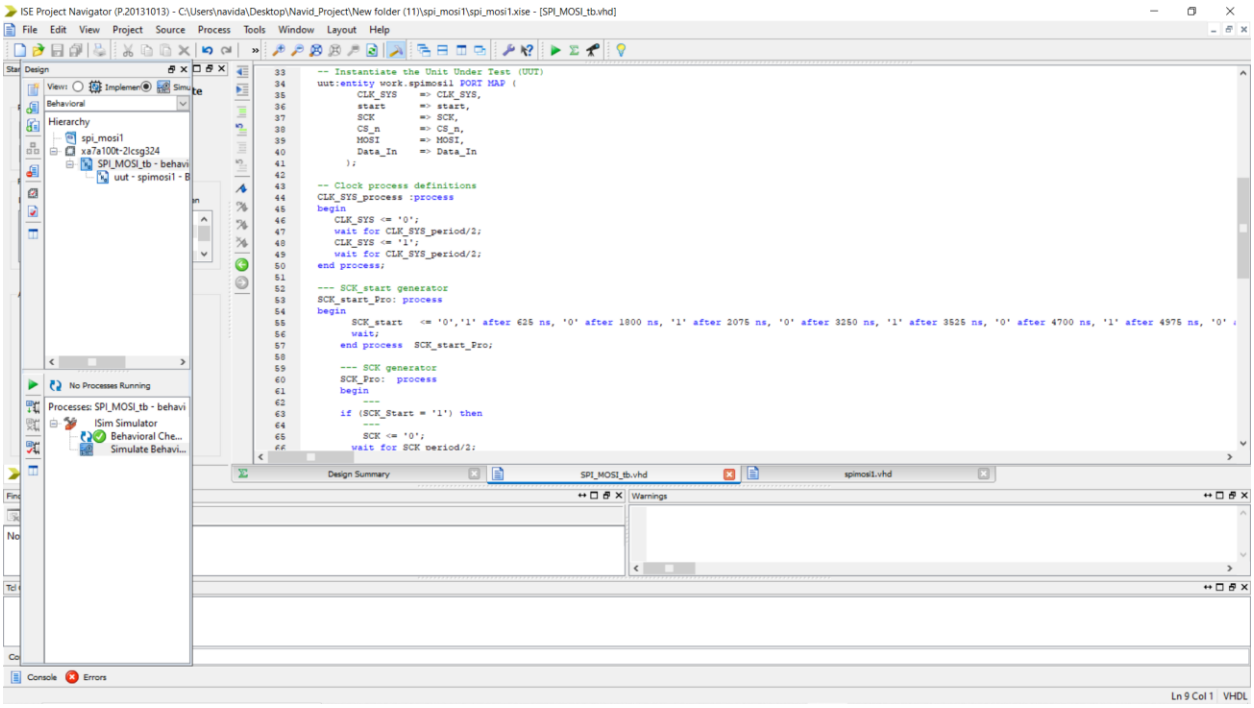
واستیتبرو توidleچیپ سلکت صفرشه ودوباره بیت کانت از عدد۲۴بشمرد دوباره میریریم استیت idleتا کارها انجام بشود

سپس به تست بنچ ان میپردازیم



میاد براساس کدامون میاد تست بنچ خودش سیگنال تولید میکند تا بتونیم مقدار دهی کنیم

کلاک پراید میاد خود تست بنچ تولید میکنه که کانستنت از تایپ تایم که فرکانس کلاک مااست که برای من فرکانسش ۲۰ مگاهرتز که 50nsتعریف میکنیم که هم کلاک و اس کلاک رو یک زمان قرار میدیم



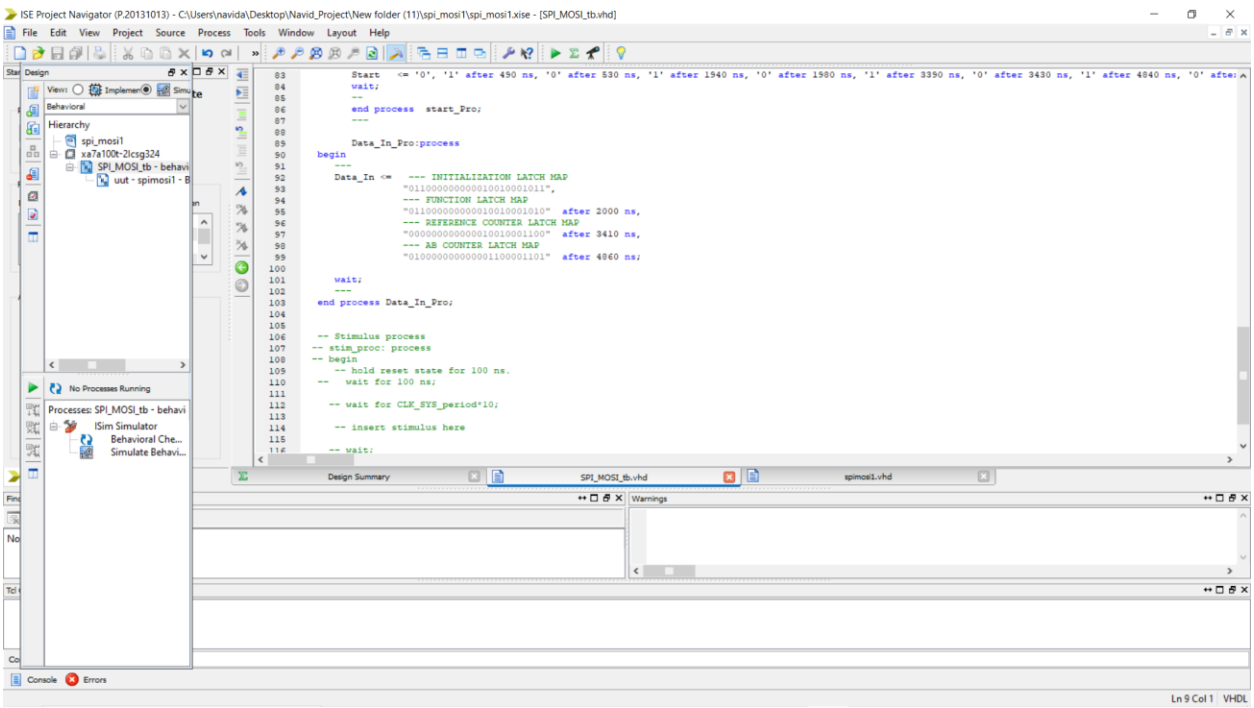
یک entity workمیزاریم تا پرت مپ بکنیم

سیگنال سمت چپ میشه کد اصلی سمت سیگنال که داخل تست بنچ

درنهایت پراسس تولید sclock وstart تعریف میکنیم

در خط۵۴ گفتیم اگر sclock _ start یک بود بیاsck صفرکن به اندازه یک نصف پریودصبرکن دوباره۱شو واین ادامه پیداکنه در غیر این صورت sckصفر وصبرکن تا

Sck_startیک بشود



خوب در اینجا میرویم سراغ data _in

خوب ابتدا همانگونه که در داخل بخش دیتاشیتمان توضیح دادیم برای این fpgaسه نوع روش راه اندازی داریم که من از روش اول استفاده میکنم که پاین میشه اینجا یه بار دیگر توضیح میدم

Initialization Latch Method

۱ولتاژ vdd را اعمال میکنیم

۲برای اینکه بخوایم لچ Initialization انتخاب بکینم دوبیت کنترلی رو که بیت های LSBما میشند۱۱میکنیم وبیت پراگرام که همانFاست رو صفر میکنیم

۳برای اینکه از FUNCTIONلچ استفاده کنیم دوبیت کنترلی رو که بیت های LSB ما میشند۱۰میکنیم وبیت پراگرام که همانFاست رو صفر میکنیم

۴ سپس Rمونو دو بیتی LSBرا ۰۰ میکنیم

۵سپس AوBمونو دوبیت LSBرا۰۱میکنیم

۶ هنگامی که لچ Initialization بارگذاری می شود، موارد زیر را انجام دهید

رخ می دهد:

الف: محتویات لچFUNCTIONبارگیری میشود

ب:پالس داخلی ریست میشود شمارنده هایABوRوTIM OUTرو ریست میکنه وشرایط سه حالت و شرایط بارگذاری پمپ جریان توجه باید داشته باشیم

ث: لچ FUNCTIONاولین داده شمارنده هایAوBرا word همان پالس ریست داخلی را فعال می کند. یک مقدار دهی دیگر میکند اگر متوالیA و Bبارهای پالس تنظیم مجدد بارگذاری نمیکنند

پس به ترتیب در جداول کد میزاریم

INITIALIZATION LATCH MAP

PRESCALER VALUE		POWER-DOWN 2	CURRENT SETTING 2			CURRENT SETTING 1			TIMER COUNTER CONTROL				FASTLOCK MODE	FASTLOCK ENABLE	CP THREE-STATE	PD POLARITY	MUXOUT CONTROL			POWER-DOWN 1	COUNTER RESET	CONTROL BITS	
DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
P2	P1	PD2	CPI6	CPI5	CPI4	CPI3	CPI2	CPI1	TC4	TC3	TC2	TC1	F5	F4	F3	F2	M3	M2	M1	PD1	F1	C2 (1)	C1 (1)

F2	PHASE DETECTOR POLARITY
0	NEGATIVE
1	POSITIVE

F1	COUNTER OPERATION
0	NORMAL
1	R, A, B COUNTERS HELD IN RESET

F3	CHARGE PUMP OUTPUT
0	NORMAL
1	THREE-STATE

F4	F5	FASTLOCK MODE
0	X	FASTLOCK DISABLED
1	0	FASTLOCK MODE 1
1	1	FASTLOCK MODE 2

TC4	TC3	TC2	TC1	TIMEOUT (PFD CYCLES)
0	0	0	0	3
0	0	0	1	7
0	0	1	0	11
0	0	1	1	15
0	1	0	0	19
0	1	0	1	23
0	1	1	0	27
0	1	1	1	31
1	0	0	0	35
1	0	0	1	39
1	0	1	0	43
1	0	1	1	47
1	1	0	0	51
1	1	0	1	55
1	1	1	0	59
1	1	1	1	63

M3	M2	M1	OUTPUT
0	0	0	THREE-STATE OUTPUT
0	0	1	DIGITAL LOCK DETECT (ACTIVE HIGH)
0	1	0	N DIVIDER OUTPUT
0	1	1	DV_{DD}
1	0	0	R DIVIDER OUTPUT
1	0	1	N-CHANNEL OPEN-DRAIN LOCK DETECT
1	1	0	SERIAL DATA OUTPUT
1	1	1	DGND

CPI6	CPI5	CPI4	I_{CP} (mA)		
CPI3	CPI2	CPI1	3kΩ	5.1kΩ	11kΩ
0	0	0	1.06	0.625	0.289
0	0	1	2.12	1.25	0.580
0	1	0	3.18	1.875	0.870
0	1	1	4.24	2.5	1.160
1	0	0	5.30	3.125	1.450
1	0	1	6.36	3.75	1.730
1	1	0	7.42	4.375	2.020
1	1	1	8.50	5.0	2.320

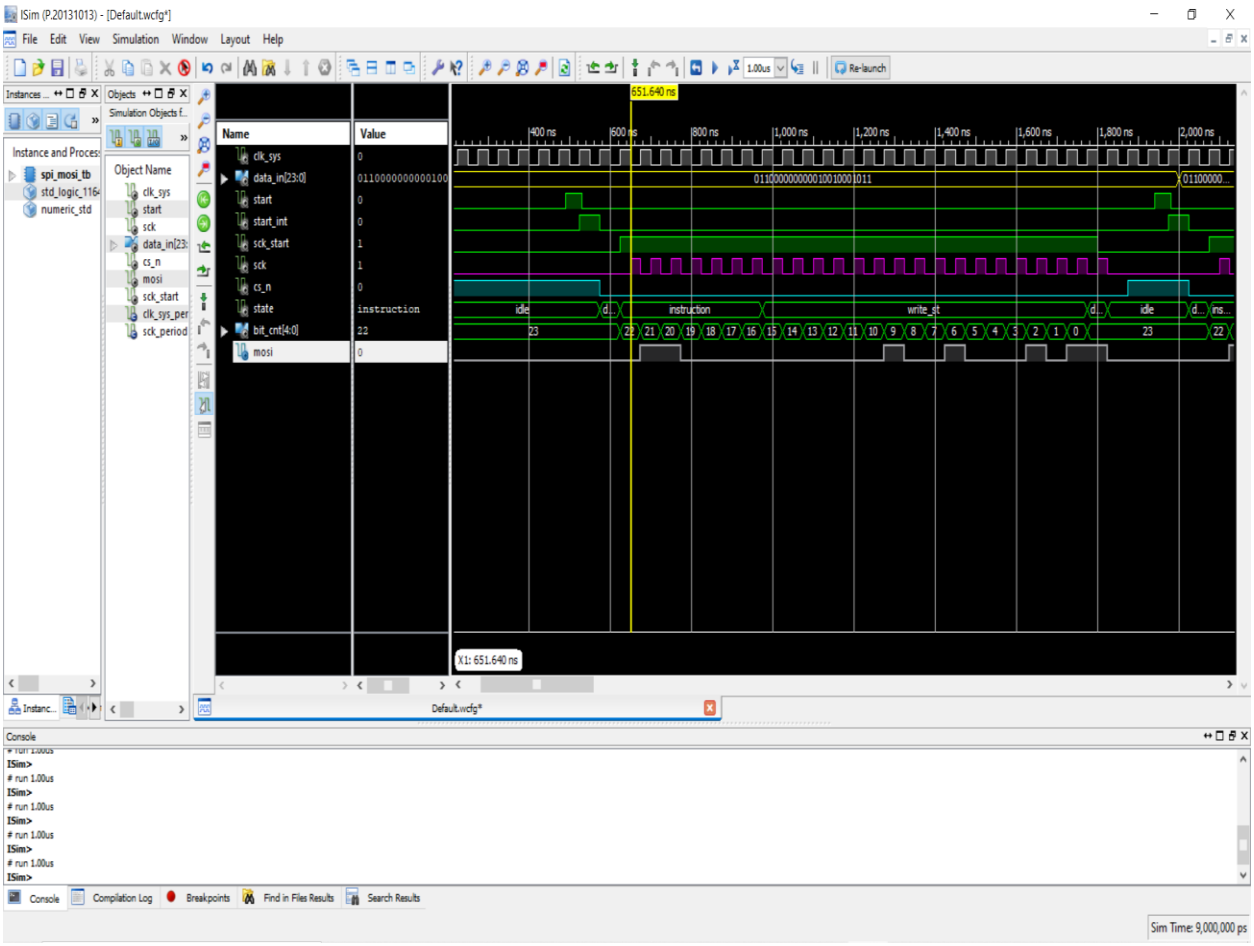
CE PIN	PD2	PD1	MODE
0	X	X	ASYNCHRONOUS POWER-DOWN
1	X	0	NORMAL OPERATION
1	0	1	ASYNCHRONOUS POWER-DOWN
1	1	1	SYNCHRONOUS POWER-DOWN

P2	P1	PRESCALER VALUE
0	0	8/9
0	1	16/17
1	0	32/33

در این قسمت ابتدا باید بیت کنترلی lsbرا۱۱۱کنیم تا ریجسترمون فعال بشود سپس در وضغیت نرمال قرار میدیم صفر میزاریم تاوارد استیت ۳حالت بشه مولتی پلکسرمونوبعد ۱که دروضعیت مثبت قرار بگیره۱۰میزاریم تا وارد فست مود ۱ بشودسپس چرخه فاز فرکانس اشکارساز میزار۳که باید ۳تا

۰بزاریم سپس تنظیم جریان میزاریم ۶تا صفر ودر حالت سنکرون میکنیم با ۱۱ودرنهایت هم باکد ۰۱رو نسبت ۱۶/۱۷تنظیم میکنیم

شکل خروجی را حالا میبینیم



FUNCTION LATCH MAP

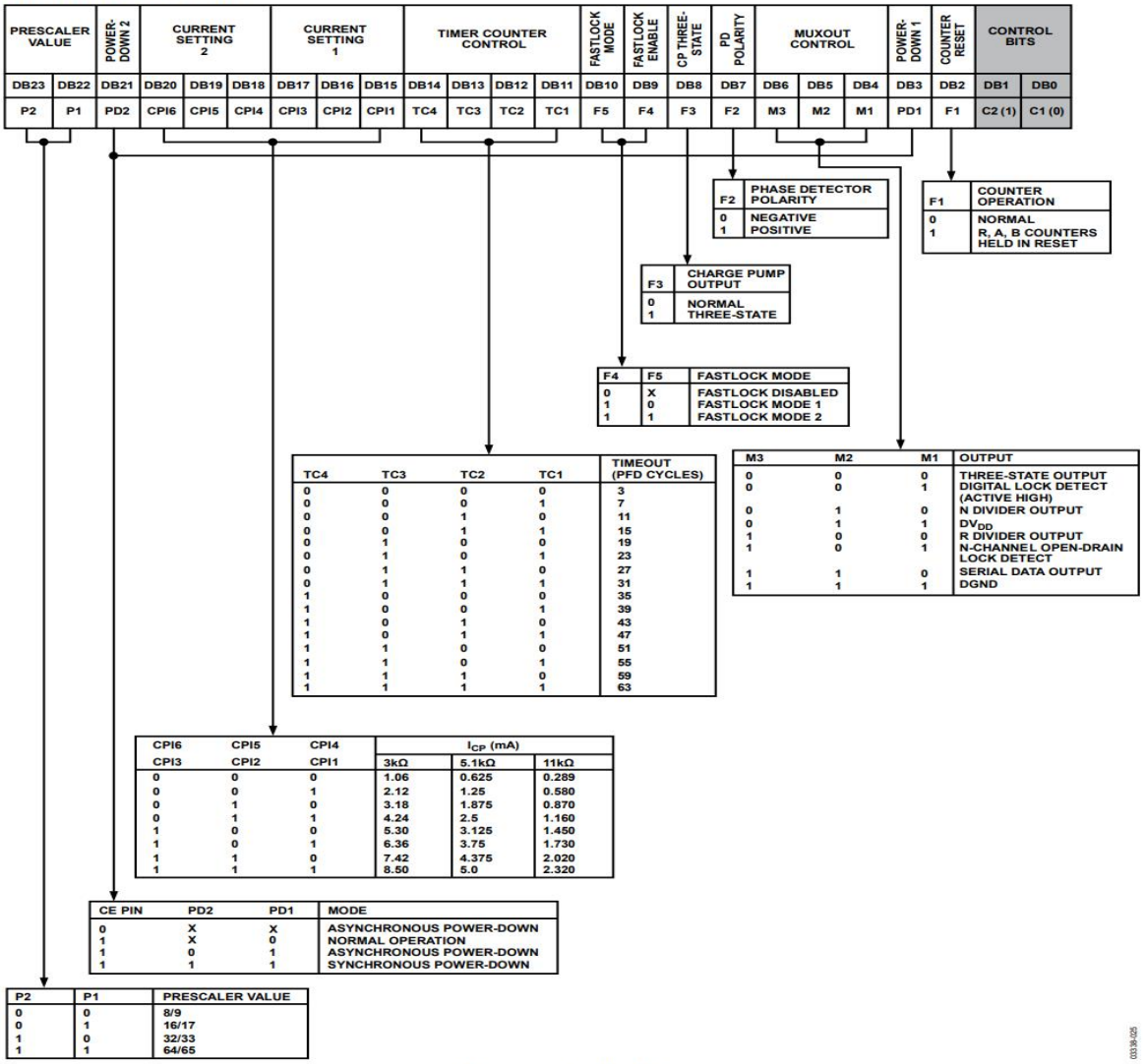
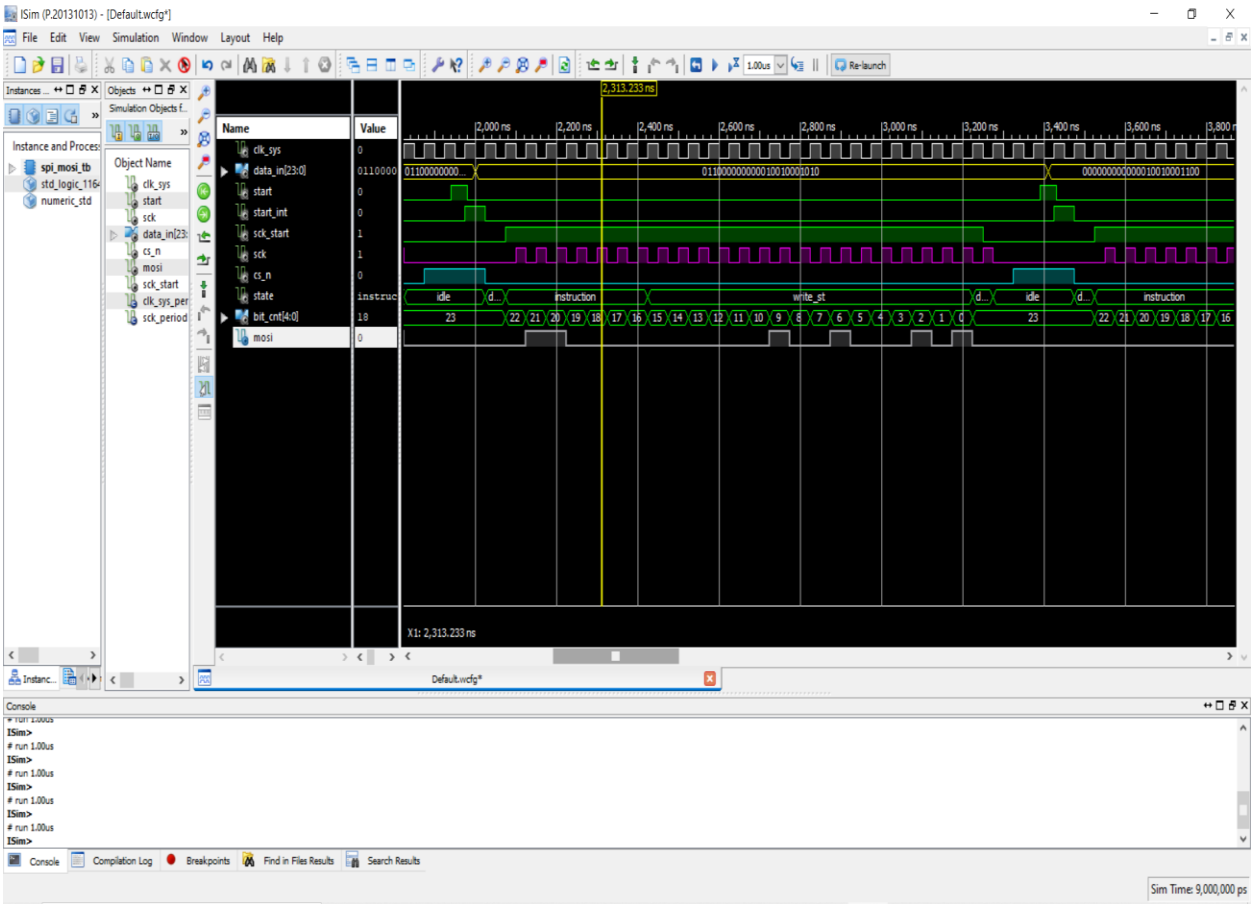


Figure 25. Function Latch Map

در این قسمت ابتدا باید بیت کنترلی lsbرا۱۰کنیم تا ریجسترمون فعال بشود سپس در وضغیت نرمال قرار میدیم صفر میزاریم تاوارد استیت ۳حالت بشه مولتی پلکسرمونوبعد ۱که دروضعیت مثبت قرار بگیره۱۰میزاریم تا وارد فست مود ۱ بشودسپس چرخه فاز فرکانس اشکارساز میزار۳که

باید ۳تا ۰بزاریم سپس تنظیم جریان میزاریم ۶تا صفر ودر حالت سنکرون میکنیم با ۱۱ودرنهایت هم باکد ۰۱رو نسبت ۱۶/۱۷تنظیم میکنیم شکل خروجی را حالا میبینیم



REFERENCE COUNTER LATCH MAP

RESERVED			LOCK DETECT PRECISION	TEST MODE BITS		ANTI-BACKLASH WIDTH		14-BIT REFERENCE COUNTER												CONTROL BITS	
DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
X	0	0	LDP	T2	T1	ABP2	ABP1	R14	R13	R12	R11	R10	R9	R8	R7	R6	R5	R4	R3	R2	R1	C2 (0)	C1 (0)

X = DON'T CARE

R14	R13	R12	.....	R3	R2	R1	DIVIDE RATIO
0	0	0	.....	0	0	1	1
0	0	0	.....	0	1	0	2
0	0	0	.....	0	1	1	3
0	0	0	.....	1	0	0	4
.	.	.	.....	.	.	.	.
.	.	.	.....	.	.	.	.
.	.	.	.....	.	.	.	.
1	1	1	.....	1	0	0	16380
1	1	1	.....	1	0	1	16381
1	1	1	.....	1	1	0	16382
1	1	1	.....	1	1	1	16383

ABP2	ABP1	ANTIBACKLASH PULSE WIDTH
0	0	2.9ns
0	1	1.3ns TEST MODE ONLY. DO NOT USE
1	0	6.0ns
1	1	2.9ns

TEST MODE BITS SHOULD BE SET TO 00 FOR NORMAL OPERATION.

LDP	OPERATION
0	THREE CONSECUTIVE CYCLES OF PHASE DELAY LESS THAN 15ns MUST OCCUR BEFORE LOCK DETECT IS SET.
1	FIVE CONSECUTIVE CYCLES OF PHASE DELAY LESS THAN 15ns MUST OCCUR BEFORE LOCK DETECT IS SET.

BOTH OF THESE BITS MUST BE SET TO 0 FOR NORMAL OPERATION.

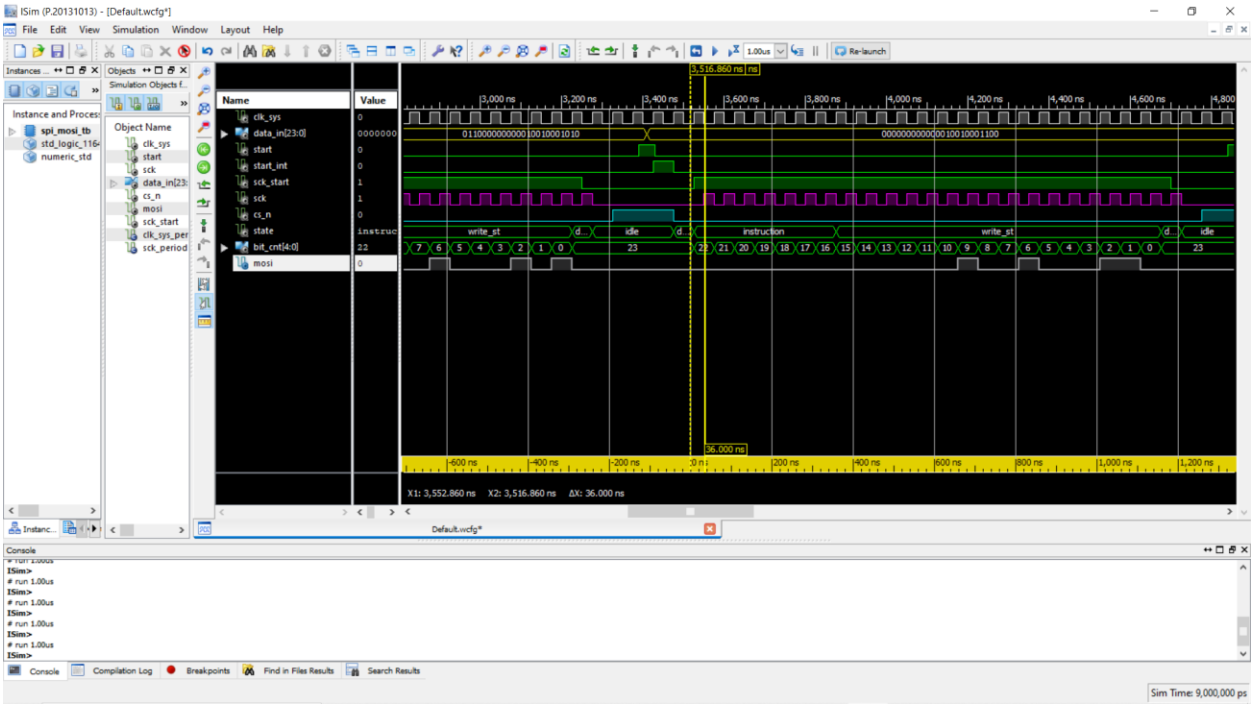
03338-023

Figure 23. Reference Counter Latch Map

ابتدا۲بیت lsbرا۰۰میکنیم تا انتخاب شودسپس فرکانس کلاک را تقسیم بر۳ میکنیم وعرض پالس ضد پس زنی رو با۰۰ روی 2.9nsتنظیم میکنیم پس کد نهایی ما

۰۰۰۰۰۰۰۰۰۰۰۰۰۰۰۰۰۰۰۰۱۱۰۰

حالا شکل خروجی را میبینیم



AB COUNTER LATCH MAP

RESERVED		CP GAIN	13-BIT B COUNTER													6-BIT A COUNTER						CONTROL BITS	
DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
X	X	G1	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	A6	A5	A4	A3	A2	A1	C2 (0)	C1 (1)

X = DON'T CARE

A6	A5	.....	A2	A1	A COUNTER DIVIDE RATIO
0	0	.....	0	0	0
0	0	.....	0	1	1
0	0	.....	1	0	2
0	0	.....	1	1	3
.	.	.....	.	.	.
.	.	.....	.	.	.
.	.	.....	.	.	.
1	1	.....	0	0	60
1	1	.....	0	1	61
1	1	.....	1	0	62
1	1	.....	1	1	63

B13	B12	B11	.....	B3	B2	B1	B COUNTER DIVIDE RATIO
0	0	0	.....	0	0	0	NOT ALLOWED
0	0	0	.....	0	0	1	NOT ALLOWED
0	0	0	.....	0	1	0	NOT ALLOWED
0	0	0	.....	0	1	1	3
.	.	.	.....	.	.	.	.
.	.	.	.....	.	.	.	.
.	.	.	.....	.	.	.	.
1	1	1	.....	1	0	0	8188
1	1	1	.....	1	0	1	8189
1	1	1	.....	1	1	0	8190
1	1	1	.....	1	1	1	8191

F4 (FUNCTION LATCH) FASTLOCK ENABLE	CP GAIN	OPERATION
0	0	CHARGE PUMP CURRENT SETTING 1 IS PERMANENTLY USED.
0	1	CHARGE PUMP CURRENT SETTING 2 IS PERMANENTLY USED.
1	0	CHARGE PUMP CURRENT SETTING 1 IS USED.
1	1	CHARGE PUMP CURRENT IS SWITCHED TO SETTING 2. THE TIME SPENT IN SETTING 2 IS DEPENDENT ON WHICH FASTLOCK MODE IS USED. SEE FUNCTION LATCH DESCRIPTION.

N = BP + A, P IS PRESCALER VALUE SET IN THE FUNCTION LATCH. B MUST BE GREATER THAN OR EQUAL TO A. FOR CONTINUOUSLY ADJACENT VALUES OF (N × F_{REF}), AT THE OUTPUT, N_{MIN} IS (P^2 – P).

THESE BITS ARE NOT USED BY THE DEVICE AND ARE DON'T CARE BITS.

03B624

Figure 24. AB Counter Latch Map

شمارندهA,Bرا ابتدا با دوبیت ۰۱ انتخاب میکنیم ونسبت تقسیم جفتشون رو مزاریم رویه ۳و۱میزاریم تا باتوجه به دستورات قبلی شارژ پمپ ومیاریم روی ۱تا بتونه بین جریان ستینگ سوییچ کنه حالا شکلش خذوجی را میبینیم