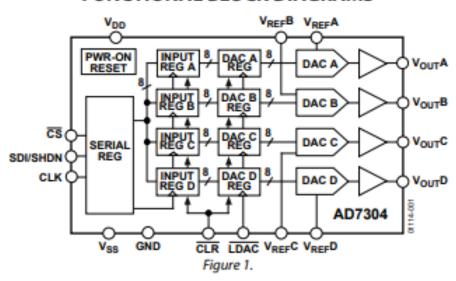


# **VHDL**

گزارش پروژه : ماژول AD7304/AD7305

دانشجو: محمد مهدى مدرس خيابانى 99611918 این ما رول یک مبدل دیجیتال به آنالوگ 8 بیتی از شرکت آنلوگ دیوایس است که دارای چهار خروجی آنالوگ می باشد نحوه عملکرد ما رول به این صورت است که ما باید با استفاده از رابط سریال 8 سیم 8 دیتا را به صورت دیجیتال به ما رول تحویل دهیم و کانال خروجی را مشخص کنیم و سپس دیتای 8 آنالوگ را دریافت کنیم بلوک دیاگرام کلی ما رول به صورت زیر است :

#### FUNCTIONAL BLOCK DIAGRAMS



همان طور که در شکل بالا مشخص است سه خط CLK,CS,SDI برای ارتباط سریال است و ما دیتای دیجیتال را با استفاده از این سه خط به ماژول تحویل می دهیم.چهار خروجی آنالوگ در شکل بالا مشخص شده است که با نام های VOUTA,VOUTB,VOUTC,VOUTD

دیتا وارد رجیستر سریالا شده و با استفاده از مالتی پلکسر به یکی از ریجیستر های خروجی منتقل می شود. هر کدام از رجیستر های خروجی با نام های INPUT REG A و ...... مشخص شده است که هر کدام برای یک خروجی است و سپس دیتای این رجیستر ها به واحد دیجیتال به آنالوگ (DAC)مربوطه تحویل داده می شود تا عملیات آنالوگ سازی اجرا شود.

## CS: chip select

این خط زمانی که صفر باشد دیتا ورودی در داخل رجیستر قرار میگیرد و و اگر یک باشد دیتا ترتیب اثر نخواهد داشت و عملیاتی صورت نخواهد گرفت.

#### **CLK:CLOCK**

در رابط های سریال برای عملیات سنکرون سازی از کلاک استفاده می شود. سوال اصلی اینجاست که مقدار این کلاک چقدر باید باشد که با مراجعه به جدول و شکل زیر می توانیم مقدار آن را مشخص کنیم:



Table 2.

Parameter	Symbol	3 V ± 10%	5 V ± 10%	±5 V ± 10%	Unit
INTERFACE TIMING SPECIFICATIONS <sup>1, 2</sup>					
AD7304 Only					
Clock Width High	t <sub>сн</sub>	70	55	55	ns min
Clock Width Low	t <sub>CL</sub>	70	55	55	ns min
Data Setup	t <sub>DS</sub>	50	40	40	ns min
Data Hold	t <sub>DH</sub>	30	20	20	ns min
Load Pulse Width	t <sub>LDW</sub>	70	60	60	ns min
Load Setup	t <sub>LD1</sub>	40	30	30	ns min
Load Hold	t <sub>LD2</sub>	40	30	30	ns min
Clear Pulse Width	t <sub>CLWR</sub>	60	60	60	ns min
Select	t <sub>CSS</sub>	30	20	20	ns min
Deselect	t <sub>CSH</sub>	60	40	40	ns min

همان طور که در شکل بالا مشخص شده است مقدار کلاک باید حداقل 140 نانو ثانیه برای ولتاژ 3 ولت باشد که ما در شبیه سازی از کلاک 200نانو ثانیه یا 5 مگا هرتز استفاده کردیم.

SDI: serial data input

این مبدل دیجیتال به آنالوگ 8 بیتی است ولی طول فریم 12 SDI بیت است همان طور که در شکل زیر

Table 5. AD7304 Serial Input Register Data Format, Data is Loaded in MSB-First Format

	MSB B11	B10	B9	B8	B7	B6	B5	B4	В3	B2	B1	LSB B0
AD7304	SAC	SDC	A1	A0	D7	D6	D5	D4	D3	D2	D1	D0

If B11 (SAC), Shutdown All Channels, is set to logic low, all DACs are placed in a power shutdown mode, and all output voltages become high resistance. If B10 (SDC), Shutdown Decoded Channel, is set to logic low, only the DAC decoded by Address Bits A1 and A0 is placed in shutdown mode.

می بینیم 2 بیت ادرس برای انتخاب DAC خروجی و 2 بیت برای خاموش کردن و 8 بیت نیزدیتای اصلی است.

همان طور که در شکل بالا مشاهده می کنیم SAC برای خاموش کردن تمام کانال های خروجی مورد استفاده قرار می گیرد و SDC فقط کانالی که آدرس آن در A1,A0 موجود است را خاموش میکند.

نحوه عملکرد کلی را می توان در شکل زیر نیز مشاهده کرد:

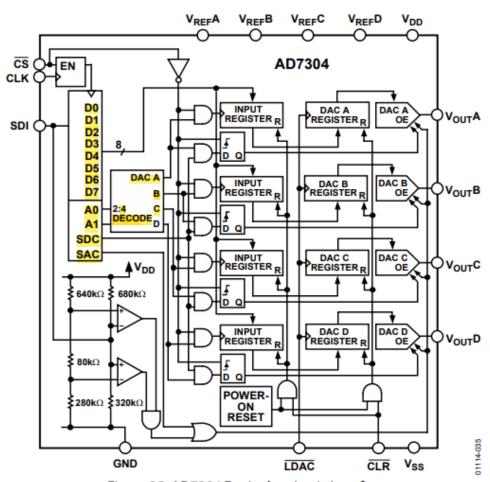
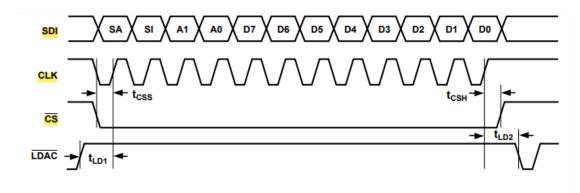


Figure 35. AD7304 Equivalent Logic Interface

نحوه ارتباط با رابط سربال سه سیم SPI نیز به صورت شکل زیر است:



همانطور که در شکل بالا مشخص است با هر لبه بالا رونده کلاک اگر CS صفر باشد دیتا ها از طریق ماژول به صورت یک بیت در رجیستر ها ریخته می شود و در انتها تبدیل به آنالوگ می شود.

## نتیجه شبیه سازی:

