

Commencé le lundi 10 janvier 2022, 08:19

État Terminé

Terminé le lundi 10 janvier 2022, 08:27

Temps mis 8 min 31 s

QUESTION 1

Terminé

Noté sur 1,00

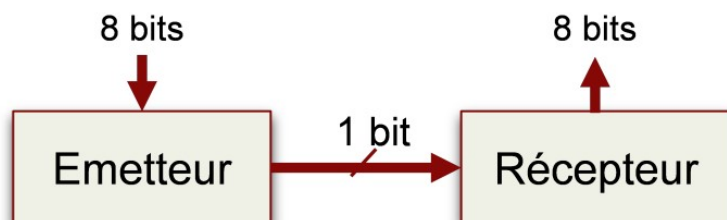


FIGURE 1 – Schéma de base d'une ligne UART

Ce schéma représente grossièrement un UART.

Le récepteur UART fourni/transmet la valeur (qui est donnée par l'émetteur l'émetteur) en série.

- ☐ a. Cela dépend de l'implémentation du récepteur
- ☐ b. Faux
- ☒ c. Vrai
- ☐ d. Cela dépend de l'implémentation de l'émetteur

QUESTION 2

Terminé

Noté sur 1,00

On souhaite détecter le flanc descendant d'un signal nommé **sig_i**.

T correspond aux ticks de la clock dans le temps, T étant le tick actuel.

Un flanc descendant du signal est détecté lorsque :

Choisissez la bonne réponse parmi les affirmations suivantes

- ☐ a. $\text{sig_i} = '0'$ à **T-2**, $\text{sig_i} = '0'$ à **T-1** et $\text{sig_i} = '1'$ à **T**
- ☐ b. $\text{sig_i} = '0'$ à **T-1** et $\text{sig_i} = '0'$ à **T**
- ☐ c. $\text{sig_i} = '1'$ à **T-1** et $\text{sig_i} = '1'$ à **T**
- ☒ d. $\text{sig_i} = '1'$ à **T-1** et $\text{sig_i} = '0'$ à **T**

QUESTION 3

Terminé

Noté sur 1,00

Question 2 :

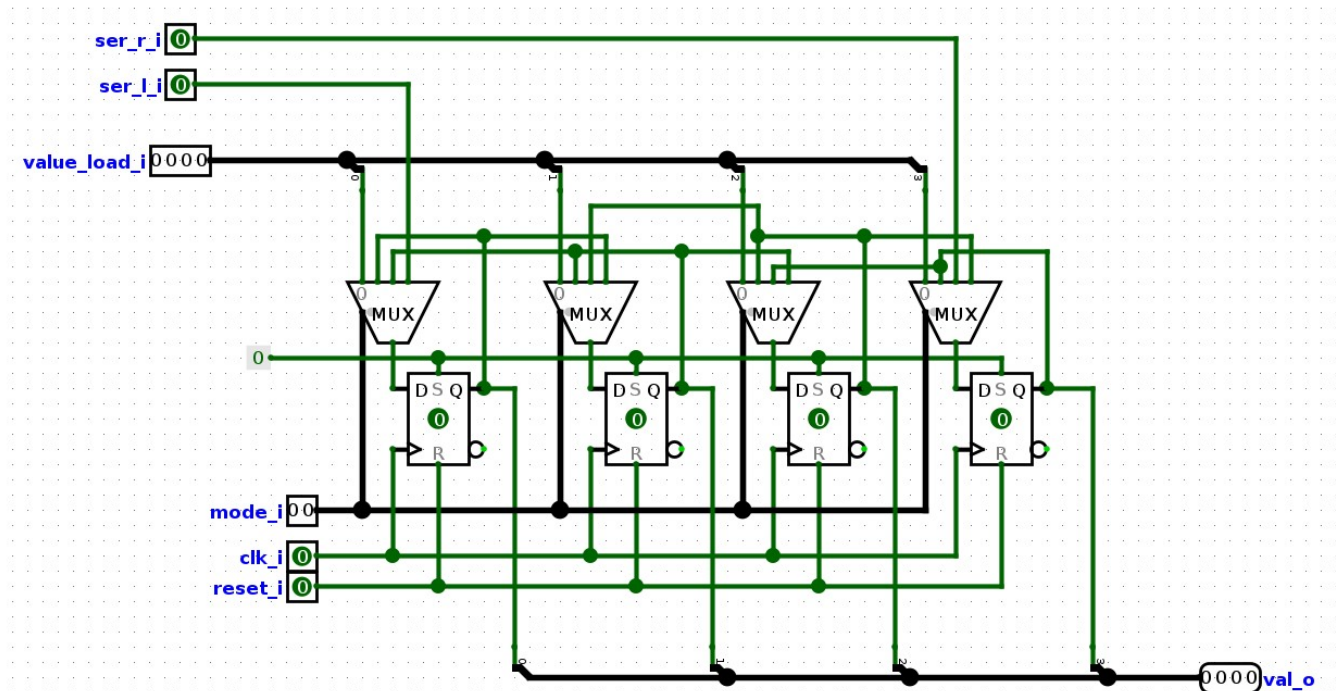
Si la clock du circuit vaut **30MHz** et que la valeur du timer est de **6248** le baudrate obtenu est :

- ☐ a. Aucune de ces réponses
- ☒ b. 4800
- ☐ c. 9300
- ☐ d. 19200

QUESTION 4

Terminé

Noté sur 1,00



Voici l'implémentation d'un registre à décalage 4 bits. Il est complètement fonctionnel, mais vous devez retrouver les bonnes valeurs de "mode_i" pour chaque action.

- ☒ a. — mode_i = 00 : charger une donnée (LOAD)
— mode_i = 01 : garder son contenu (HOLD)
— mode_i = 10 : décaler à droite (SHR)
— mode_i = 11 : décaler à gauche (SHL)
- ☐ b. Aucun des fonctionnements précédents ne décrit correctement l'implémentation
- ☐ c. — mode_i = 00 : garder son contenu (HOLD)
— mode_i = 01 : charger une donnée (LOAD)
— mode_i = 10 : décaler à gauche (SHL)
— mode_i = 11 : décaler à droite (SHR)
- ☐ d. — mode_i = 00 : décaler à droite (SHR)
— mode_i = 01 : décaler à gauche (SHL)
— mode_i = 10 : garder son contenu (HOLD)
— mode_i = 11 : charger une donnée (LOAD)
- ☐ e. — mode_i = 00 : décaler à gauche (SHL)
— mode_i = 01 : décaler à droite (SHR)
— mode_i = 10 : charger une donnée (LOAD)
— mode_i = 11 : garder son contenu (HOLD)

QUESTION 5

Terminé

Noté sur 1,00

Pour le fonctionnement normal du compteur, vous utiliserez la valeur 3124. Avec une fréquence d'horloge (clk_i) de 30MHz, cette valeur permettra de faire fonctionner notre UART à 9600 bauds.

L'affirmation ci-dessus est tirée de la donnée du laboratoire.

Question 1 :

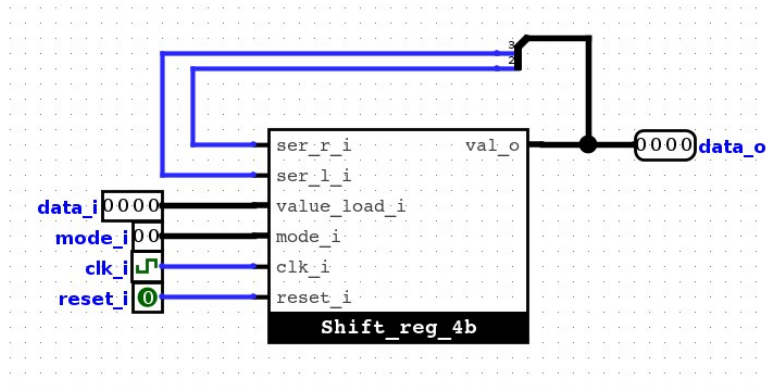
Si la clock du circuit vaut **15MHz** et que le baudrate désiré est **9600**, alors la valeur du timer doit être :

- ☐ a. 6248
- ☐ b. 3124
- ☐ c. Aucune de ces réponses
- ☒ d. 1562

QUESTION 6

Terminé

Noté sur 1,00



Voici l'implémentation d'un registre à décalage circulaire.

Le décalage circulaire consiste à faire passer le dernier élément au début et à décaler tous les autres ; ou à l'inverse, faire passer le premier élément à la fin, et décaler les autres.

L'implémentation proposée pour réaliser ce fonctionnement, est-elle correcte ?

- ☐ a. Non, mais le système proposé fonctionne pour le décalage circulaire à droite
- ☒ b. Non, mais le système proposé fonctionne pour le décalage circulaire à gauche
- ☐ c. Non, les deux décalages (droite et gauche) sont faux
- ☐ d. Oui, les deux décalages (droite et gauche) sont fonctionnels

QUESTION 7

Terminé

Noté sur 1,00

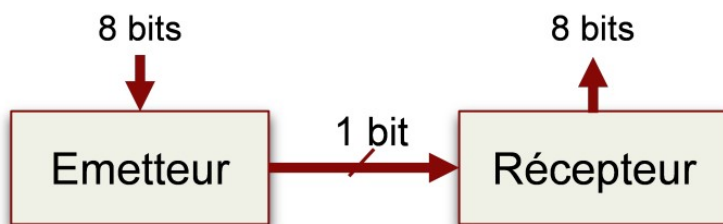


FIGURE 1 – Schéma de base d'une ligne UART

Ce schéma représente grossièrement un UART.

De quel façon s'effectue s'initialise une transaction ?

- ☐ a. La ligne est constamment à '1' et dès que l'émetteur **ou** le récepteur passe la ligne à '0' pour un coup de clock, c'est qu'une transmission est demandée.
- ☐ b. La ligne fluctue entre '0' et '1' (état d'attente), et lorsque qu'une certaine suite de bits (appelée trame) est détectée par le récepteur, cela signifie qu'une transaction est demandée.
- ☐ c. La ligne est constamment à '1' et l'émetteur doit mettre la valeur à '0' jusqu'à ce que le récepteur confirme l'initialisation de la transaction. Cela permet de synchroniser correctement les deux systèmes. Ensuite la transaction peut avoir lieu.
- ☒ d. La ligne est à '1' et il suffit que l'émetteur mette la ligne à '0' pendant 1 coup de clock pour que la transaction soit initialisée.

◀ QUIZ UART RATRAPAGE

Aller à...

DONNÉE UART MSS ▶