

Čítač s klopnými obvody D

Navrhněte čítač podle zadání pomocí klopných obvodů (obvod typu 7474).

V referátu uveďte: zadání, pravdivostní tabulku obvodu, postup řešení, minimalizované a upravené vztahy a schéma ověřeného obvodu (Eagle knihovna 74ttl-din).

Pokyny:

- pro návrh čítače s klopnými obvody D postupujte podle manuálu „Návrh čítače s obvody D“ (<http://web.spscv.cz/~madaj/losekvd.pdf>),
- vypracujte tabulku výchozích a následných stavů,
- zapište funkce do K. map a vytvořte smyčky minimalizace (**musí obsahovat všechny 1 a mohou X**),
- zapište rovnice a upravte je pro hradla NAND (obvody typu 7400, 7410, 7420, 7430),
- vypracujte si zapojovací schéma tj. schéma s rozvrženými integrovanými obvody, jejich hradly a čísla vývodů (v případě potřeby si nakreslete rozvržení označených i.o. na Cadetu),
- připravte si všechny potřebné integrované obvody ze zásobníku, zkontrolujte příčnou i podélnou rozteč vývodů každého i.o. a případné **nerovnosti vyrovnejte** pinzetou,
- osad'te i.o. do propojovacího pole – **osazujte jen přiměřenou silou**,
- zapojte rozvod napájecího napětí (doporučuje se hřebenový rozvod):
 - na +Ucc (kladný pól = log. 1) použijte **vodiče s červenou izolací**
 - na GND (nulový potenciál = zem = log. 0) použijte **vodiče s modrou/zelenou izolací**
- zapojte postupně celý obvod od vstupních po výstupní signály:
 - zdrojem signálů je podle potřeby bezzákmitové tlačítko nebo TTL generátor
 - výstupní signály se indikují na sedmissegmentovkách
- **každý použitý vodič vizuálně kontrolujte** – může být zlomený a může mít nekvalitní konce, nekvalitní konce odstříhněte a znovu odizolujte,
- **první zapnutí CADETu provedete pouze pod dozorem učitele.**
- ověřte funkčnost zapojeného obvodu a předved'te jeho činnost,
- v případě potřeby hledání chyb postupujte následovně:
 - přepojte vstup hodin čítače na bezzákmitové tlačítko,
 - nastavte čítač stisky tlačítka na poslední správný stav,
 - pomocí log. sondy změřte hodnoty na vstupech obvodů,
 - podle pravdivostní tabulky klopného obvodu určete hodnoty na vstupech pro následný stav (pro každý klopný obvod se musí samostatně analyzovat výchozí a následná hodnota výstupu),
 - porovnejte požadované a naměřené hodnoty,
 - pokud se liší, hledejte chyby v návrhu obvodu a pak v logických obvodech,
 - pokud se neliší, mohou být chybně zapojeny signály Set a Reset klopného obvodu (klidová logická hodnota podle katalogu),
 - pokud se neliší, může být také vadný klopný obvod.