

# **Санкт-Петербургский национальный исследовательский университет информационных технологий, механики и оптики**

Кафедра информатики и прикладной математики

## **Цифровая схемотехника**

Лабораторная работа №1

“Введение проектирование цифровых интегральных схем”

Вариант 9



Старались: **Шкаруба Н.Е.**

**Суханова В.А.**

Проверил: **Пинкевич В.Ю.**

Группа **Р3218**

2016г

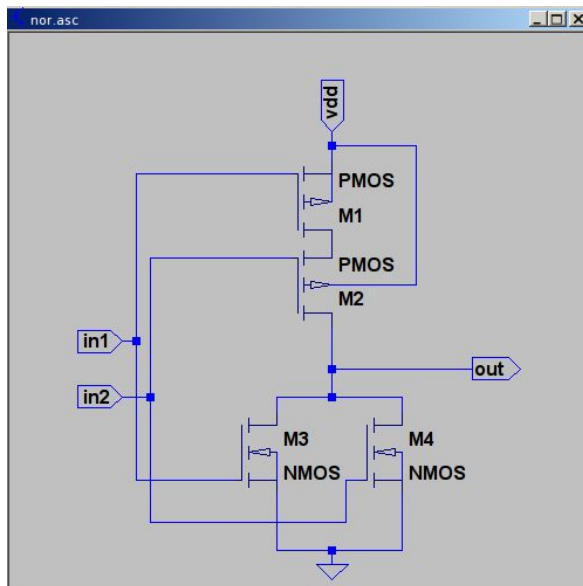
## Цели работы:

- Получить базовые знания о принципах построения цифровых интегральных схем с использованием технологии КМОП
- Познакомиться с основными параметрами цифровых вентилях

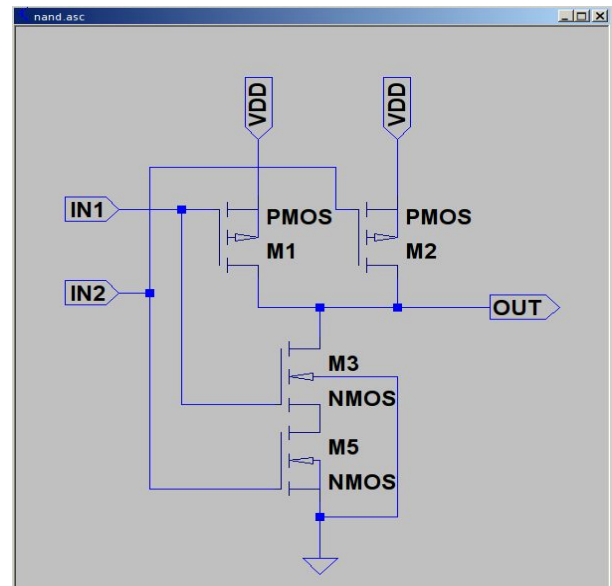
## Содержание:

1) Построение индивидуального вентиля, а также ознакомление с используемыми вентилями

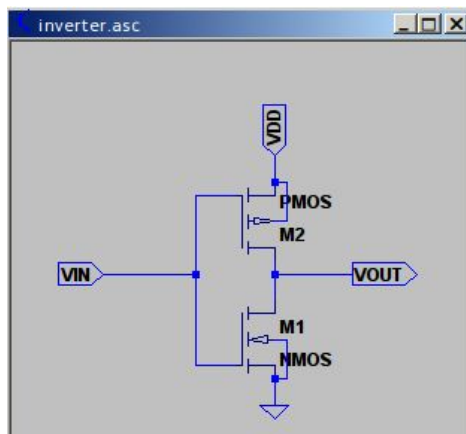
*Не-или:*



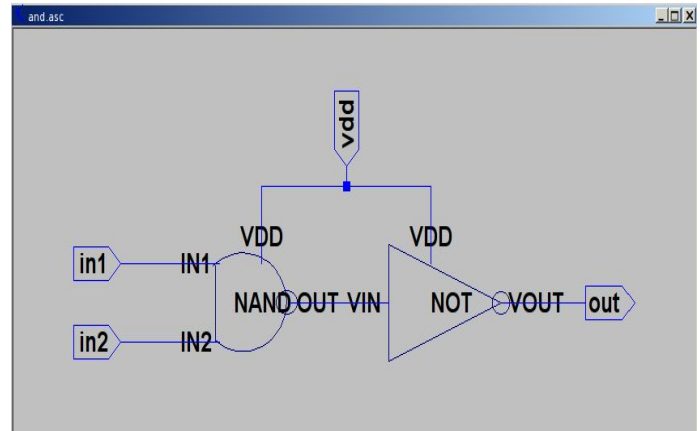
*Не-и:*



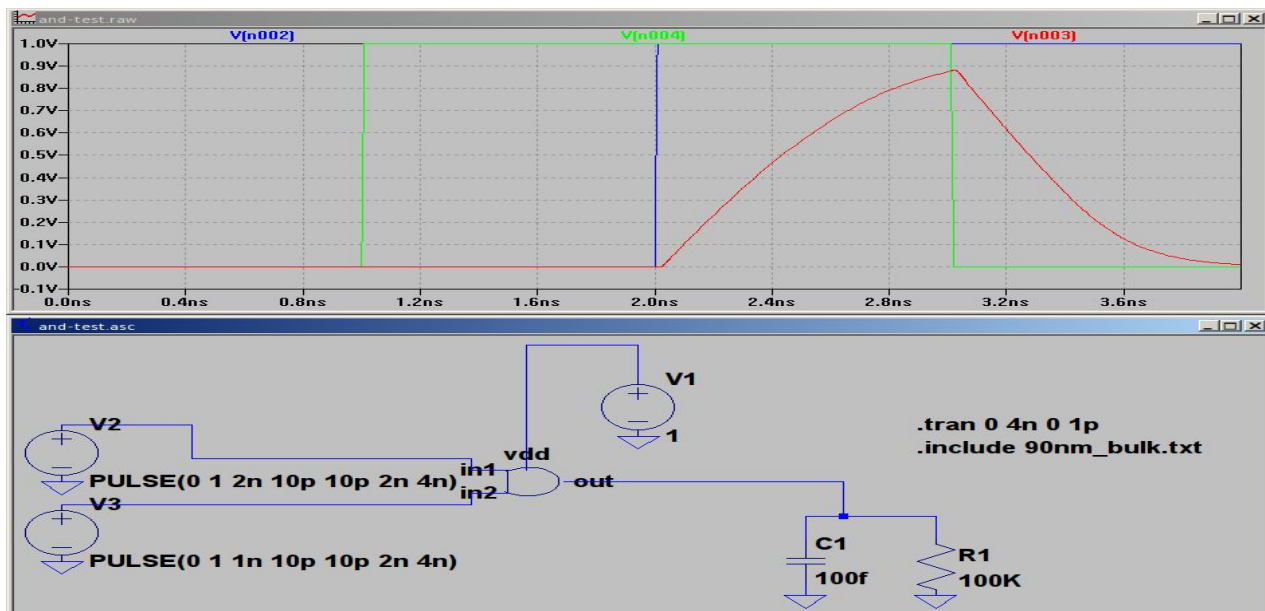
*Инвертер:*



*И:*



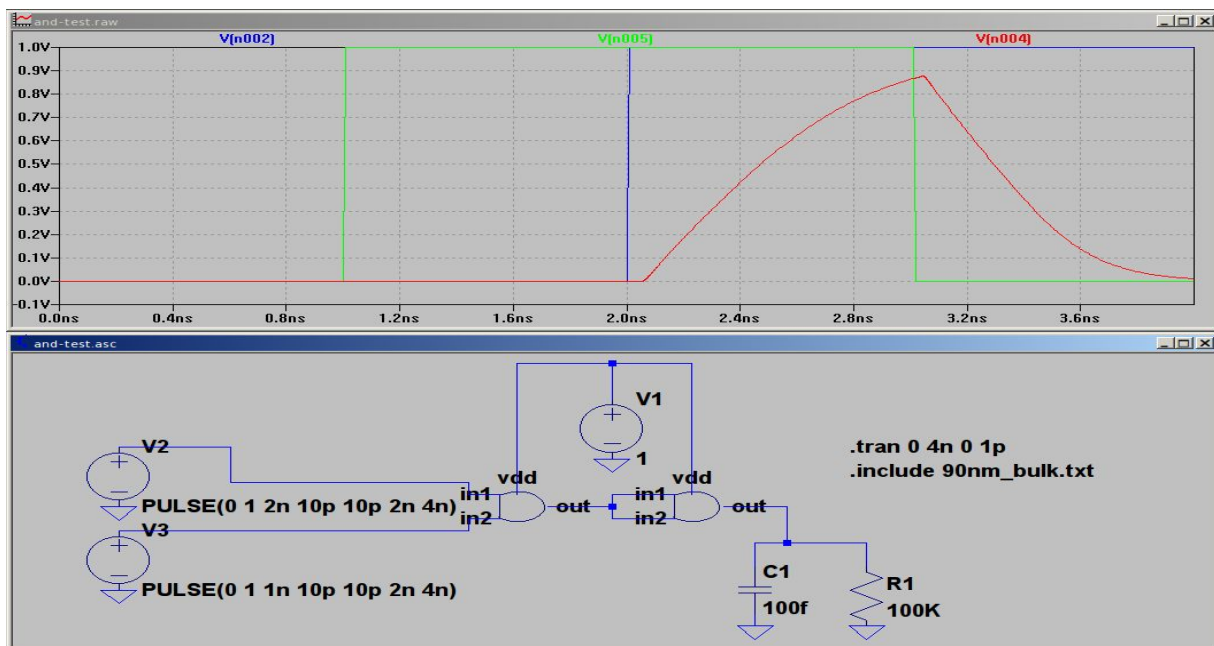
## 2) Моделирование работы схемы и выяснение задержки:



Задержка распространения сигнала(Propagation delay) - время между перепадом сигнала на входе элемента и вызванным им перепадом сигнала на выходе.

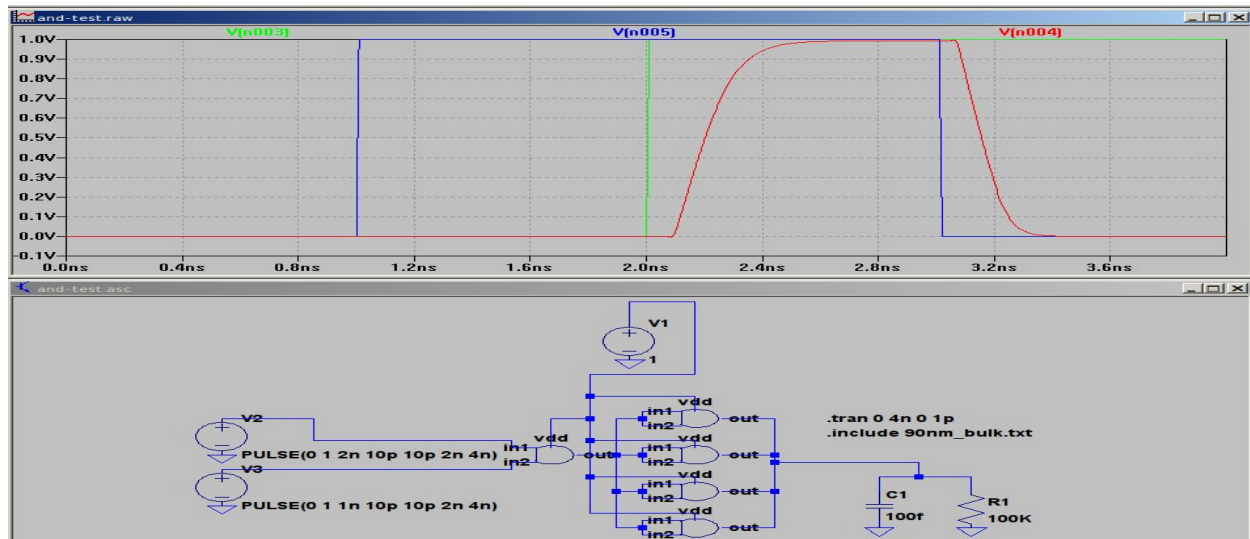
В нашем случае задержка распространения сигнала - 2ns

## 3) Подключение на выход вентиля аналогичного второго и измерение значения задержки распространения сигнала:



Задержка распространения сигнала - 0.6ns

4) Подключение на выход вентиля параллельно 4 аналогичных вентиля и измерение задержки:



Задержка распространения сигнала - 10ns

5) О влиянии нагрузки на временные характеристики работы вентиля:

Задержка распространения вызвана временем срабатывания транзисторных ключей. Она будет тем больше, чем больше количество таких ключей внутри элемента. При прохождении сигнала последовательно через несколько логических элементов, времена задержки складываются. Величина коэффициента разветвления оказывает прямую зависимость на задержку распространения сигнала, что обуславливается количеством заряда, необходимого для переключения состояния схемы.

6) Схема, реализующая формулу  $Y = !X1 \& !X2 \& X3$  в базисе И-не.

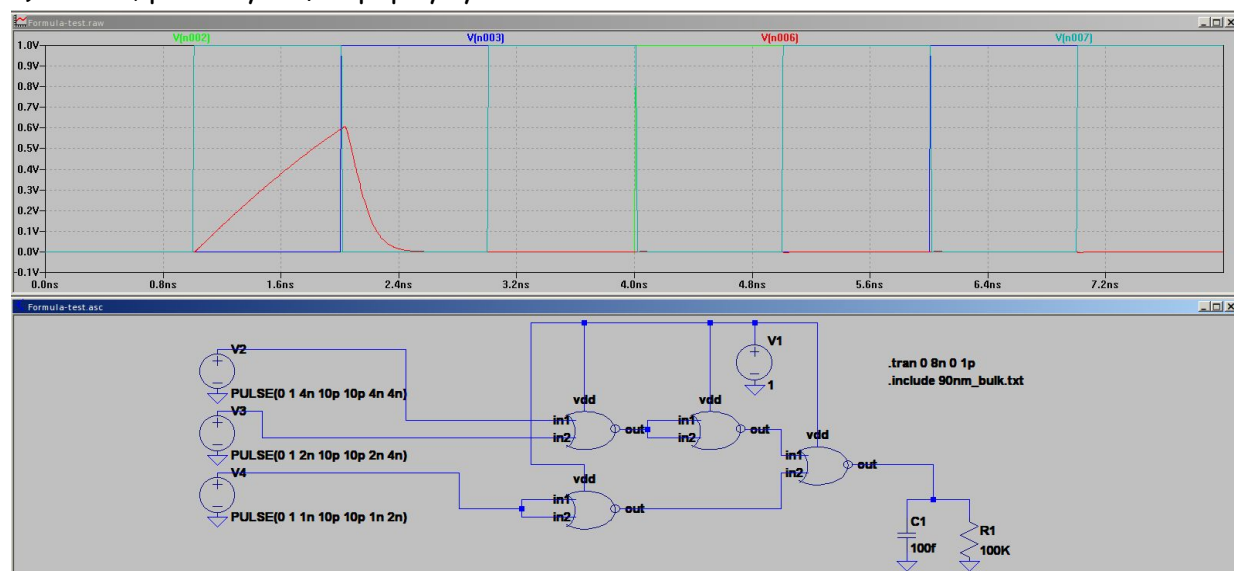


Таблица истинности формулы:

X1	X2	X3	Y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

Из сопоставления схемы и таблицы истинности видно, что схема правильная.

**7) Измерение максимальной и минимальной задержки распространения сигнала от входа к выходу:**

Минимальная задержка - 1ns (Смотрелась при увеличении сигнала)

Максимальная задержкка -3 ns (Смотрелась на при спаде сигнала)

**8) Определение максимальной частоты изменения входных сигналов, при которой построенная схема сохраняет работоспособность:**

Исходя из пункта (7) можно сделать вывод, что частота изменения входных сигналов не должна превышать максимальную задержку, т.е. 1сигнал/3ns

Спасибо за внимание :)