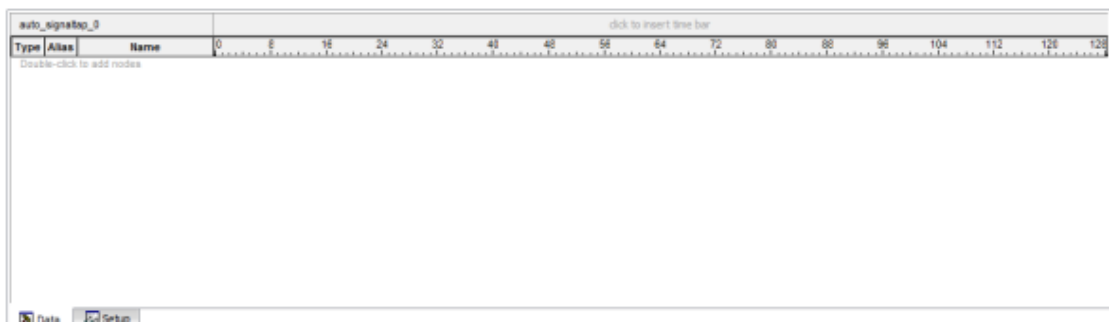
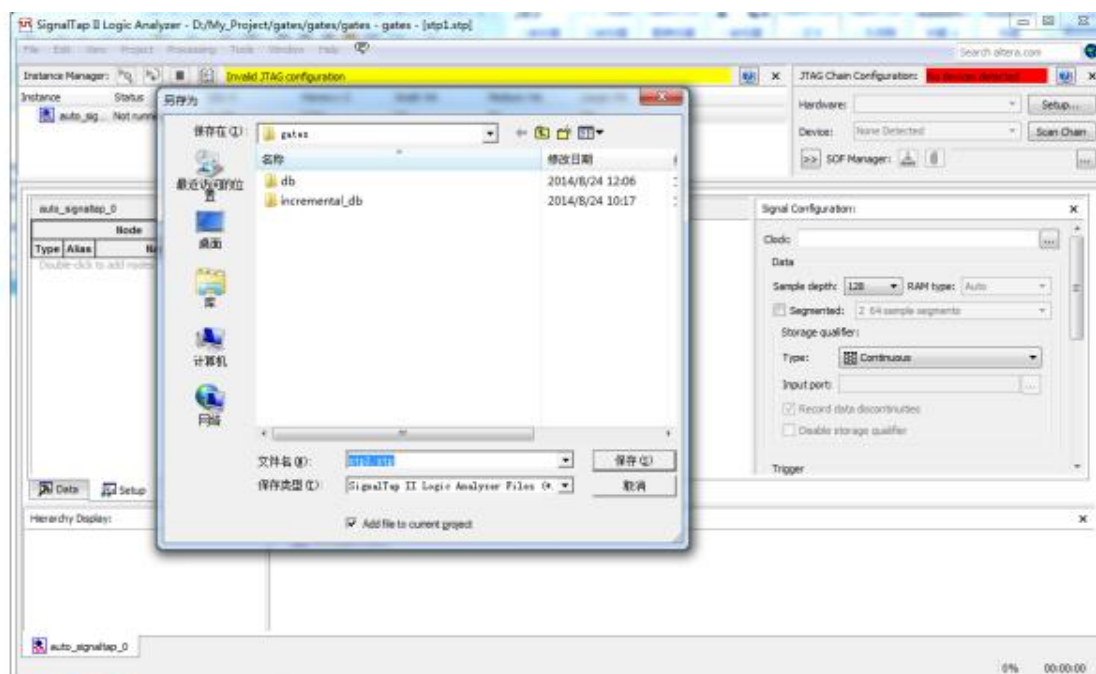


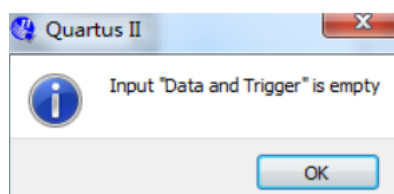
其中数据区与设置区是重叠的两个栏，上图中显示的是设置区，点击下边栏的 Data，我们把显示切换为数据区，如下图所示，可以看到数据区还没有任何数据，因为我们还没有采样。



在 SignalTap II 主界面下选择 File->Save（或直接 Ctrl+S）保存文件，点击后得到下图，名称就用其默认名称 stp1，点击保存，完成 SignalTap 文件的保存。注意观察对话框的下部有一个选择 Add file to current project，即是否把文件添加到当前工程中，默认是勾选的，我们自然要把 stp1 添加进工程，所以无需改变设置。

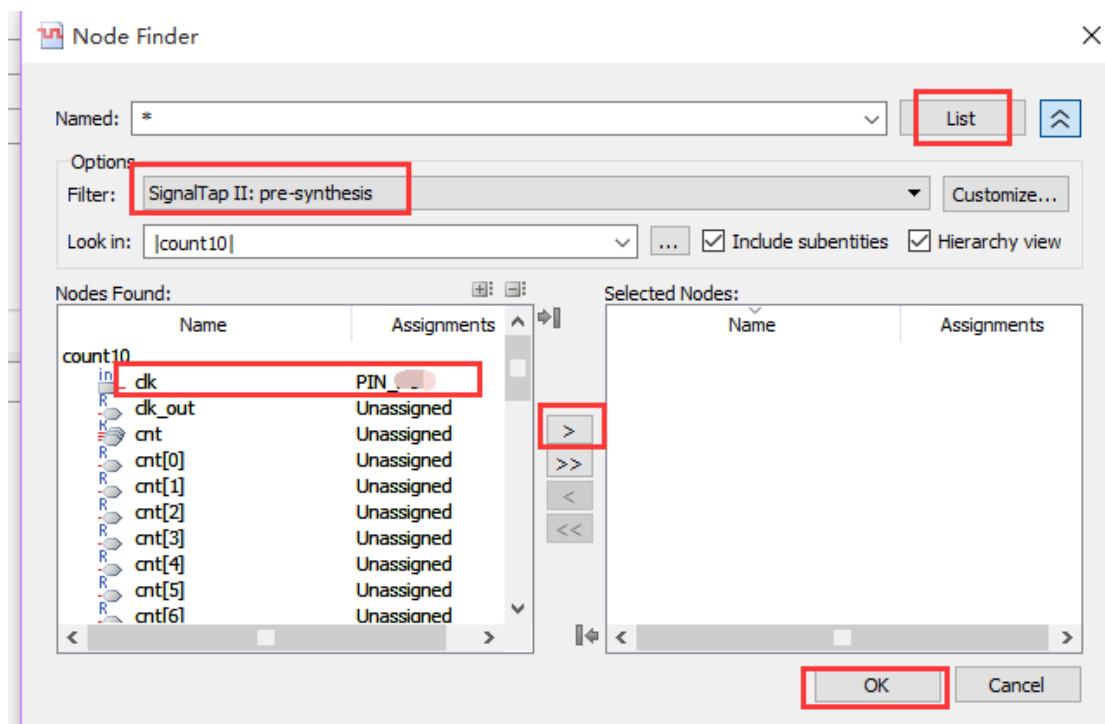


这时会弹出下图所示的对话框，提示数据和触发输入是空的，因为我们没有添加，自然是空的，点击 OK 即可



这时又会弹出下图所示的对话框，提示是否为当前工程使能 stp1，按照前面的讲解，选择 Yes，stp1 就被当前的工程使能了。至此 SignalTap II 文件的创建和添加就完成了。

**【Tips】**一个 Quartus II 工程中可以有多个 SignalTap II 文件，但只能使能一个。我们在完成 SignalTap II 的创建与设置后，要重新编译工程，也只有被使能的 SignalTap II



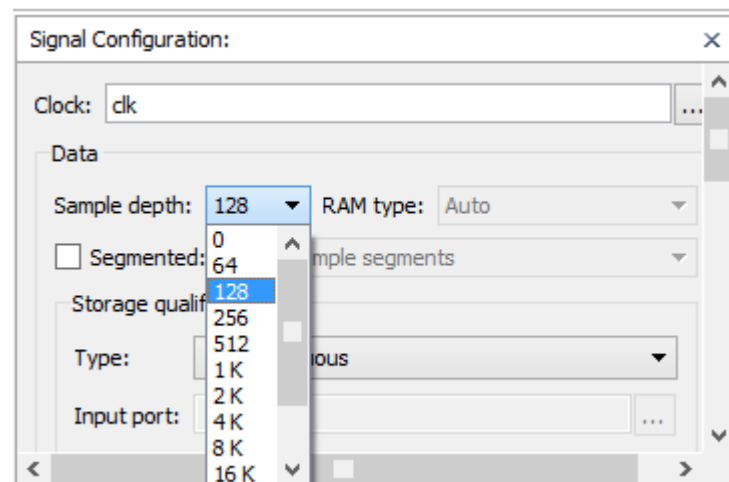
b) 添加观测信号

在设置区的左边空白部分右键单击(或者双击空白处)，选择 Add Nodes，采用 Filter 的 pre\_synthesis 方式筛选出信号，并将除 clk 和 rst 外的信号添加到 Selected Nodes 中。

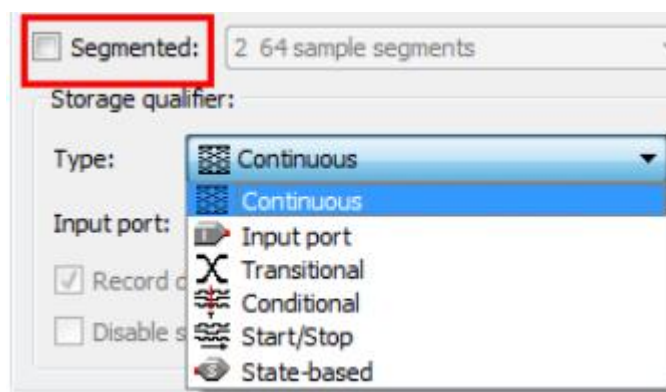
添加方式和添加采样时钟类似。

c) 设置采样方式

第一步是设置采样深度。采样深度的设置位于设置区右边的 Sample depth 选项处，深度从 0 到 128k 可选，单位为样点数。比如设置为 128，代表采样深度为 128，即可以采 128 个样点的信号，因为工程较简单，我们把深度设为 128 就足够了。



第二步是设置采样模式。采样模式分为分段采样和非分段采样（也叫循环采样），如果没有勾选上下图红框所示的 segment（分段），就是非分段采样，在信号触发后就连续采样至采样深度，即填满整个 SignalTap II 的存储。我们还要选择 Type（类型），一般设置为 Continuous 即可。



如果勾选上了 segment，就是分段采样，将采样深度分为 N 段，信号每触发一次就采样一段长度的数据，需要连续触发 N 次来填满整个存储。我们需要选择采样的段数及每段长度，如 8 16sample segments 代表分成 8 段，每段 16 个采样点

d) 设置触发方式

设置触发流程控制为 Sequential，触发位置为前端触发，触发条件为 1 个

触发流程：Sequential（顺序的）-用于一般信号分析；State-Based（基于状态的），用于


较复杂的触发控制。

触发位置：前端触发；中间触发；后端触发；决定了信号触发点在整个采样数据的位置。

触发条件;最多可以设置 10 个级别的触发条件。对于非分段采样，直到满足触发条件后，才开始正式捕捉信号；对于分段采样，只需要满足最后一级触发条件即可触发。

e) 设置触发条件

触发条件的类型分为 Basic 和 Advanced，一般选择 Basic 即可

Node			Data Enable	Trigger Enable	Trigger Conditions
Type	Alias	Name	6	6	1 <input checked="" type="checkbox"/> Basic
		and_out	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	Basic Advanced

【注】：Don’ t Care 代表任意条件都触发，

Low 表示信号低电平时触发，

Falling Edge 表示信号下降沿时触发，










Rising Edge 表示信号上升沿时触发，

High 表示信号高电平时触发，

Either Edge 表示任意沿触发。

需要注意的是， 同一列中的 Trigger Conditons 属于同一级别，可以给该列中多个信号同时设置触发条件（注意这里与上面设置触发条件级别的区别！ ），比如给 in1、in2 都设为 Low，那么当 in1、in2 信号都为低电平时，才会触发采样。

f) 每个信号设置为 Don’ t care

trigger: 2015/10/10 19:31:42 #0			Lock mode:  Allow all changes		
Node			Data Enable	Trigger Enable	Trigger Co
Type	Alias	Name	4	4	1 <input checked="" type="checkbox"/> Basic AND
		result[3]	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	
		result[2]	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	
		result[1]	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	
		result[0]	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	

g) 保存文件。

3) 捕获信号

[1]. SignalTap 设置完成后，重新编译 Quartus II 工程

**任务：观察编译前和编译后逻辑资源的应用情况，以验证 signaltap 的添加是否占用了 FPGA 的资源。**

[2]. 编译完成后，在 signaltapII 操作界面中，将 SOF 文件通过 JTAG 区下载到开发板中

