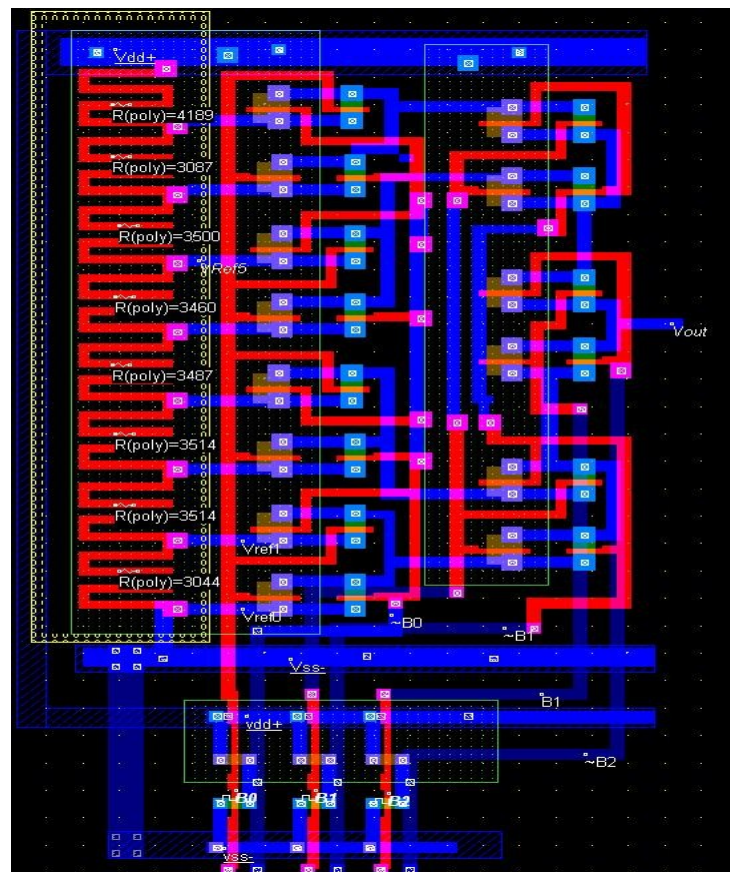


4η Εργαστηριακή άσκηση

Σχεδίαση σύνθετων αριθμητικών κυκλωμάτων VLSI



Τζανάκη Βασιλική (03108062)
Τζίμα Σοφία (03108052)

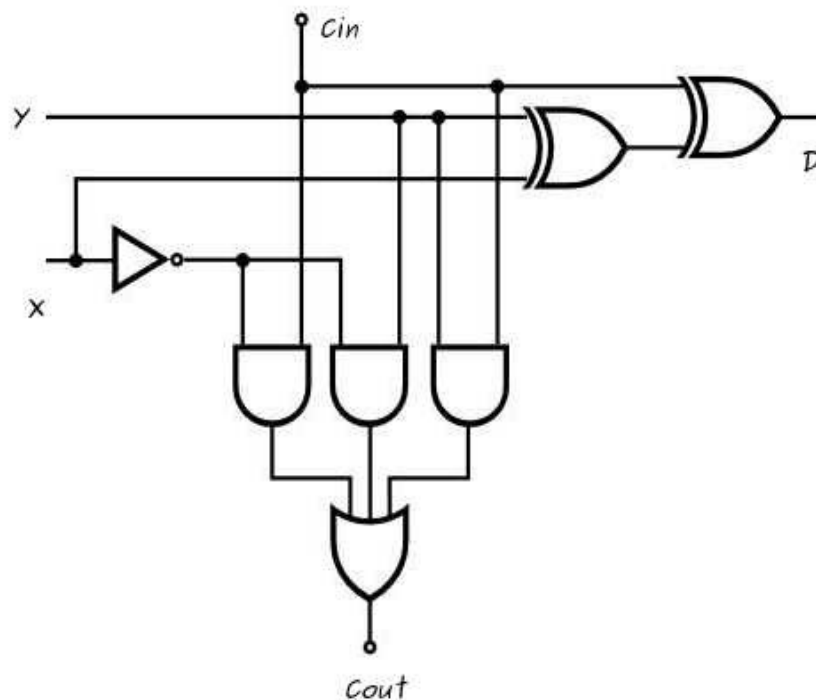
05/01/2012

1. Ένας πλήρης αφαιρέτης είναι ένα σύστημα που αφαιρεί το bit Y από το bit X, λαμβάνοντας υπ' όψιν το κρατούμενο της προηγούμενης αφαιρέσεως Cin. Στην έξοδο παράγεται η διαφορά D και το νέο κρατούμενο Cout. Ο πίνακας και οι εξισώσεις λειτουργίας του πλήρους αφαιρέτη φαίνονται παρακάτω:

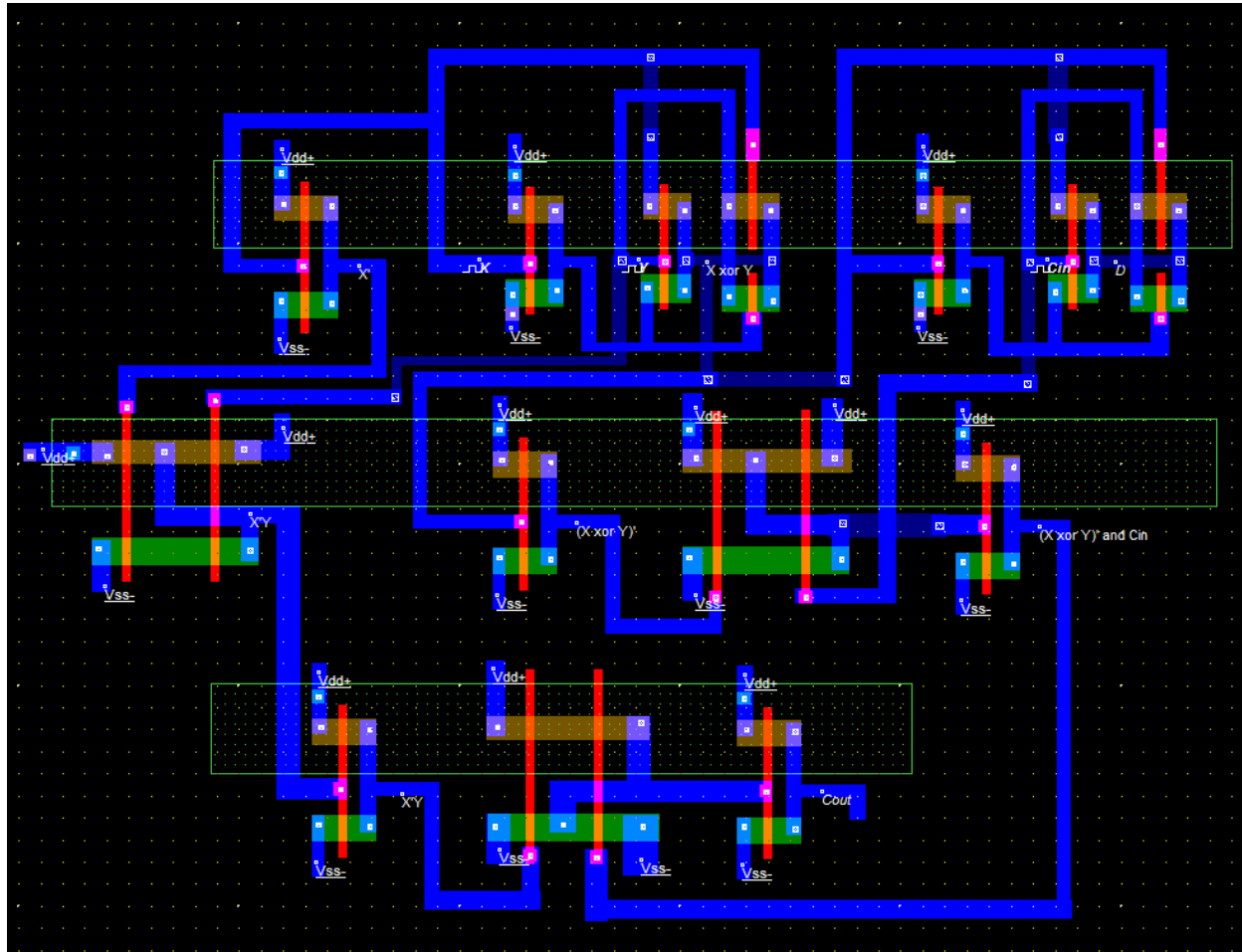
X	Y	Cin	D	Cout
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

$$D = ((X \text{ xor } Y) \text{ xor } \text{Cin})$$

$$\text{Cout} = X'Y + (X \text{ xor } Y)' \text{Cin}$$

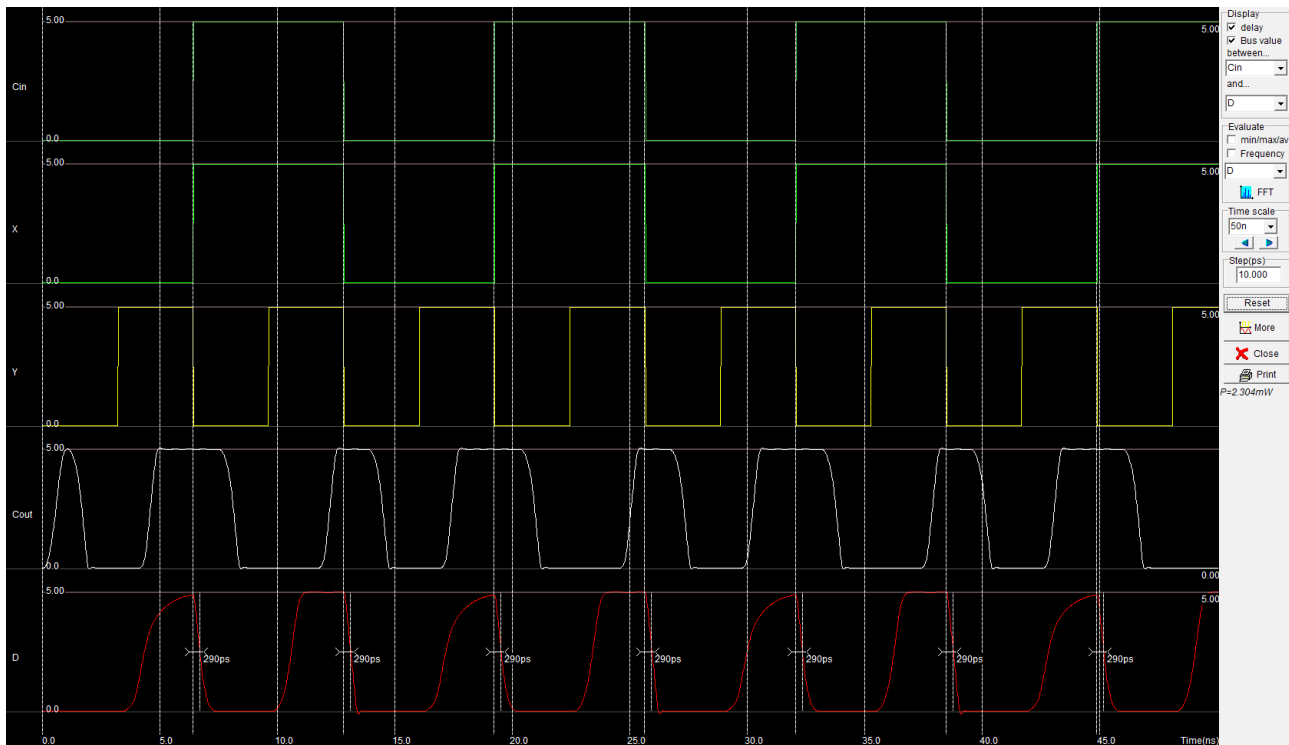


Οι παραπάνω εξισώσεις υλοποιούνται με πύλες NAND, NOR, XOR και NOT. Έτσι, το layout που προκύπτει είναι:



Επιβεβαιώνουμε την ορθή λειτουργία του κυκλώματος, από τον πίνακα, μέσω της προσομοίωσης:

Καθυστερήσεις – Προσομοίωση:

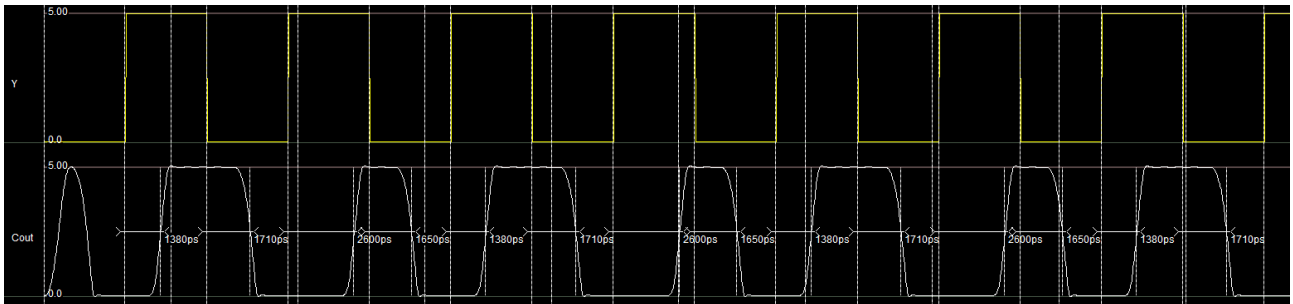


Για την καθυστέρηση, συγκρίνουμε τον χρόνο μεταξύ της εισόδου Y και των εξόδων Cout και D. Παρατηρούμε, ότι ο χρόνος καθυστέρησης της εξόδου D είναι μικρότερος από το χρόνο καθυστέρησης της Cout, γιατί συμμετέχουν πιο πολλές πύλες στην κατασκευή του. Συγκεκριμένα, σύμφωνα με τις προσομοιώσεις, ο χρόνος καθυστέρησης ανόδου για την έξοδο D είναι $\sim 1000\text{psec}$ ενώ ο χρόνος καθυστέρησης καθόδου είναι $\sim 300\text{psec}$.

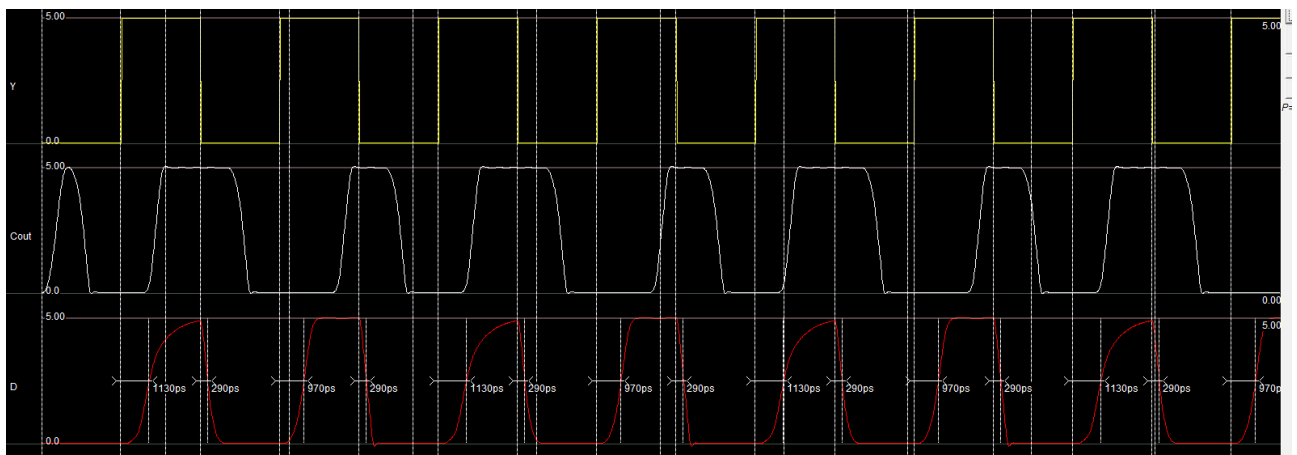
Αντίστοιχα, για την έξοδο Cout, ο χρόνος καθυστέρησης ανόδου είναι $\sim 1400\text{psec}$ ενώ ο χρόνος καθυστέρησης καθόδου, $\sim 1600\text{psec}$.

Τα παραπάνω επιβεβαιώνονται στις ακόλουθες εικόνες:

Καθυστέρηση Y-Cout:



Καθυστέρηση Y-D:



2. Για την δεύτερη άσκηση υλοποιήσαμε έναν παράλληλο πολλαπλασιαστή αποθήκευσης κρατούμενου 4-bit με την τεχνική της παράκαμψης.

Η πράξη του πολλαπλασιασμού πραγματοποιείται με την παραγωγή των μερικών γινομένων και την πρόσθεση τους. Με την χρήση των μονάδων πλήρων αθροιστών (FA) αποθήκευσης κρατούμενου 1-bit μπορούμε να δημιουργήσουμε όλα τα μερικά αθροίσματα και να πάρουμε το τελικό αποτέλεσμα.

Αυτό θα έχει προκύψει ως εξής: σε κάθε στάδιο θα έχουμε το τρέχον άθροισμα που προκύπτει από την πρόσθεση του αθροίσματος εξόδου του προηγούμενου σταδίου (S_{out}) και των κρατούμενων C_{out} (κρατούμενο εξόδου προηγούμενου σταδίου) και $C_{out(n-1)}$, όπου $n-1$ το κρατούμενο εξόδου του αμέσως δεξιότερου bit.

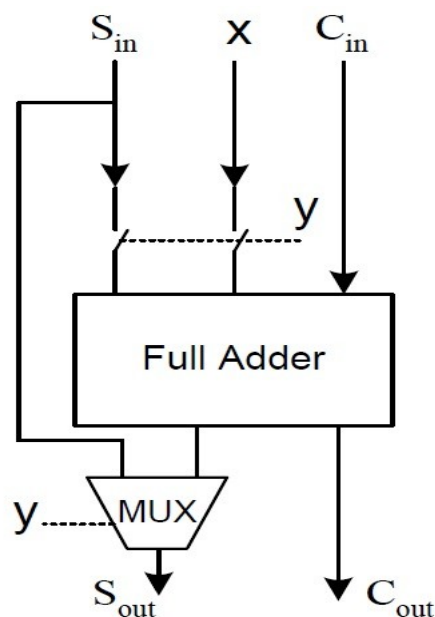
Για οικονομία στον χρόνο καθυστέρησης προσθέτουμε το κύκλωμα παράκαμψης που λειτουργεί ως εξής:

Οι είσοδοι S_{in} και x του πλήρη αθροιστή συνδέονται με τον διακόπτη που ελέγχεται από το y . Έτσι:

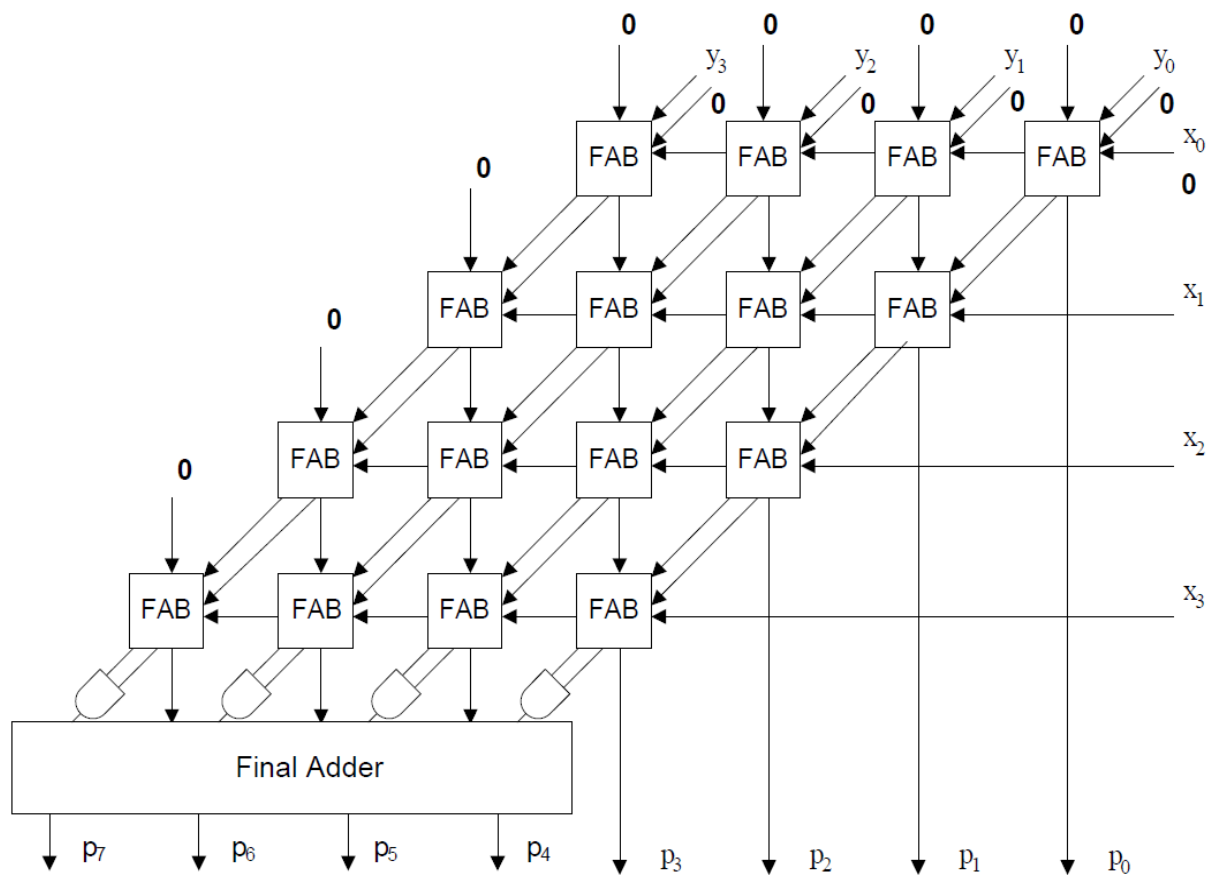
- > Αν $y=0$ ο διακόπτης που ελέγχει το y ανοίγει επομένως η μονάδα αυτή παρακάμπτεται και η είσοδος αθροίσματος μεταφέρεται στην έξοδο.
- > Αν $y=1$ τότε $yx=x$ άρα οι είσοδοι S_{in} , x μεταφέρονται στον αθροιστή.

Το y χρησιμοποιείται ως επιλογή και στον πολυπλέκτη αφού καθορίζει τον τρόπο υπολογισμού της εξόδου.

Προκύπτει έτσι η δομική μονάδα του παράλληλου πολλαπλασιαστή αποθήκευσης κρατούμενου με την τεχνική της παράκαμψης:

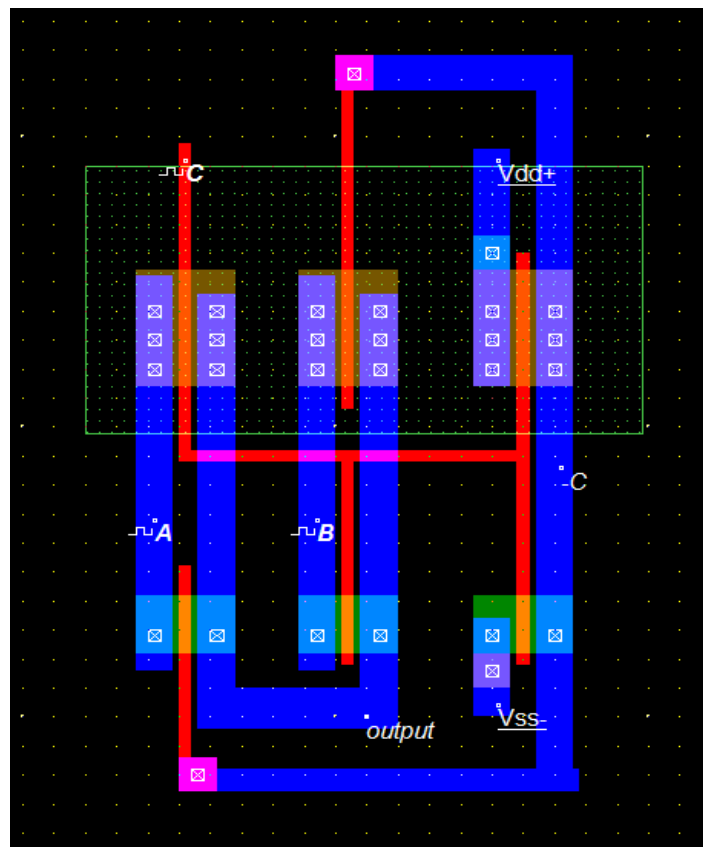


Συνδέοντας τις μονάδες παράλληλα και προσθέτοντας τον πλήρη αθροιστή 4-bit για το τελευταίο στάδιο προκύπτει το τελικό κύκλωμα:

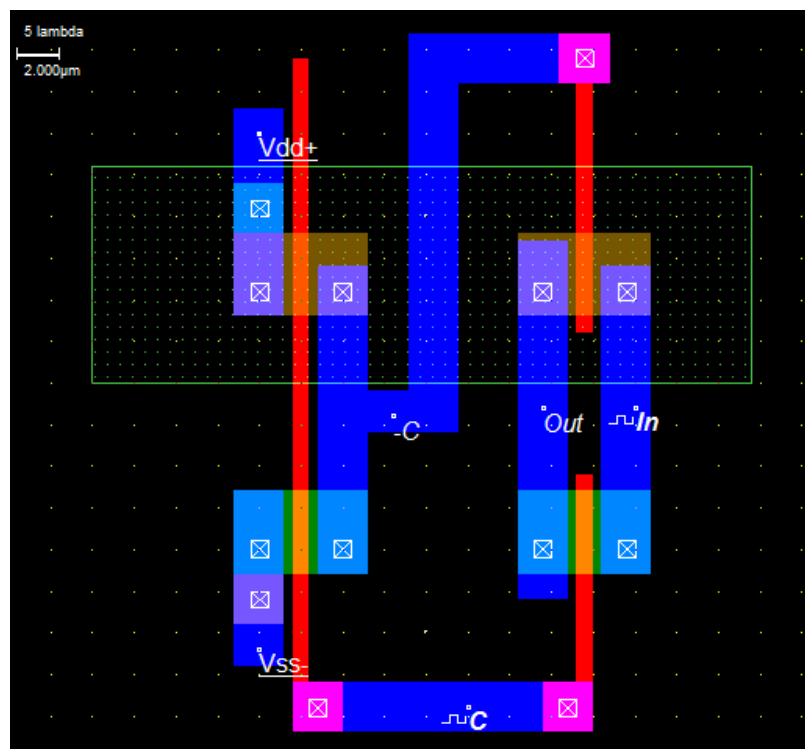


Οι πύλες and πριν από τον αθροιστή χρησιμεύουν στο να εξασφαλίσουν ότι η έξοδος κρατούμενου όλης της διαγωνίου είναι 0 αν $y=0$.

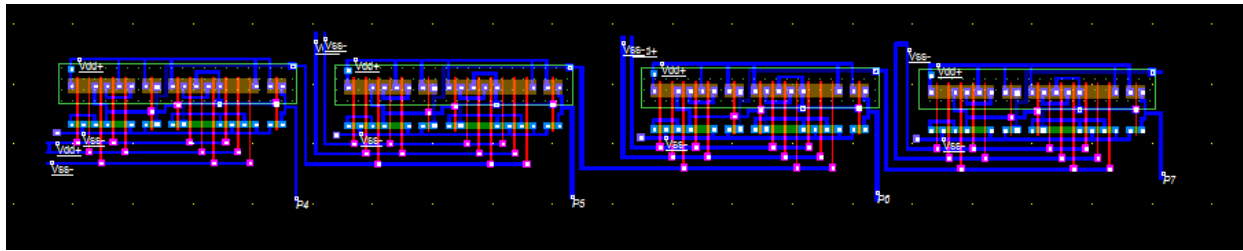
Χρησιμοποιώντας τα έτοιμα κυκλώματα που δίνονται, υλοποιούμε τα απαραίτητα για το τελικό κύκλωμα:
πολυπλέκτης 2 σε 1:



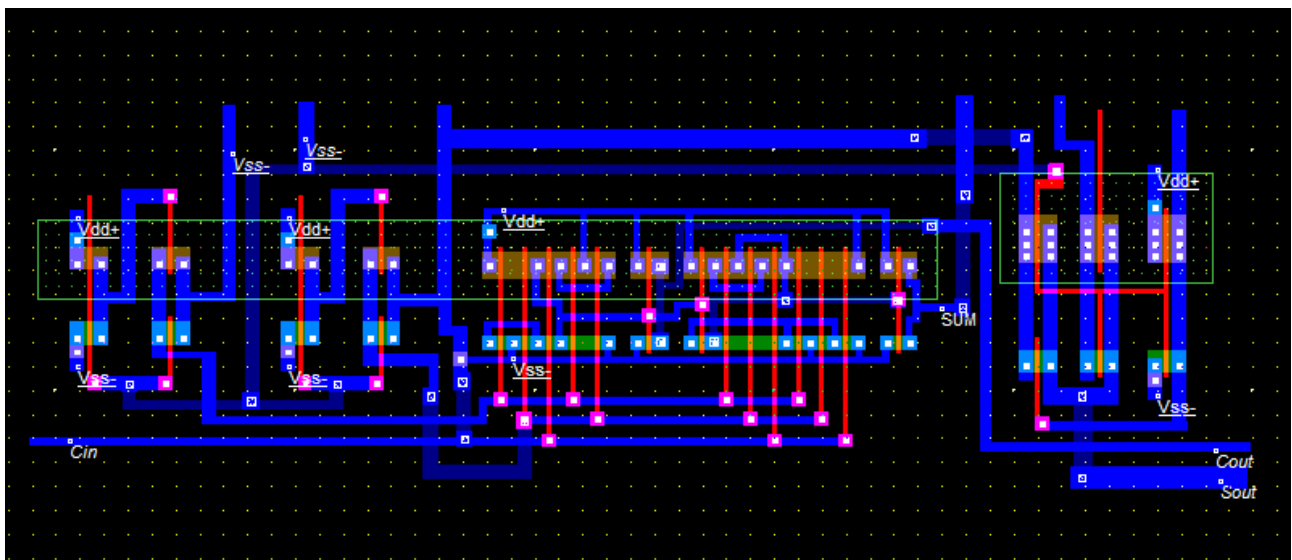
πύλη μετάδοσης:



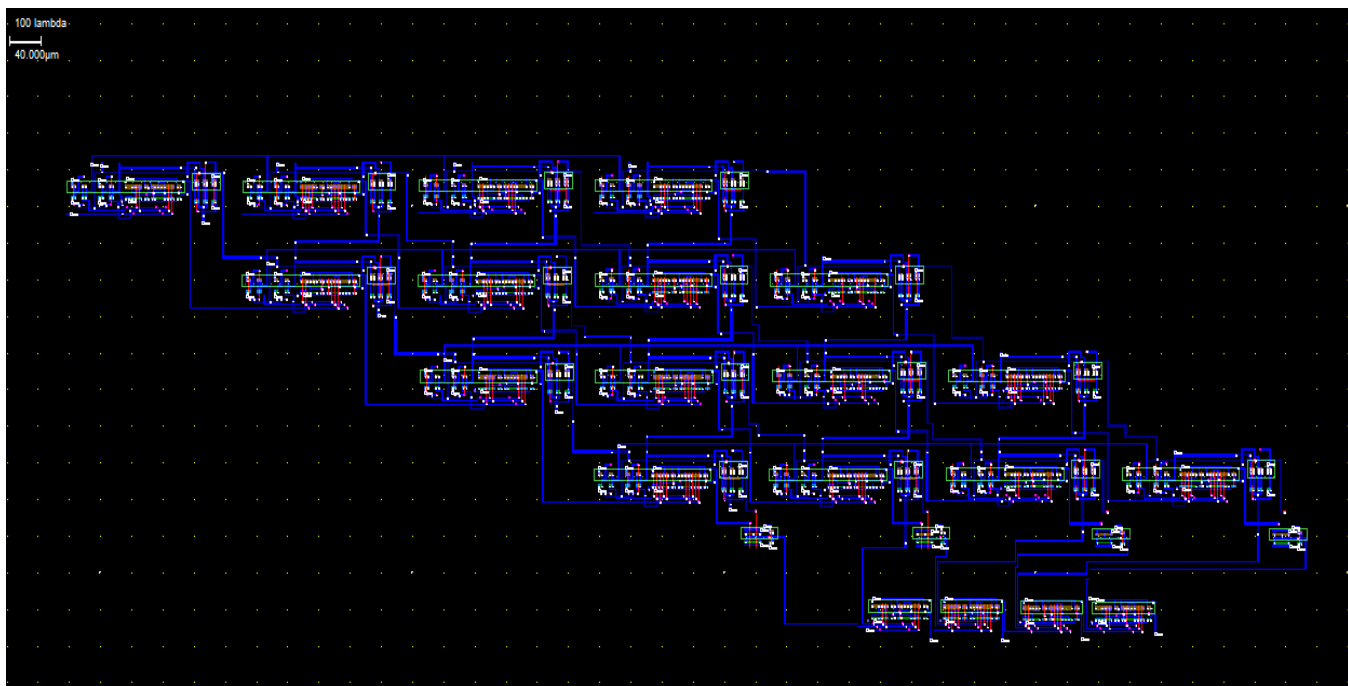
αθροιστής 4-bit:



μονάδα FAB:



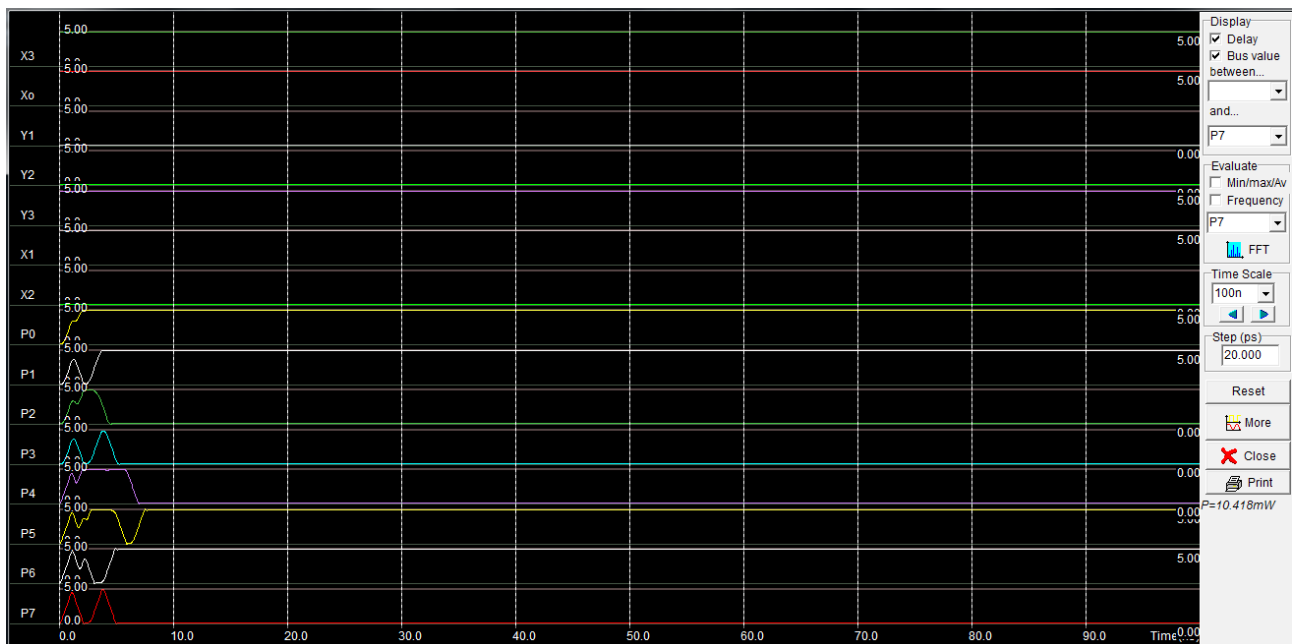
3. Έτσι προκύπτει το τελικό layout του πολλαπλασιαστή που φαίνεται στην εικόνα:



Εκτελούμε την προσομοίωση του παραδείγματος που επιβεβαιώνει την ορθή λειτουργία του:

$$\begin{array}{r}
 1011 \\
 \times 1001 \\
 \hline
 1011 \\
 0000 \\
 0000 \\
 1011 \\
 \hline
 1100011 \\
 \text{P7 P6 P5 P4 P3 P2 P1 P0}
 \end{array}$$

και το αποτέλεσμα που λαμβάνουμε είναι το αναμενόμενο:



Για την παραπάνω προσομοίωση η κατανάλωση ισχύος είναι $P=10.284\text{mW}$.
Εκτελούμε μια δεύτερη προσομοίωση με την εξής είσοδο:

$Y=0011$

$X=0110$

η οποία δίνει έξοδο: $R=00010010$

και η κατανάλωση που προκύπτει είναι $P=7.064\text{mW}$

Επαναλαμβάνουμε τις μετρήσεις στα έτοιμα κυκλώματα και λαμβάνουμε:

>για το mult44csa.msk:

$P=6.933\text{mW}$

$P=7.942\text{mW}$

>για το mult44cpa.msk:

$P=5.701\text{mW}$

$P=6.422\text{mW}$

Όλες οι προσομοιώσεις γίναν για χρόνο 20n.