Puerta lógica

De Wikipedia, la enciclopedia libre

Una **puerta lógica**, o **compuerta lógica**, es un dispositivo electrónico con una función booleana. Suman, multiplican, niegan o afirman, incluyen o excluyen según sus propiedades lógicas. Se pueden aplicar a tecnología electrónica, eléctrica, mecánica, hidráulica y neumática. Son circuitos de conmutación integrados en un chip. Experimentada con relés o interruptores electromagnéticos para conseguir las condiciones de cada compuerta lógica, por ejemplo, para la función booleana **Y** (AND) colocaba interruptores en circuito serie, ya que con uno solo de éstos que tuviera la condición «abierto», la salida de la compuerta Y sería = 0, mientras que para la implementación de una compuerta **O** (OR), la conexión de los interruptores tiene una configuración en circuito paralelo.[1]

La tecnología microelectrónica actual permite la elevada integración de transistores actuando como conmutadores en redes lógicas dentro de un pequeño circuito integrado. El chip de la CPU es una de las máximas expresiones de este avance tecnológico.

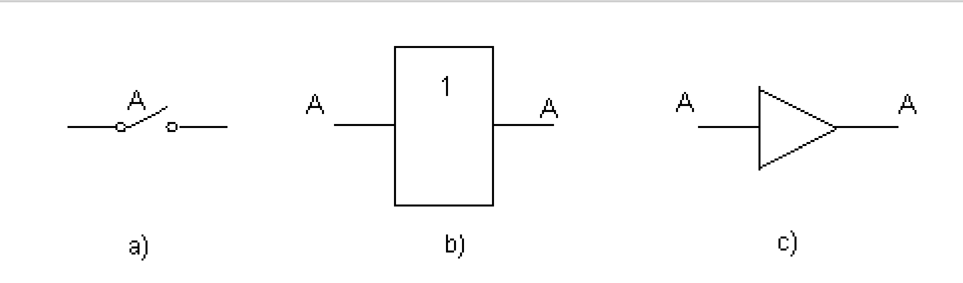
En nanotecnología se está desarrollando el uso de una compuerta lógica molecular, que haga posible la miniaturización de circuitos.

Índice

Lógica directa

Puerta SI o *BUFFER*

La puerta lógica **SI** realiza la función booleana igualdad. En la práctica se suele utilizar como amplificador de corriente o como seguidor de tensión, para adaptar impedancias (*buffer* en inglés).



Símbolo de la función lógica SI: a) Contactos, b) Normalizado y c) No normalizado

La ecuación característica que describe el comportamiento de la puerta SI es:

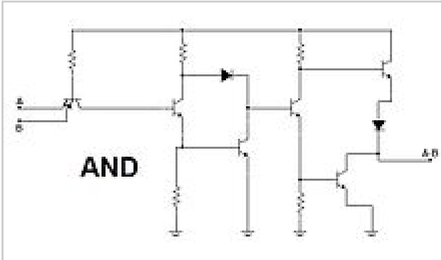
$$F = A$$

Su tabla de verdad es la siguiente:

Tabla de verdad puerta SI

Entrada A	**Salida A**
0	0
1	1

Puerta AND

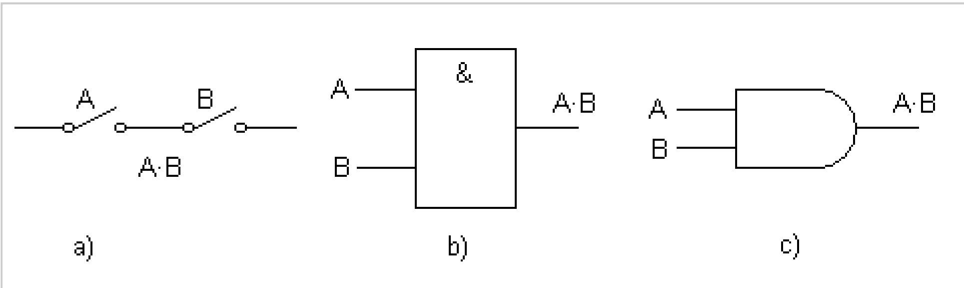


Puerta AND con transistores

La puerta lógica **Y**, más conocida por su nombre en inglés *AND* ($AND \equiv Y \equiv \wedge$), realiza la función booleana de producto lógico. Su símbolo es un punto ($\cdot$), aunque se suele omitir. Así, el producto lógico de las variables A y B se indica como AB, y se lee A y B o simplemente A por B.

La ecuación característica que describe el comportamiento de la puerta AND es:

$$F = (A) * (B)$$



Símbolo de la función lógica Y: a) Contactos, b) Normalizado y c) No normalizado

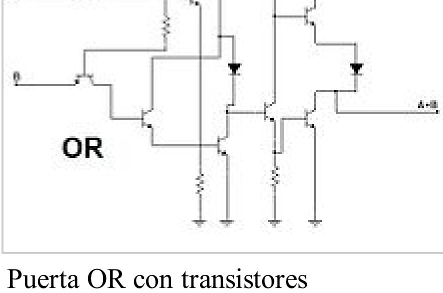
Su tabla de verdad es la siguiente:

Tabla de verdad puerta AND

Entrada A	**Entrada B**	**Salida $A \wedge B$**
0	0	0
0	1	0
1	0	0
1	1	1

Así, desde el punto de vista de la aritmética módulo 2, la compuerta AND implementa el producto módulo 2.

Puerta OR



Puerta OR con transistores

La puerta lógica **O**, más conocida por su nombre en inglés *OR* ($OR \equiv O \equiv \vee$), realiza la operación de suma lógica.

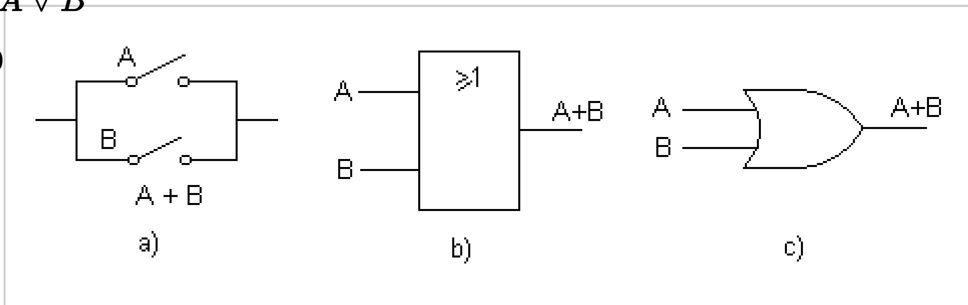
La ecuación característica que describe el comportamiento de la puerta OR es:

$$F = A + B$$

Su tabla de verdad es la siguiente:

Tabla de verdad puerta OR

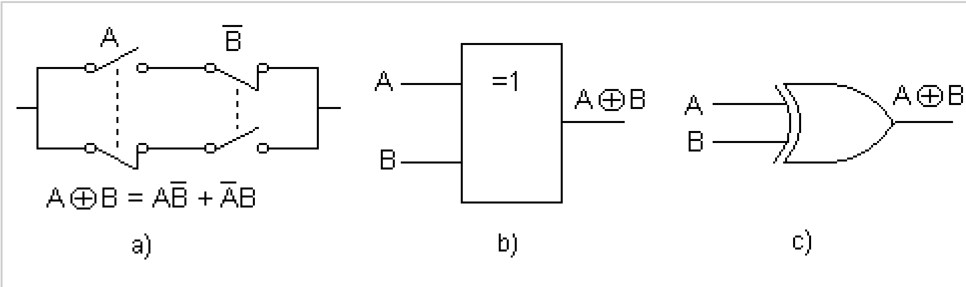
Entrada A	Entrada B	Salida $A \vee B$
0	0	0
0	1	1
1	0	1
1	1	1



Símbolo de la función lógica O: a) Contactos, b) Normalizado y c) No normalizado

Podemos definir la puerta OR como aquella que proporciona a su salida un **1** lógico si al menos una de sus entradas está a **1**.

Puerta OR-exclusiva (XOR)



Símbolo de la función lógica O-exclusiva: a) Contactos, b) Normalizado y c) No normalizado

La puerta lógica **OR-exclusiva**, más conocida por su nombre en inglés *XOR*, realiza la función booleana A'B+AB'. Su símbolo es ⊕ (signo más "+" inscrito en un círculo). En la figura de la derecha pueden observarse sus símbolos en electrónica.

La ecuación característica que describe el comportamiento de la puerta XOR es:

$$F = A \oplus B$$

$$F = \overline{A}B + A\overline{B}$$

Su tabla de verdad es la siguiente:

Tabla de verdad puerta XOR

Entrada A	Entrada B	Salida $A \oplus B$
0	0	0
0	1	1
1	0	1
1	1	0

Se puede definir esta puerta como aquella que da por resultado uno, cuando los valores en las entradas son distintos. ej: 1 y 0, 0 y 1 (en una compuerta de dos entradas). Se obtiene cuando ambas entradas tienen distinto valor.

Si la puerta tuviese tres o más entradas, la XOR tomaría la función de suma de paridad, cuenta el número de unos a la entrada y si son un número impar, pone un 1 a la salida, para que el número de unos pase a ser par. Esto es así porque la operación XOR es asociativa, para tres entradas escribiríamos: a⊕(b⊕c) o bien (a⊕b)⊕c. Su tabla de verdad sería:

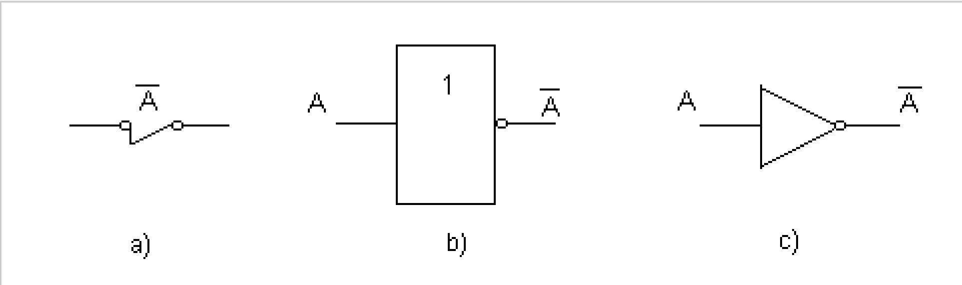
XOR de tres entradas

Entrada A	Entrada B	Entrada C	Salida $A \oplus B \oplus C$
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

Desde el punto de vista de la aritmética módulo 2, la puerta XOR implementa la suma módulo 2, pero mucho más simple de ver, la salida tendrá un 1 siempre que el número de entradas a 1 sea impar.

Lógica negada

Puerta NO (NOT)



Símbolo de la función lógica NO: a) Contactos, b) Normalizado y c) No normalizada

La puerta lógica **NO** (*NOT* en inglés) realiza la función booleana de inversión o negación de una variable lógica. Una variable lógica *(A)* a la cual se le aplica la negación se pronuncia como "no A" o "A negada".

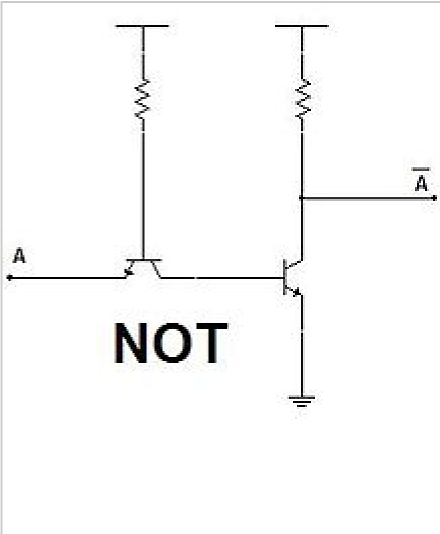
La ecuación característica que describe el comportamiento de la puerta NOT es:

$$F = \overline{A}$$

Su tabla de verdad es la siguiente:

Tabla de verdad puerta NOT

Entrada A	Salida $\overline{A}$
0	1
1	0



Puerta NOT con transistores

Se puede definir como una puerta que proporciona el estado inverso del que esté en su entrada.

Puerta NO-Y (NAND)

La puerta lógica **NO-Y**, más conocida por su nombre en inglés *NAND*, realiza la operación de producto lógico negado. En ocasiones es llamada también barra de Sheffer.[2] En la figura de la derecha pueden observarse sus símbolos en electrónica.

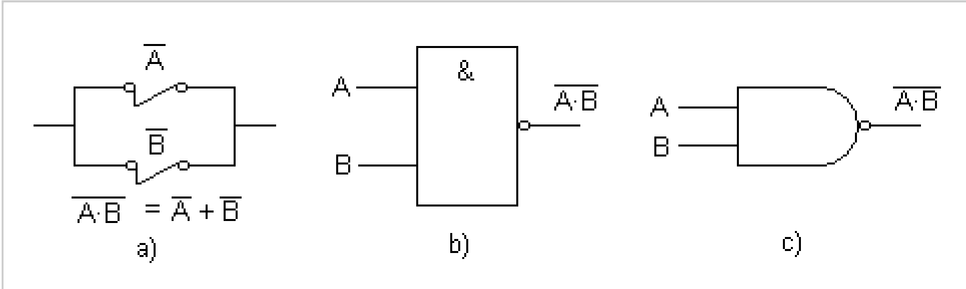
La ecuación característica que describe el comportamiento de la puerta NAND es:

$$F = \overline{AB} = \overline{A} + \overline{B}$$

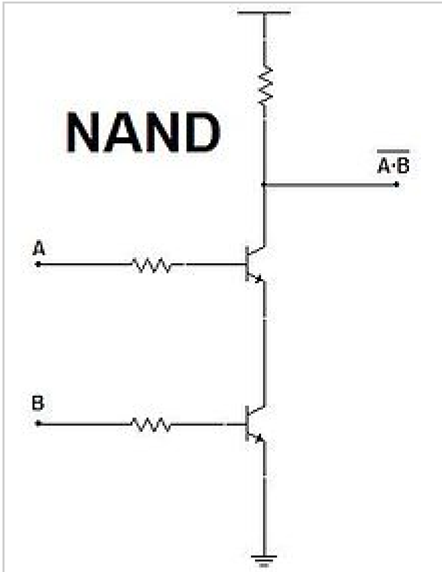
Su tabla de verdad es la siguiente:

Tabla de verdad puerta NAND

Entrada A	Entrada B	Salida $\overline{AB}$
0	0	1
0	1	1
1	0	1
1	1	0



Símbolo de la función lógica NO-Y: a) Contactos, b) Normalizado y c) No normalizado



Puerta NAND con transistores

Podemos definir la puerta NO-Y como aquella que proporciona a su salida un **0** lógico únicamente cuando todas sus entradas están en **1**.

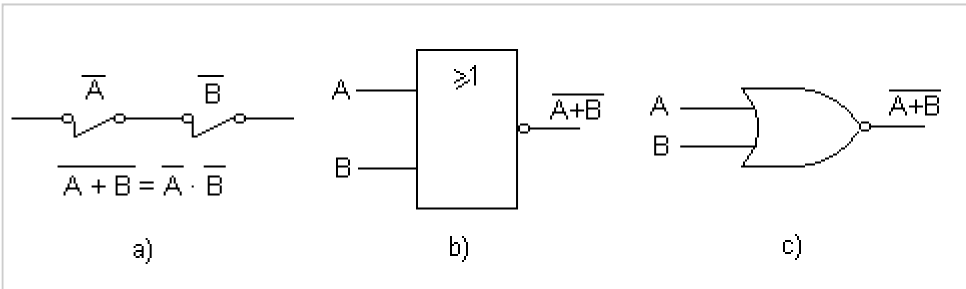
Puerta NO-O (NOR)

La puerta lógica **NO-O**, más conocida por su nombre en inglés *NOR*, realiza la operación de suma lógica negada. En ocasiones es llamada también barra de Pierce.[2] En la figura de la derecha pueden observarse sus símbolos en electrónica.

La ecuación característica que describe el comportamiento de la puerta NOR es:

$$F = \overline{A + B} = \overline{A} * \overline{B}$$

Su tabla de verdad es la siguiente:



Símbolo de la función lógica NO-O: a) Contactos, b) Normalizado y c) No normalizado

Tabla de verdad puerta NOR

Entrada A	Entrada B	Salida $\overline{A + B}$
0	0	1
0	1	0
1	0	0
1	1	0

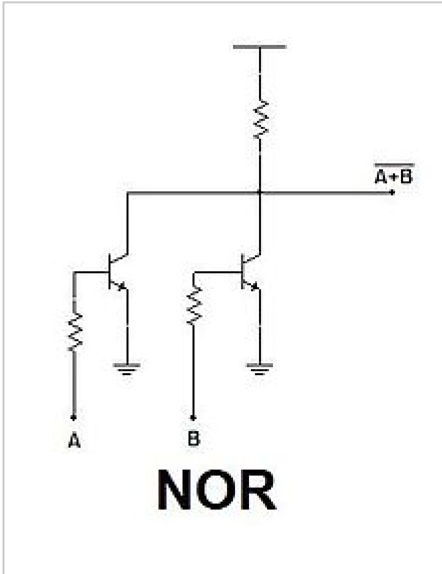
Podemos definir la puerta NO-O como aquella que proporciona a su salida un **1** lógico sólo cuando todas sus entradas están a **0**. La puerta lógica NOR constituye un conjunto completo de operadores.

Puerta NOR-exclusiva (XNOR)

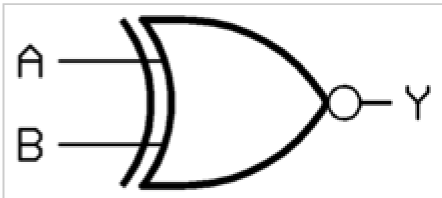
La puerta **NO-exclusiva**, más conocida por su nombre en inglés NOR exclusive o XNOR, es el complemento de la puerta OR exclusiva, siendo su función booleana AB + A’B’. Se utiliza el mismo símbolo que la puerta OR exclusiva (signo más “+” inscrito en un círculo) y su representación en el diseño de circuitos lógicos y ecuación que la describe.

$Y = \overline{A \oplus B}$ o también como: $A \cdot B + \overline{A} \cdot \overline{B}$

Las tablas de verdad para dos y tres entradas o variables son las siguientes:



Puerta NOR con transistores



Símbolo de la puerta lógica XNOR

Tabla de verdad puerta XNOR

Entrada A	**Entrada** B	**Salida** $\overline{A \oplus B}$
0	0	1
0	1	0
1	0	0
1	1	1

XNOR de tres entradas

Entrada A	**Entrada** B	**Entrada** C	**Salida** $\overline{A \oplus B \oplus C}$
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

Esta puerta al ser el complemento de la puerta OR exclusiva (XOR), sus resultados son uno (1) cuando sus entradas, para el caso de 2, son iguales, ya sean con valor 0 o valor 1 (0 y 0, ó 1 y 1). Para más de 2 entradas, si el número de unos de entradas es par, la salida es 1 y si es impar, la salida es 0. Si todas las entradas son 0, la salida es 1, como puede comprobarse en la tabla de verdad de tres entradas.

La puerta lógica XNOR se identifica como función par, en tanto que la puerta lógica XOR se identifica como función impar.

Conjunto de puertas lógicas completo

Un **conjunto de puertas lógicas completo** es aquel con el que se puede implementar cualquier función lógica. A continuación se muestran distintos conjuntos completos (uno por línea):

- Puertas AND, OR y NOT.
- Puertas AND y NOT.
- Puertas OR y NOT.
- Puertas NAND.

- Puertas NOR.

Además, un conjunto de puertas lógicas es completo si puede implementar todas las puertas de otro conjunto completo conocido. A continuación se muestran las equivalencias al conjunto de puertas lógicas completas con las funciones NAND y NOR.

Conjunto de puertas lógicas completo:

A	B	$\overline{A}$	$A \wedge B$	$A \vee B$	$A \to B$	**Salida función** $NAND(A, B)$	**Salida función** $NOR(A, B)$
1	1	0	1	1	1	0	0
1	0	0	0	1	0	1	0
0	1	1	0	1	1	1	0
0	0	1	0	0	1	1	1

Equivalencias de un conjunto completo

Equivalencias del conjunto completo anterior con sólo puertas $NAND$:

- $NAND(A, A) \equiv \overline{A}$
- $NAND[(NAND(A, B), (NAND(A, B)] \equiv A \wedge B$
- $NAND[(NAND(A, A), (NAND(B, B)] \equiv A \vee B$
- $NAND[(NAND(B, B), ((NAND(A, A)), (NAND(B, B))] \equiv A \to B$

Equivalencias del conjunto completo anterior con sólo puertas NOR:

- $NOR(A, A) \equiv \overline{A}$
- $NOR[(NOR(A, B)), (NOR(A, B)] \equiv A \vee B$
- $NOR[(NOR(A, A)), (NOR(B, B)] \equiv A \wedge B$
- $NOR[(NOR((NOR(A, A)), B), NOR((NOR(B, B), A)] \equiv A \to B$

Pseudo asociatividad y Pseudo distributividad de NOR y $NAND$

- $A\ NOR\ \overline{(B\ NOR\ C)} \equiv \overline{(A\ NOR\ B)}\ NOR\ C$
- $A\ NAND\ \overline{(B\ NAND\ C)} \equiv \overline{(A\ NAND\ B)}\ NAND\ C$
- $A\ NOR\ \overline{(B\ NAND\ C)} \equiv \overline{(A\ NOR\ B)}\ NAND\ \overline{(A\ NOR\ C)}$
- $A\ NAND\ \overline{(B\ NOR\ C)} \equiv \overline{(A\ NAND\ B)}\ NOR\ \overline{(A\ NAND\ C)}$

Restrepo, Lukas. «p-assoc, p-dist of wfs, f in Σ and L(HA)-theory on 0-OL» (http://arxiv.org/pdf/1408.2285v3.pdf) (en inglés).

Véase también

- Álgebra de Boole
- Biestable
- Función booleana
- Leyes de De Morgan
- Mapa de Karnaugh
- Diagrama de Venn
- Circuito integrado
- Condición de carrera
- Cálculo
- Lenguaje formalizado

- Operador a nivel de bits

Referencias

1. «Memorias USB NAND Flash» (http://www.flashbay.es/ayuda/faq/memorias-usb-nand-flash). *www.flashbay.es*. Consultado el 20 de enero de 2017.
2. «Sheffer stroke» (http://planetmath.org/node/41695). Consultado el 20 de octubre de 2014.

Enlaces externos

- Using Logic Gates (http://web.archive.org/web/http://knol.google.com/k/max-iskram/digital-electronic-design-for-beginners/1f4zs8p9zgq0e/23)
- Simbología de Puertas Lógicas (http://www.simbologia-electronica.com/simbolos_electronicos/simbolos_electronica_digital.htm)

Obtenido de «https://es.wikipedia.org/w/index.php?title=Puerta_lógica&oldid=98978676»

Categoría: Puertas lógicas
