

Eletrônica Digital 1 (2011/2)
Sugestão de Exercícios - Capítulo 3, Módulo 2

3.23. Desenhe um diagrama de estados para uma FSM que tem uma entrada X e uma saída Y . Sempre que X mudar de 0 para 1, Y deverá ser 1 por dois ciclos de relógio e então retornar a 0—mesmo que X ainda seja 1. (Neste problema e em todos os demais problemas que envolvem FSMs, assumamos que, em qualquer transição, uma borda implícita de relógio faz uma operação AND juntamente com a condição de transição).

3.27. O mostrador de um relógio de pulso pode fornecer uma de quatro informações: hora atual, alarme, cronômetro e data, que são controladas por dois sinais s_1 e s_0 (00 exibe a hora atual, 01, a do alarme, 10, a do cronômetro e 11, a data — assumamos que s_1s_0 controla um multiplexador de N bits de largura que deixa passar os dados do registrador apropriado). Quando se pressiona um botão B (o que faz $B=1$), o próximo item da sequência será exibido (se, no momento, o item mostrado for a data, o próximo será a hora atual). Crie um diagrama de estados para uma FSM que descreva esse comportamento de forma seqüencial. A FSM terá um bit de entrada B e dois bits de saída, s_1 e s_0 . Sempre que o botão for pressionado, assegure-se de que ocorrerá o avanço de apenas um item, independentemente de quanto tempo o botão permanece pressionado; isto é, depois de ter avançado para o próximo item dentro da sequência, espere primeiro que o botão seja solto. Use nomes curtos mas sugestivos para cada estado. Faça com que a exibição da hora atual seja o estado inicial.

3.29 Desenhe o diagrama de estados de uma FSM que tem uma entrada $gcnt$ e três saídas, x , y e z . As saídas xyz geram uma sequência chamada “código Gray” em que exatamente uma das três saídas muda de 0 para 1 ou de 1 para 0. A sequência em código Gray que a FSM deve produzir é 000, 010, 011, 001, 101, 111, 110, 100 voltando a se repetir. A saída deve mudar apenas na borda de subida do relógio quando $gcnt = 1$. Faça 000 ser o estado inicial.

3.39 Usando o processo de cinco passos para se projetar um bloco de controle, converta a FSM da Fig. 3.87 em um bloco de controle. Implemente-o usando um registrador de estado e portas lógicas.

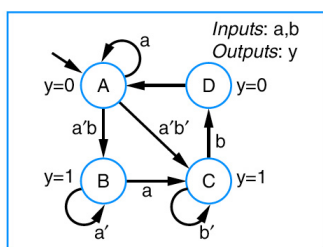


Figure 3.87 FSM for Exercise 3.39

3.42 Usando o processo de cinco passos para se projetar um bloco de controle, converta a FSM que você criou no Exercício 29 em um bloco de controle. Implemente-o usando um registrador de estado e portas lógicas.

3.45 A FSM da Fig. 3.89 tem dois problemas: há um estado que tem duas transições cujas condições podem ser verdadeiras ao mesmo tempo e há outros estados que têm transições sem haver garantia de que uma delas é verdadeira. Aplicando as operações OR e AND às condições das transições de cada estado, demonstre que de fato esses problemas existem. Então, conserte-os aperfeiçoando a FSM. Para tanto, faça o melhor que puder para tentar supor o que pretendeu o criador da FSM

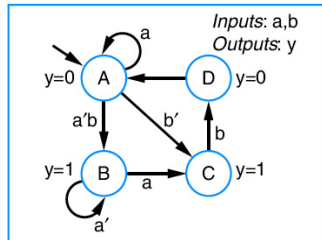


Figure 3.89 FSM for Exercise 3.45

3.48 Mostre como conectar quatro flip-flops T entre si para criar um circuito que conta de 0 a 15 e então retorna a 0 novamente—em outras palavras, ele faz a contagem 0000, 0001, 0010, ..., 1111 e retorna a 0000. Sugestão: considere o uso da saída Q de um flip-flop como sendo a entrada de relógio de um outro flip-flop. Assuma que inicialmente todos os flip-flops contêm 0s.