CURSO DE ENGENHARIA ELÉTRICA - UFES

Práticas de Laboratório – 2018/01

Questionário 7

	Nome:
	Marque x nas respostas corretas
1) Qual	l das portas lógicas a seguir fornece para uma entrada 1 1 0 1 a saída 1 e para a entrada 0 1 0 1 a saída 0?
b) c)	AND NOR XNOR XOR
saída é K2 com	gine um circuito lógico formado por três portas. A primeira porta é uma AND que recebe as entradas A e B e a e x X1, a segunda é uma porta OR cuja entrada é C e D e a saída é X2. Por fim, há uma porta XOR que recebe X1 e no entrada e gera a saída O. Considere dois sinais. O primeiro como sendo A = 1, B = 1, C = 0, D = 1 e o segundo A = 0, B = 1, C = 1, D = 1. Qual deles gera uma saída O igual a 1?
b) c)	O primeiro O segundo Ambos os sinais Nenhuma dos sinais
duas ei NAND,	nte a tabela verdade de uma cascata de portas lógicas NAND, tal que ela é formada por duas portas NAND de ntradas cada (logo há 4 variáveis de entrada no total) e as saídas delas são as entradas de uma terceira porta cuja saída é X. Quantas saídas de X são iguais a 1? Dica: existem 16 combinações diferentes. Realize a análise a porta individualmente para facilitar o entendimento.
a) b) c) d)	5 7
-	orta NAND é considerada uma porta lógica universal, pois qualquer outra porta pode ser obtida com somente deste tipo. Sabendo disso, informe a quantidade mínima de portas NAND para obter: a) porta NOT e b) porta
b) c)	1 e 2 2 e 3 1 e 3 2 e 4
1, a saí	flip-flop tipo D de borda de subida funciona da seguinte forma. Se o sinal D está em 1 e o clock sobe de 0 para ída Q passa a ser igual a Se o sinal D está em 0 e o clock desce de 1 para 0, a saída Q passa a ser igual a Se o sinal D está em 0 e o clock sobe de 0 para 1, a saída Q passa a ser igual a Se não houve aça no clock a saída Q permanece inalterada.
b) c)	0, 1, ao estado anterior 1, 0, ao estado anterior 1, ao estado anterior, 0 Ao estado anterior, 0 ao estado anterior