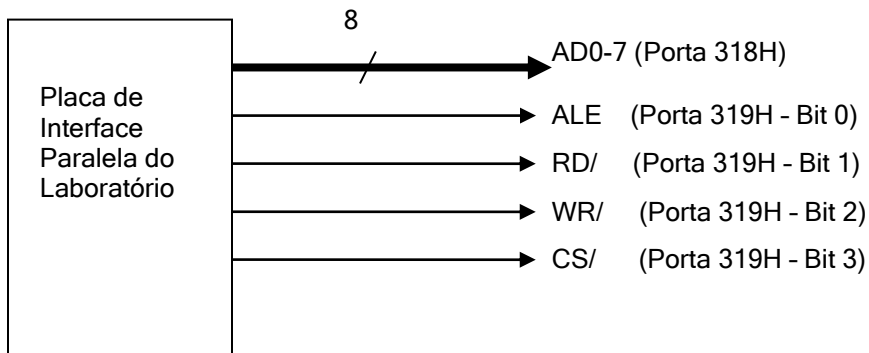


Sistemas Embarcados I – Laboratório 09

Objetivo: Estudar o funcionamento de um barramento de microprocessador multiplexado no tempo (Dados e endereços) assim como o entendimento dos ciclos básicos de leitura e escrita de memória estática - SRAM.

Descrição: Esta experiência visa implementar o funcionamento de um barramento de 8 bits multiplexado usando a placa de interface paralela disponível no laboratório. Com este barramento de 8 bits multiplexado, serão implementados a demultiplexação do barramento e os ciclos para leitura e escrita de uma memória 6264 (RAM).

A figura abaixo mostra os sinais do barramento de 8 bits a ser implementado. O detalhamento da função de cada um deles é dado a seguir:



AD 0-7 - Barramento de dados e endereços multiplexado (endereçamento máximo da memória é de 256 posições)

ALE - Address latch enable - Transição negativa do ALE indica endereços estáveis no barramento AD 0-7.

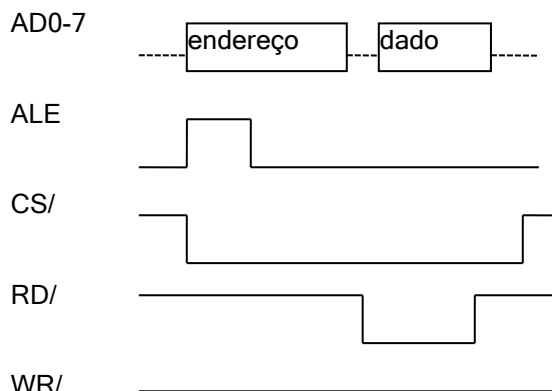
RD- Read - Sinal normalmente em nível 1. Quando em nível 0 indica que um dado da memória deve ser colocado no barramento AD 0-7

WR- Write- Sinal normalmente em 1. Quando em nível 0 indica que o dado do barramento AD 0-7 deve ser escrito na memória.

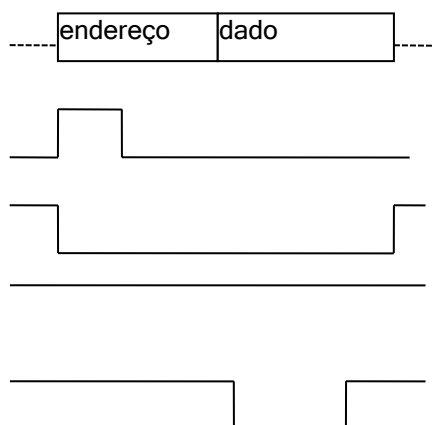
CS - Chip-select - Quando em 0 deve habilitar a memória para leitura ou escrita. Quando em 1 a memória deve estar desabilitada.

Os diagramas abaixo mostram as temporizações destes sinais para os ciclos de leitura e escrita na memória.

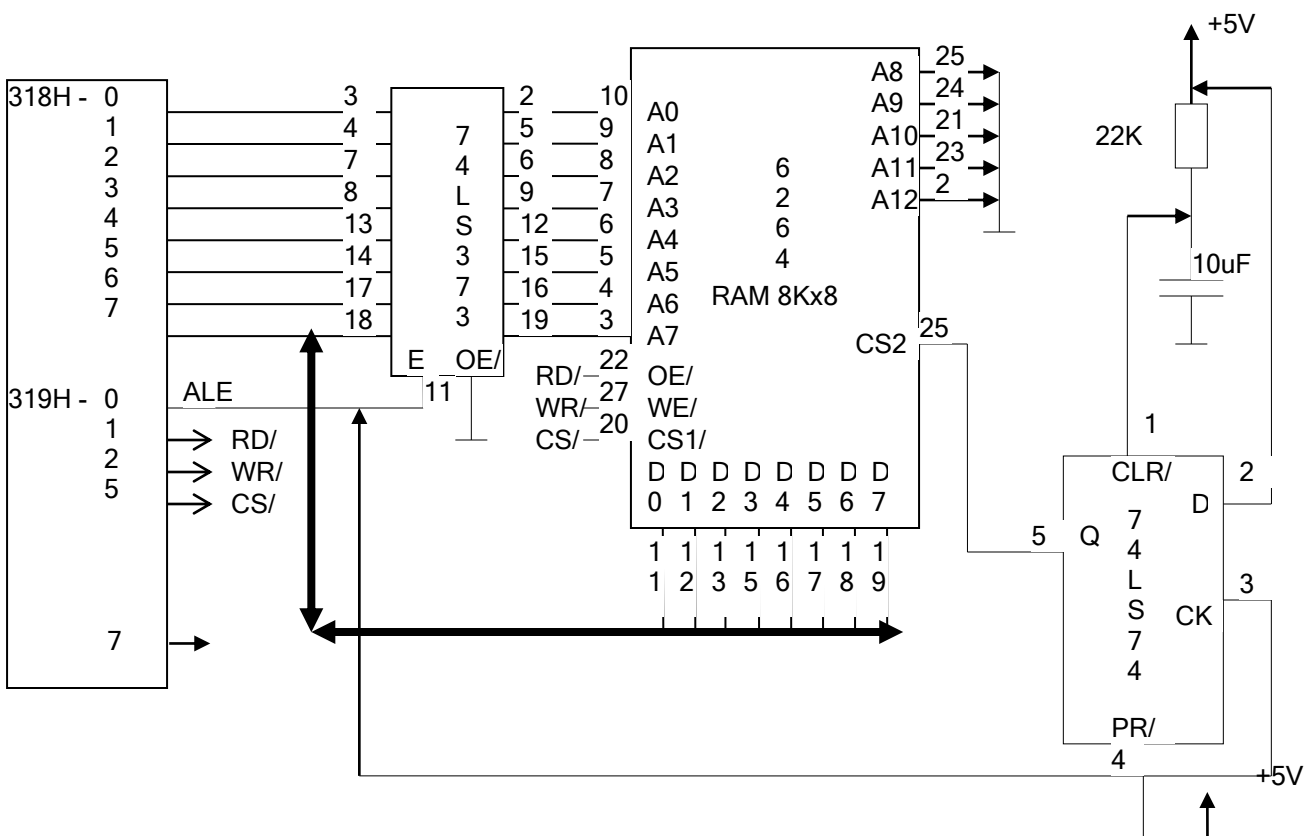
CICLO DE LEITURA



CICLO DE ESCRITA



O circuito abaixo deve ser montado em um protoboard e ligado nos pinos correspondentes da interface paralela do computador de testes (o mesmo do girassol).



Lembre-se que o bit 7 da porta 319h controla se a porta 318H é entrada ou saída.

O flip-flop do circuito é colocado apenas para garantir que a memória não está selecionada quando o computador é ligado e os níveis dos sinais de saída da interface paralela são aleatórios. Somente depois de haver uma transição positiva no sinal ALE é que a memória poderá ser habilitada pelo sinal CS2.

Lembre-se que a direção do barramento AD 0-7 é dada pelo pino 7 da porta de saída 319H. Quando ele é 0 o barramento é saída, quando 1 o barramento é entrada. Só mude a direção do barramento para saída quando necessário, voltando para entrada assim que possível.

O circuito 74LS373 faz a demultiplexação do barramento de endereços, conforme visto na teoria.

Parte prática:

1- Prepare em casa os seguintes programas:

- a) Um programa que fique em loop realizando na interface paralela um ciclo de leitura até que uma tecla seja apertada.
- b) Um programa que faça o mesmo para o ciclo de escrita
- c) Um programa que escreva uma sequência de 16 bytes na memória externa nos endereços 0 a 15.
- d) Um programa que leia uma sequência de 16 bytes da memória externa (endereços 0 a 15) e imprima o resultado na tela

2- Com um osciloscópio tendo em um canal o sinal ALE, verifique com o outro canal o diagrama de tempos de ciclo de leitura (programa a) e do ciclo de escrita (programa b). Coloque atrasos entre os sinais para melhorar a visualização no osciloscópio. Atente para o estado do sinal RD em relação à direção do barramento AD 0-7 para evitar um curto entre a saída da memória e o barramento AD 0-7.

3- Teste os programas c e d, ou seja, rode o programa c para armazenar uma sequência de bytes qualquer na memória. Dê um reset no computador e rode o programa e verifique se a sequência escrita foi impressa.