

ELETRÔNICA BÁSICA I – ELE08497 - LABORATÓRIO 8 POLARIZAÇÃO E AMPLIFICADOR COM MOSFET - EARTE

1- OBJETIVO

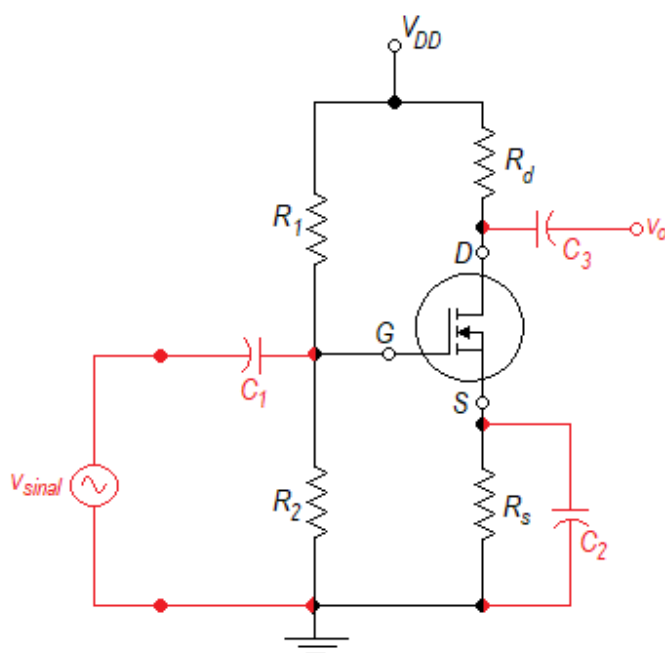
Verificar o ponto quiescente do MOSFET (V_{DSQ} , V_{GSQ} , I_{DQ}) na polarização de circuitos amplificadores com transistor de efeito de campo de metal óxido (MOSFET) e seu funcionamento com sinais alternados aplicados na entrada.

2- INTRODUÇÃO TEÓRICA

Os transistores de efeito de campo de acordo com a tecnologia de fabricação se classificam em MOS (Metal Óxido Silício) conhecidos como MOSFETs e os de Junção (J), denominados JFET. Os transistores do tipo MOSFET também são denominados de transistores FET de "Gate" isolado (IGJET).

Na introdução teórica da experiência 7 foram abordadas sucintamente as características dos MOSFETs

Da mesma maneira que no uso de transistores BJT em amplificadores de sinal, os MOSFETs podem ser usados de forma similar, conforme mostra o circuito da figura abaixo.



A qualidade do circuito de polarização, também nos circuitos com MOSFET, é medida em função da estabilidade do ponto médio do ponto quiescente.

Os fatores que perturbam esta estabilidade também são os mesmos:

- A grande variação nos parâmetros do transistor,
- A temperatura.

A realimentação negativa proporcionada pela resistência R_S contribui para a estabilidade do ponto quiescente. O princípio da superposição também é adotado na análise do circuito, uma vez que as fontes de tensão contínua (V_{DD}) e de sinal (V_{signal}) são independentes. Analisando-se o circuito de corrente contínua obtém-se o ponto quiescente. Analisando-se o circuito de pequenos sinais obtém-se o ganho.

2.1- Circuito de Polarização

O circuito de polarização está assinalado no circuito em preto, sendo composto por V_{DD} , R_D , R_S , R_1 e R_2 .

2.2- Ganhos

Os ganhos são dados pela relação das variações do sinal de saída (v_o) pela variação do sinal de entrada (v_{sinal}). Os capacitores devem se comportar como curtos-circuitos para sinais variantes no tempo na frequência do sinal de entrada. Vale ressaltar que o valor do ganho é condicionado à reprodução do sinal de entrada na saída do amplificador, ou seja, pelo menos teoricamente a sinal de saída não deverá sofrer distorção em relação ao de entrada.

3- PARTE EXPERIMENTAL

O transistor MOSFET de junção a ser empregado nos experimentos é o 2N 7000 (tabela abaixo).

TO-92

SOT-23

Absolute Maximum Ratings $T_A = 25^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	2N7000	2N7002	NDS7002A	Units
V_{DS}	Drain-Source Voltage	60			V
V_{DGR}	Drain-Gate Voltage ($R_{DS} \leq 1\text{ M}\Omega$)	60			V
V_{GS}	Gate-Source Voltage - Continuous	± 20			V
	- Non Repetitive ($t_p < 50\mu\text{s}$)	± 40			
I_D	Maximum Drain Current - Continuous	200	115	280	mA
	- Pulsed	500	800	1500	
P_D	Maximum Power Dissipation	400	200	300	mW
	Derated above 25°C	3.2	1.6	2.4	mW/ $^\circ\text{C}$
T_J, T_{STG}	Operating and Storage Temperature Range	-55 to 150			$^\circ\text{C}$
T_L	Maximum Lead Temperature for Soldering Purposes, $1/16"$ from Case for 10 Seconds	300			$^\circ\text{C}$

THERMAL CHARACTERISTICS

$R_{\theta JA}$	Thermal Resistance, Junction-to-Ambient	312.5	625	417	$^\circ\text{C/W}$
-----------------	---	-------	-----	-----	--------------------

© 1997 Fairchild Semiconductor Corporation

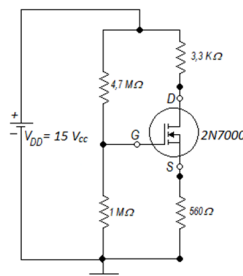
2N7000 Datasheet

© 1997 Fairchild Semiconductor Corporation

2N7000.SAM Rev. A1

3.1- Circuito de Polarização

3.1.1- Crie no simulador o circuito abaixo.



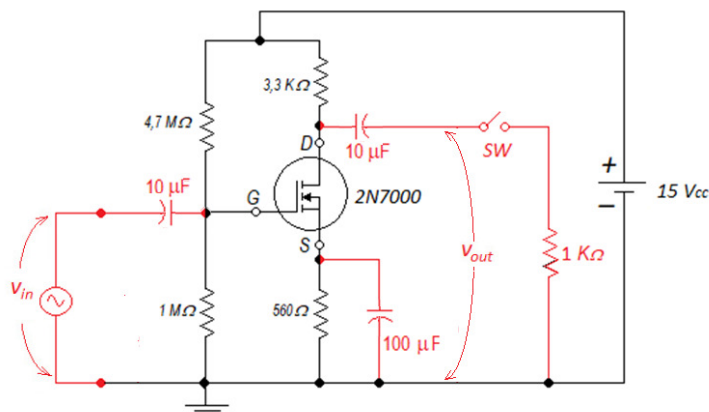
3.1.2- Simule o circuito acima e registre as tensões e a corrente abaixo:

$V_D =$ _____ $V_S =$ _____ $V_G =$ _____

$V_{DSQ} =$ _____ $V_{GSQ} =$ _____ $I_{DQ} =$ _____

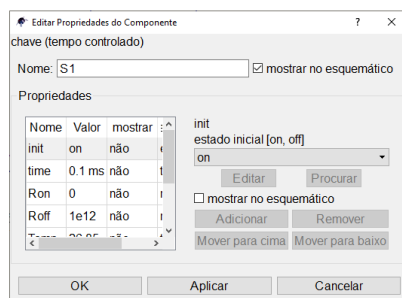
3.2- Amplificador

3.2.1- Crie no simulador o circuito abaixo.



3.2.2- Com a chave SW aberta, ajuste o sinal senoidal de entrada v_{in} para amplitude $V_{pp} = 140$ mV, frequência de 5 KHz e OFFSET = 0 V. Plote os sinais de v_{in} e de v_{out} em um mesmo gráfico, de tal forma que um sinal não interfira com o outro, com sinal de v_{in} na parte superior do gráfico e com o sinal no v_{out} na parte inferior.

Obs: Se neste item a chave SW for o interruptor que se encontra na lista de componentes agrupados do QUCS, para programar a chave para ficar aberta durante a simulação, o parâmetro "init estado inicial [on, off]" deverá ser setado em "on" (ver figura abaixo) e no circuito ela irá parecer como fechada. Isto porque a chave fica inicialmente na posição "on" e após o tempo definido pelo parâmetro "time" a chave vai para o estado "off" (aberta). Se o parâmetro "init estado inicial [on, off]" é setado em "off" a chave fica aberta pelo tempo definido por "time" e após este tempo a chave fecha. Veja figura abaixo.



Uma outra forma de fazer esta simulação e não usar este interruptor e simular a chave SW da seguinte forma: SW aberta significa não ligar o resistor de 270 Ω no circuito na saída do amplificador. SW fechada significa ligar o resistor 270 Ω na saída do amplificador.

3.2.3- Tire um print da tela do arquivo.sch, mostrando como ficou o circuito e os recursos de simulação usados.

3.2.4- Com a chave SW aberta, ajuste o sinal senoidal de entrada v_{sig} para amplitude $V_{pp} = 10$ mV, frequência de 5 KHz e OFFSET = 0 V. Plote os sinais de v_{in} e de v_{out} em um mesmo gráfico, de tal forma que um sinal não interfira com o outro, com sinal de v_{in} na parte superior do gráfico e com o sinal no v_{out} na parte inferior.

3.2.5- Feche a chave SW e repita o item 3.2.4.

3.2.6- Calcule o ganho de tensão do amplificador considerando as situações descritas nos itens 3.2.4 e 3.2.5.

A_v sem resistência de carga = _____ A_v com resistência de carga = _____

3.2.7- Abra a chave SW e retire o capacitor de 100 μ F ligado entre a fonte e a terra e meça de novo o ganho.

A_v sem resistência de carga e sem capacitor de emissor = _____