

UNIVERSIDADE FEDERAL DO ESPÍRITO SANTO CENTRO TECNOLÓGICO DEPARTAMENTO DE INFORMÁTICA

Plano de Ensino

Universidade Federal do Espírito Santo

Campus de Goiabeiras

Curso: Engenharia de Computação

Departamento Responsável: Departamento de Informática

Data de Aprovação (Art. nº 91): 03/11/2021

DOCENTE PRINCIPAL: RODOLFO DA SILVA VILLACA Matrícula: 2650719

Qualificação / link para o Currículo Lattes: http://lattes.cnpq.br/3755692723547807

Disciplina: ARQUITETURA DE COMPUTADORES I Código: INF09274
Período: 2021 / 2 Turma: 01 Earte

Pré-requisito: Carga Horária Semestral: 75

Disciplina: ELE08500 - ELETRÔNICA DIGITAL

Distribuição da Carga Horária Semestral

Créditos: 4 Teórica Exercício Laboratório

Ementa:

Linguagem de Montagem. Formato de instruções. Ligadores e Carregadores. Memórias: tipos, organização e endereçamento. CPU's: barramento e unidade de controle. DMA. Interrupções e sua implementação. Arquitetura de computadores típicos.

Objetivos Específicos:

Capacitar os alunos a compreenderem a organização e arquitetura básicas de um computador; em especial, capacitar os alunos a entenderem e analisarem criticamente as opções para definição do conjunto de instruções de uma arquitetura, da estrutura interna da CPU e dos sistemas de memória e de interconexão.

Conteúdo Programático:

- 1. Introdução aos Sistemas Computacionais (3h):
- 1.1. Níveis de Abstração: do código-fonte ao código de máquina;
- 1.2. Componentes de Hardware;
- 1.3. Sistemas de Numeração.
- 2. Montadores, Ligadores, Carregadores e Compiladores (3h):
- 2.1. Montadores, Ligadores, Carregadores;
- 2.2. Compiladores.
- 3. Instruções MIPS: A Linguagem da Máquina (10h):
- 3.1. Operações Básicas;
- 3.2. Operandos;
- 3.3. O Formato das Instruções.
- 4. Desempenho das Arquiteturas (3h):
- 4.1. Definindo Desempenho;
- 4.2. Medindo Desempenho;
- 4.3. O Tempo de Execução de um Programa.
- 5. Aritmética de Computadores (15h):
- 5.1. Operações Aritméticas;
- 5.2. Operações Lógicas;
- 5.3. Unidade Lógica e Aritmética (ULA);
- 5.4. Hardware de Multiplicação Inteira;

PLANO DE ENSINO - UFES Página 1 de 4

- 5.5. Hardware de Divisão Inteira:
- 5.6. Números em Ponto Flutuante.
- 6. O Processador (25h):
- 6.1. Funcionamento básico: ciclo de busca e execução;
- 6.2. Caminho de dados e controle:
- 6.3. Implementação de um Processador Monociclo;
- 6.4. Implementação de um Processador Pipeline;
- 6.5. Desempenho do Pipeline: conflitos e paradas;
- 6.6. Exceções e Interrupções.
- 7. Hierarquia de Memória (8h):
- 7.1. Tamanho x Tempo de Resposta;
- 7.2. Tipos e Implementações de Memórias Cache.

Metodologia:

Forma de desenvolvimento da disciplina:

- Desenvolvimento do conteúdo de forma assíncrona (50% da carga horária total) com o uso de vídeos, material de apoio (documentos, simuladores, sites e apresentações) e de roteiros de atividades (exercícios teóricos e práticos);
- Utilização de aulas síncronas (50% da carga horária total) para introdução dos tópicos do conteúdo, esclarecimento de dúvidas sobre as atividades e entrevistas;
- Interação entre professor e turma por meio dos recursos tecnológicos disponíveis no portal professor/aluno e na plataforma G-Suite (Google Classroom e Meet);
- Aplicação de exercícios e trabalhos práticos de implementação, individuais ou em grupo, síncronos ou assíncronos, relacionados ao conteúdo da disciplina.

Recursos:

- Uso de vídeos e cursos online de instituições academicamente reconhecidas;
- Exposições orais com recursos multimídia, intercaladas com sessões de perguntas e respostas por meio dos recursos tecnológicos disponíveis no portal professor/aluno e na plataforma G-Suite (Google Classroom e Meet);
- Disponibilização de material didático com o conteúdo da disciplina em formato digital (pdf) e por meio da ferramenta Biblioteca Digital da UFES;
- Demonstração e simulação com estudos de casos envolvendo simuladores de circuitos digitais e do rocessador MIPS.

Critérios / Processo de avaliação da Aprendizagem :

- A avaliação será feita por meio de 3 provas teóricas (P1, P2 e P3) e de trabalhos (T), correspondentes a atividades práticas e estudos dirigidos. A média parcial (MP) será definida pela fórmula MP=(0,25.P1 + 0,25.P2 + 0,25.P3 + 0,25.T).
- As provas P1, P2 e P3 deverão ser realizadas, prioritariamente, de forma síncrona e poderão ser realizadas entrevistas para a definir a nota da componente T, que corresponde às atividades de laboratório e implementação desenvolvidas remotamente pelos alunos.
- Se MP >= 7,0, o aluno estará dispensado da Prova Final e será considerado aprovado. Caso contrário, o aluno será submetido à Prova Final (PF) e a sua Média Final será obtida de acordo com a fórmula MF = (MP + PF)/2. Se MF >= 5,0 o aluno será considerado aprovado. Caso contrário o aluno será considerado reprovado na disciplina.

Bibliografia básica:

HENNESSY, J. L.; PATTERSON, D. A. Organização e Projeto de Computadores: A interface hardware/software. Editora Campus/Elsevier. Trad. da 4ª Ed. Americana, 2012.

STALLINGS, W. Arquitetura de Computadores, 5ª Ed. Prentice Hall do Brasil. 2010.

WEBER, R. F. Fundamentos de Arquitetura de Computadores. 3ª Ed. Bookman, Série de Livros Didáticos do Instituto de Informática da UFRGS, v. 8, 2008.

Bibliografia complementar:

HENNESSY, J. L.; PATTERSON, D. A. Computer Architecture: A Quantitative Approach, 4th Edition, 2007 TANENBAUM, A. Arquitetura de Computadores, 5ª Edição, Prentice Hall do Brasil. ROTH, C. H. Digital systems design using VHDL. Boston: PWS Publishing, c1998. x, 470 p. ERCEGOVAC, M. D.; LANG, T.; MORENO, J. H. Introdução aos sistemas digitais. Ed. Bookman, 2000. xiv, 453 p.

TOCCI, R. J.; WIDMER, N. S.; MOSS, G. L. Sistemas digitais: princípios e aplicações. 11. ed. São Paulo: Pearson, 2011., 817 p.

Cronograma:

PLANO DE ENSINO - UFES Página 2 de 4

Aula	Data	Descrição	Exercícios	Observações
01	04/11/2021	Apresentação da Disciplina. Introdução aos Sistemas Computacionais.		Aula Síncrona (2h)
02	09/11/2021	Montadores, Ligadores, Carregadores e Compiladores		Aula Síncrona (2h)
03	11/11/2021	Instruções MIPS: Introdução à Linguagem de Máguina		Aula Assíncrona
04	16/11/2021	Instruções MIPS: Operações Básicas, Operandos e Formato das Instruções		Aula Síncrona (2h)
05	18/11/2021	Instruções MIPS: Laboratório	Atividade 1	Atividade Assíncrona
06	23/11/2021	Desempenho das Arquiteturas		Aula Síncrona (2h)
07	25/11/2021	Operações Lógicas e Aritméticas	Lista de Exercícios I	Atividade Assíncrona
08	30/11/2021	Operações Lógicas e Aritméticas		Aula Síncrona (2h)
09	02/12/2021	Aritmética Computacional: Laboratório		Atividade Assíncrona
10	07/12/2021	Ponto Flutuante: representação		Aula Síncrona (2h)
11	09/12/2021	Prova P1 - Capítulos 1, 2, 3, 4 e 5 do Conteúdo Programático		Atividade Síncrona (3h) Uso do Google Classroom
12	14/12/2021	Unidade Lógico e Aritmética		Aula Síncrona (2h)
13	16/12/2021	Multiplicação e Divisão Binária		Aula Síncrona (2h)
14	21/12/2021	Operações com Ponto Flutuante		Aula Síncrona (2h)
15	23/12/2021	Aritmética Computacional: Laboratório		Atividade Assíncrona
16	25/01/2022			Aula Síncrona (2h)
17	27/01/2022			Atividade Assíncrona
18	01/02/2022	Processador Monociclo		Aula Síncrona (2h)
19	03/02/2022	Laboratório: Processador Monociclo		Aula Assíncrona
20	08/02/2022	Processador Pipeline		Aula Síncrona (2h)
21	10/02/2022	Laboratório: Processador Pipeline		Atividade Assíncrona
22	17/02/2022	Laboratório: Processador Pipeline (continuação)		Atividade Assíncrona
23	22/02/2022			Aula Síncrona (2h)
24	24/02/2022	Prova P2 - Capítulos 5, 6 do Conteúdo Programático		Atividade Síncrona (3h) Uso do Google Classroom
25	01/03/2022	Hierarquia de Memória x Desempenho		Aula Síncrona (2h)
26	03/03/2022	Laboratório: Execução de		Atividade Assíncrona
27	08/03/2022	Interrupções Memória Cache		Aula Síncrona (2h)
28	10/03/2022	Memória Cache: implementação		Atividade Assíncrona
29	15/03/2022	Memória Cache: Implementação no MIPS		Aula Síncrona (2h)
30	17/03/2022	Laboratório: Memória Cache e		Atividade Assíncrona
31	22/03/2022	Desempenho Laboratório: Memória Cache (continuação)		Atividade Assíncrona
32	24/03/2022			Atividade Síncrona (3h) Uso do Google Classroom
33	31/03/2022			Atividade Síncrona (3h) Uso do Google Classroom

Observação:

PLANO DE ENSINO - UFES Página 3 de 4

Carga horária síncrona: 40h (previsão) Carga horária assíncrona: 35 (previsão)

PLANO DE ENSINO - UFES Página 4 de 4