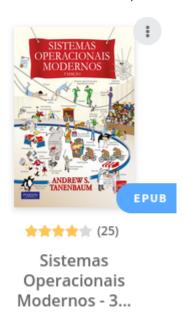
## Roteiro de Estudos 13

# Gerência de Memória - Algoritmos de substituição de página - Projeto

#### 1. LEITURA

- A. S. Tanenbaum "Sistemas Operacionais Modernos', 3a. Edição, Editora Pearson Prentice Hall. 2009.
  - Seção 3.4 "Algoritmos de Substituição de Páginas" (p. 122-133)
  - Seção 3.5 "Questões de projeto para sistemas de paginação" (até a seção 3.5.5 inclusive) (p. 133-137)
    - Para acessar o livro no acervo digital da UFES:
      - Acesse <a href="https://bibliotecas-digitais.ufes.br/">https://bibliotecas-digitais.ufes.br/</a> e entre com suas credenciais de login único ufes (não é o email... é só o login!)
      - 2. Clique no botão "Acessar" da "Biblioteca Virtual Pearson"
      - 3. Na nova aba/janela que abriu, digite na barra de busca "sistemas operacionais modernos"
      - 4. Vão aparecer 4 resultados, selecione este:



Tanenbaum, Andrew S.

### 2. RESUMÃO

 Slides com uma compilação sobre algoritmos de substituição de páginas e alguns aspectos de projeto

### 3. VÍDEOS

- O que é Page Replacement (3'22")
- o NRU (4'51")
- o <u>FIFO</u> (6'42")
- Second Chance (3'55")
- o Algoritmo do Relógio (1'28")
- <u>LRU Least Recently Used</u> (7'04")
- LRU em Software: NFU Not Frequently Used (5'15")
- LRU em Software: Aging (5'15")
- o Que é o Working Set? (3'53")
- Allgoritmo baseado no Working Set e o Algoritmo do WSClock (8'12")

## 4. EXERCÍCIOS (valendo turings!!)

Responda o formulário fornecido juntamente com este roteiro

\_\_\_\_\_\_

### Lista de Exercícios de Consolidação

O objetivo da lista é ajudar no estudo individual dos alunos. Soluções de questões específicas poderão ser discutidas em sala de aula, conforme interesse dos alunos.

- 1. Compare as 2 estruturas de dados para controlar os blocos de memória livre, mostrando vantagens e desvantagens de cada uma delas.
- 2. Considere um espaço de endereçamento lógico de oito páginas de 1024 palavras de 2 bytes cada, mapeado em uma memória física de 32 quadros. Quantos bits existem no endereço lógico? E no endereço físico?
- 3. Considere o vetor bidimensional A:

```
int A[][] = new int[100][100];
```

onde A[0][0] está na posição 200, em um sistema paginado com páginas de tamanho 200 palavras. Observe que o vetor é armazenado em linha. Ou seja, o vetor é armazenado na ordem: A[0][0], A[0][1], ..., A[0][99], A[1][0], ..., A[99][99]. No sistema paginado em questão, cada página pode armazenar até 200 elementos de A (isso porque cada elemento do vetor tem o tamanho de uma palavra). Um processo pequeno está na página 0 (posições de 0 a 199, travado em memória) para manipular a matriz; assim, toda a busca de instruções será a partir da página 0.

Para uma memória com apenas três quadros de página, indique em que situação, código a) ou código b), ocorre mais faltas de páginas nos seguintes laços de inicialização do vetor, usando o algoritmo de substituição de página LRU em Software (Least Recently Used) e assumindo que a moldura 0 tem a página 0 do processo e que os outros dois estão inicialmente vazios. Justifique sua resposta.

```
(a) for (int j=0; j<100; j++)
for (int i=0; i<100; i++)
A[i][j]=0;
(b) for (int i=0; i<100; i++)
for (int j=0; j<100; j++)
A[i][j]=0;
```

- 4. Um pequeno computador tem quatro molduras de página. Na primeira interrupção de tempo, os bits R são 0111 (o da página 0 em 0 e os demais em 1). Nas interrupções seguintes tais valores são 1011, 1010, 1101, 0010, 1010, 1100, 0001. Se o algoritmo do envelhecimento (aging) for usado, com um contador de oito bits, dê o valor dos quatro contadores após a última interrupção.
- 5. Considere um sistema com páginas de 4K, endereçamento lógico de 16 páginas, e endereçamento físico de 8 frames. Considere a tabela de página a seguir do processo em execução:
  - a) Mostre em quais endereços físicos a MMU traduz cada uma das seguintes referências à memória feitas pelo processo corrente: 8292 e 28094.
  - b) Mostre como fica uma Tabela Invertida para este sistema, com o mesmo mapeamento, e como os endereços do item anterior são traduzidos com esta tabela.
  - c) Mostre como fica uma Tabela em dois níveis para este sistema com o mesmo mapeamento, se o primeiro e segundo níveis suportarem 4 entradas cada. Além disso, mostre como os endereços do item a) são traduzidos com esta tabela.
- 6. Considere um sistema de paginação em que haja 4 molduras e seis páginas virtuais. Na sequência de eventos listada abaixo, "Read x" significa que a informação contida em um endereço na página virtual 'x' deve ser lida; "Write x" significa que uma informação será escrita em um endereço na página virtual 'x'; "TICK" é um *tick* de relógio. (Lembre-se que os argumentos de "Read" e "Write" são números de páginas virtuais, e não de molduras). Liste as ocorrências de *Page Faults* e os números das molduras escolhidas para receber as páginas virtuais caso o S.O. utilize a) NRU (*Not Recently Used*); b) *Second Chance*; c) *Aging*. Se o algoritmo gerar um empate na decisão de páginas a serem substituídas, escolha a que estiver posicionada na moldura de menor número. Assuma que, inicialmente, a memória encontra-se vazia.

Time: Events:	NRU	Second Chance	Aging	
1 Write 1				
2 Read 2				
3 Read 3				
TICK				
4 Write 2				
5 Read 4				
6 Read 5				
TICK				
7 Read 1				
8 Write 6				
9 Write 3				
TICK				
10 Read 2				
11 Write 1				
12 Write 4				
TICK				
13 Write 5				
14 Write 2				

7. Considere um sistema de memória composto de 4 molduras de páginas de 2k cada em um espaço de endereçamento total de 16 bits. Se no instante 233 os seguintes dados estão disponíveis:

Moldura	Página Virtual	Carga	Última Referencia	R	М
1	7	100	231	0	1
2	8	112	233	1	1
3	5	187	230	0	1
4	10	200	232	0	0

Mostre qual página será removida da memória para se atender a requisição de acesso ao endereço virtual 4095, para cada um dos seguintes algoritmos: FIFO, NRU, LRU e 2a. chance.