

Prova III

1- Dadas de enunciado: $m = 3$ bit

$$\text{resolução} = 1V$$

$$\text{entrada } V_A = 4,7V$$

a) Máxima tensão do conversor DA

$$\text{FORMULA} \left\{ \begin{array}{l} \text{Resolução} = \frac{\text{Amplitude de Fundo de Escala}}{2^m - 1} \end{array} \right. \quad \begin{array}{l} \nearrow A_{FE} \rightarrow V_{max} \end{array}$$

substituindo os valores:

$$1 = \frac{A_{FE}}{2^3 - 1}$$

$$A_{FE} = 8 - 1$$

$$A_{FE} = 7 = V_{max}$$

$$\rightarrow V_{max} = 7V$$

b) Gráfico V_A :

• Temos que: $V_{max} = 7V$

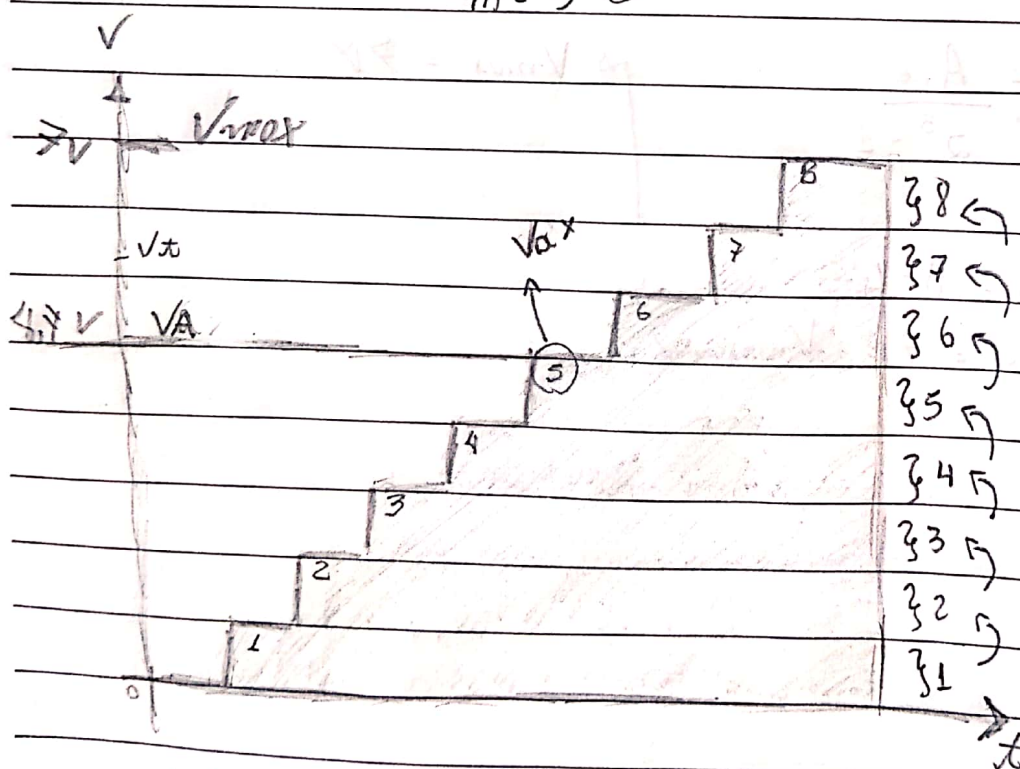
• entrada $V_A = 4,5V$

• encontrando o número de degraus $\rightarrow V_{ox} = 5V$

FORMULA $\rightarrow m = \frac{V_A}{\text{Resolução}} = V_{ox} \rightarrow m = 5 \text{ degraus} = V_{ox}$

$$m = \frac{4,7}{1}$$

$$m = 5$$



contar aumentando degrau a cada x

• a medida que o contador avança, aumenta +1 degrau à V_A , até alcançar um degrau que ultrapasse o valor de V_A (4,7V), que seria o V_{ox} , um valor entre 0 a 100 mV.

c) Valor binário de saída:

temos que : $n = 5 \text{ degraus} =$

$$V_{\text{ref}} = 5V$$

contador = aumenta +1 até ultrapassar
o valor de V_A .

→ o contador irá parar na 5ª degrau
mantendo o valor binário 101

corresponde a 5

3 bits

∴ Saída binária = 101

d) Tempo de conversão

• como foi usado $n = 5 \text{ degraus}$ para converter e
cada degrau corresponde a 1 pulso de clock:

• Temos um total de tempo de conversão igual a
5 pulsos de clock.

e) saída digital e tempo de conversão com o conversor de aproximações sucessivas.

- ao invés de aproximarmos para cima, deve nos aproximar para baixo.

- usando o mesmo modo de resolução do Letra b)

~~///~~ encontrando a número de degraus:

$$m = \frac{V_A}{\text{Resolução}}$$

$$\rightarrow m = 4 \text{ degraus}$$

$$V_{Ax} = 4V$$

$$m = \frac{4,7}{1}$$

$$m = 4$$

$$m = \frac{V_A}{1}$$

Resolução

$$m = 4 \text{ degraus}$$

$$V_{Ax} = 4V$$

$$m = \frac{4,7}{1}$$

$$m = 4$$

~~#~~ encontrando o tempo:

o conversor de aproximação sucessivas sempre irá aproximar para um degrau abaixo de V_A .

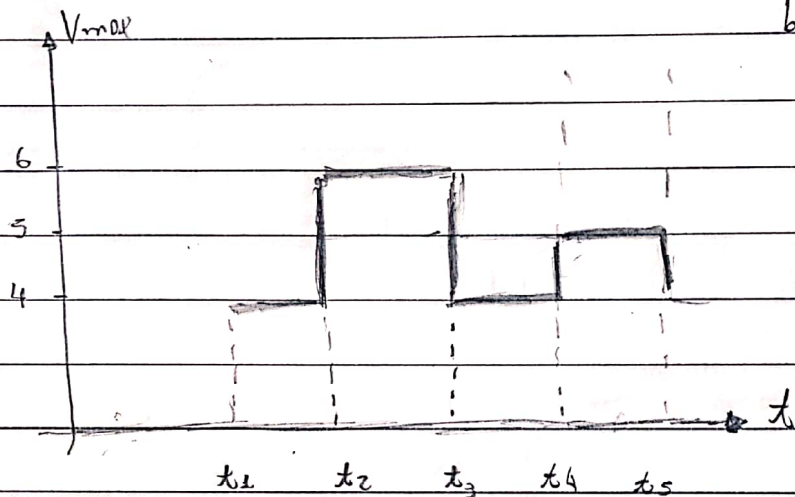
• O processamento de cada bit dura um ciclo de clock, de modo que o tempo de conversão para um conversor A/D de aproximação sucessiva será de $T_c = N \text{ bits} \cdot 1 \text{ ciclo de clock}$.
 ↑ como temos $m = 4 = 100 = 3 \text{ bits}$

$$T_c = 3 \cdot 1 = 3 \text{ ciclos de clock} \quad \left. \vphantom{T_c = 3 \cdot 1} \right\} \text{Tempo de conversão}$$



f) saída A_x do conversor D/A de aproximações sucessivas

① → os bits dos registradores são limpos



bits	→	bit ₃	bit ₂	bit ₁
x_1	=	1	0	0
x_2	=	1	1	0
x_3	=	1	0	0
x_4	=	1	0	1
x_5	=	1	0	0

$$V_{AX} = 4V$$

② → para gerar V_{AX} , é ajustado o bit 3 para 1, tendo assim $V_{AX} < V_A$, onde o bit 3 é mantido como bit 1

$$V_{AX} = 6V$$

③ → Assim como no passo "2", o bit 2 é colocado em 1 para gerar $V_{AX} = 6V$, sendo $V_{AX} > V_A$, o bit retorna para 0

$$V_{AX} = 5V$$

④ → Para gerar $V_{AX} = 5V$, o bit 1 é colocado em 1, e como no passo "3", por $V_{AX} > V_A$, o bit é retornado para 0.

⑤ → Ao Final, todos os bits do registrador foram processados sendo bit₃, bit₂, bit₁ = 1 0 0, correspondente a saída binária 4 (100) = V_{AX}

↓ ↓ ↓
 PASSO 1 PASSO 3 PASSO 4