

1. Introducción

En el presente laboratorio se hace uso de los puertos de entrada y salida de propósito general de la tarjeta Nexys 4 DDR, para implementar contadores digitales en decimal y hexadecimal que se muestren en el display de 7 segmentos, para esto se requiere previamente conocer con que nombre se identifica cada uno de los puertos correspondientes a los ánodos y cátodos del display, conocer cual estado de señal activa y desactiva cada ánodo y cada grupo de cátodos para codificar las combinaciones correspondientes a cada carácter del alfabeto numérico. El trabajo esta disponible en el repositorio <https://github.com/ie0424-I2022/laboratorio-3-cualquiervara2-0>.

2. Ejercicios

2.1. Ejercicio 1

Se realizó una simulación y se determinó que el tiempo transcurrido entre 2 cambios consecutivos en la salida `out_byte` es de aproximadamente 2.9ms. Luego se cargó el circuito en la tarjeta de desarrollo y se notó que el contador itera demasiado rápido para analizar si el contador funcionaba de forma correcta, esto debido a que el tiempo mínimo requerido para que el ojo humano detecte cambios rápidos en una imagen es 13ms[1]. Sin embargo al aumentar el tiempo de espera en el firmware para obtener 13ms de delay entre cambios en la salida, se notó aun complicado de detectar bien los cambios, especialmente el LSB del contador, por lo que se decidió aumentar este tiempo a 30ms aproximadamente modificando la constante del firmware `LOOP_WAIT_LIMIT` a 250000, de este modo se logró apreciar los cambios en los LED

2.2. Ejercicio 2

Se realizaron cambios al archivo `system.v` para mostrar un contador ascendente en hexadecimal en el display de 7 segmentos, para ello se creó un módulo llamado `seven_segment_hex` con 3 entradas y 2 salidas, donde las 3 entradas corresponden al numero a desplegar de 32 bits, la señal de reset y la del clock; y las salidas al cátodo y ánodo de 8 bits cada uno. Se modificó el archivo `system.xdc` para sincronizar los puertos correspondientes a los ánodos y cátodos del display de 7 segmentos de la tarjeta con las salidas del módulo creado `anode_out` y `cathode_out`, siguiendo el diagrama:

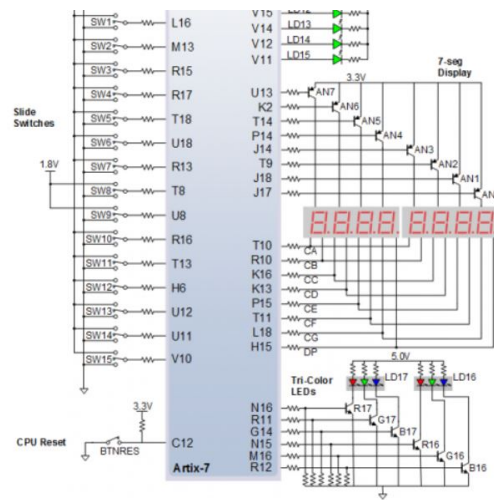


Figura 1: Dispositivos de propósito de general de entrada y salida. Imagen tomada de [2]

La siguiente figura muestra un instante de la cuenta hexadecimal, la cual es completamente funcional.



Figura 2: Prueba de contador hexadecimal en la tarjeta Nexys4

Es importante mencionar que al realizar este ejercicio, en algún momento se cambió el orden de los archivos cargados en Vivado para compilar, de modo que el archivo system.v no estaba arriba

del resto y esto generaba un error en system.xdc tipo `set_property expects at least one object`, únicamente hubo que configurar el archivo `system.v` como top y el error se solucionó.

2.3. Ejercicio 3

Se realizaron modificaciones en el archivo `system.v` para desplegar un contador decimal en el display de 7 segmentos, para esto se creó un módulo `7_segment_dec` con 3 entradas y 2 salidas, donde las 3 entradas corresponden al número a desplegar de 32 bits, la señal de reset y la de clock; y las salidas al cátodo y ánodo de 8 bits cada uno. Se utilizó como base el contador hexadecimal realizado en el ejercicio 2, cortando los valores de A hasta F. También fue necesario realizar la conversión a números enteros utilizando un `assign`, ya que los números recibidos vienen en formato hexadecimal.

La siguiente figura muestra un instante de la cuenta decimal, la cual es completamente funcional.

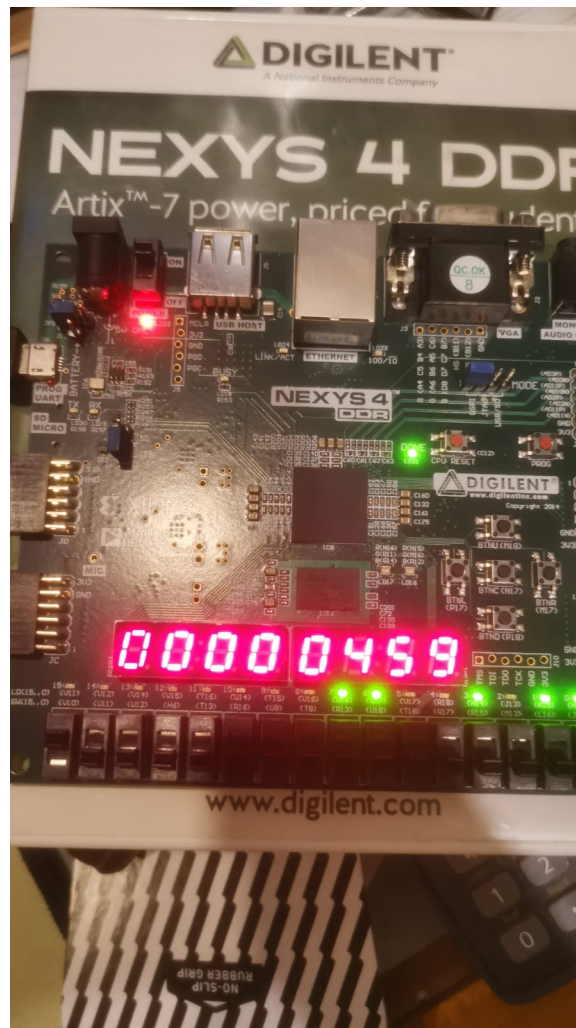


Figura 3: Prueba de contador decimal en la tarjeta Nexys4

2.4. Ejercicio 4

Para esta parte del laboratorio se modificó el archivo `system.xdc` para agregar una entrada extra que lea el valor del switch del puerto J5 y se creó un modulo en `system.v` llamado `7_segment_switch` con 4 entradas y 2 salidas, donde las 4 entradas corresponden al numero a desplegar de 32 bits, un bit de switching, la señal de reset y la del clock; y las salidas al cátodo y ánodo de 8 bits cada uno. El bit de swiching se controla usando el switch J15 y cambia instantáneamente entre las salidas de los módulos hexadecimal y decimal. Para lograr esto, se instancian estos dos módulos dentro del modulo de `7_segment_switch` y se les pasan las mismas entradas a ambos. Al cambiar el switch de posición este configura la salida a los displays de 7 segmentos entre el modulo hexadecimal y el modulo decimal.

3. Conclusiones

1. Se implementaron de forma exitosa, contadores decimal y hexadecimal y se desplegaron varios números en el display de 7 segmentos de la tarjeta de desarrollo, utilizando los puertos de entrada y salida de propósito general correspondientes.
2. Tanto los ánodos como los cátodos del display de 7 segmentos de la Nexys 4 DDR se activan con la señal del puerto correspondiente en estado bajo.
3. Para solucionar el error, en el archivo `system.xdc`, `set_property expects at least one object`, se cambió el orden de los archivos en Vivado para dejar el archivo `system.v` de primero.
4. Los cambios sincronizados al reloj de la tarjeta Nexys 4 DDR (oscilador de cristal de 100Mhz) son demasiado rápidos y no son perceptibles por el ojo humano, por lo que es necesario generar tiempos de delay necesarios mediante el código para poder apreciar los cambios en los dispositivos visibles de la tarjeta.

Referencias

- [1] Carl Erick Hagmann Mary C. Potter Brad Wyble y Emily S. McCourt. «Detecting meaning in rapid pictures». En: *Attention, Perception, & Psychophysics* (2014).
- [2] Digilent. *Nexys4 DDR™ FPGA Board Reference Manual*. Digilent. 2014. URL: https://www.xilinx.com/content/dam/xilinx/support/documents/university/XUP%20Boards/XUPNexys4DDR/documentation/Nexys4-DDR_rm.pdf.