11 de Mayo del 2022 Jordi Louzao von Breymann - B53993 Dualok Fonseca - B42629

1. Ejercicios

1.1. Investigue cómo funcionan los LEDs de siete segmentos de la tarjeta Nexys 4 DDR y describa los pasos y tiempos que se necesitan para desplegar números

La tarjeta Nexys cuenta con 2 pantallas de 7 segmentos de ánodo común de 4 dígitos que están configuradas para comportarse como una única pantalla de 8 dígitos.[1]

Cada uno de los 8 dígitos se componen con 7 segmentos siguiendo un patrón de la figura de un 8 con un LED incrustado en cada segmento. Se pueden hacer 128 patrones de los cuales los 10 correspondientes a los números decimales son los mas utilizados, iluminando ciertos LEDs y dejando otros apagados.[1]

Cada dígito contiene 7 LEDs formando un nodo en el circuito de ánodo común, mientras que los cátodos quedan separados, las señales de ánodo común quedan disponibles como 8 señales de entrada para habilitar cada segmento correspondiente como se muestra en la siguiente figura.

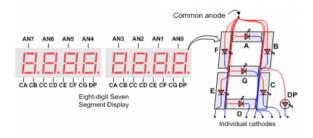


Figura 1: Circuitos de ánodo común y señales de habilitacion en la tarjeta Nexys4 DDR[1]

Por otro lado los cátodos de segmentos similares de los 8 dígitos se conectan en 7 circuitos etiquetados de CA hasta CG, por ejemplo los 8 LED superiores de los 8 dígitos etiquetados con la letra A están conectados en un solo circuito llamado CA, sin embargo solo se activa el LED correspondiente al dígito o los dígitos activados. Este esquema de señales crea una pantalla multiplexada.[1]. Entonces los pasos a seguir para desplegar números son los siguientes:

- 1. Active la señal de ánodo común correspondiente a cada uno de los 8 dígitos que van desde AN0 hasta AN7. Por ejemplo se activa AN0
- 2. Active las señales de los cátodos correspondientes a cada segmento para formar el numero deseado. Por ejemplo CA, CB, CG, CE, CD

La combinación del ejemplo anterior pone un 2 en el dígito menos significativo. Para iluminar los 8 dígitos, estos deben activarse una vez cada 1 a 16,6ms para frecuencias de actualización entre 1kHz a 60Hz respectivamente. Por ejemplo para una frecuencia de 62.5Hz, la pantalla se actualiza cada 16ms, por lo tanto cada dígito tiene 1/8 del ciclo (2ms) para iluminarse. Por ejemplo para una pantalla de 4 dígitos se tiene el siguiente diagrama de tiempos.

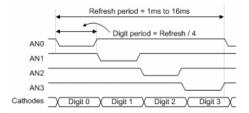


Figura 2: Diagrama de tiempos para pantalla de 4 dígitos Nexys4 DDR[1]

Para esta pantalla de 4 dígitos si se quiere escribir un 21 se debe activar AN0, mientras se activa CB y CC para poner el 1 en el dígito menos significativo, 4ms después se debe activar AN1 mientras se activa CA, CB, CG, CE, CD para poner un 2 en el siguiente digito

1.2. Investigue qué son bancos en las FPGAs y para qué sirven

En el caso de FPGAs en Xilinx, un banco es un grupo de pins de I/O que comparten algun recurso particular, como puede ser una fuente de alimentacion o una referencia de corriente de salida. Esto permite que un FPGA sea mas barato de fabricar ya que permite que se compartan recursos entre diferentes funciones pero limita la variabilidad de funciones que ciertos puertos pueden tener.[2]

1.3. Localice el esquemático de la tarjeta Nexys 4 DDR y ubique:

1.3.1. El número de parte de los LEDs de 7 segmentos.

KW4-281ASB de Lucky Light

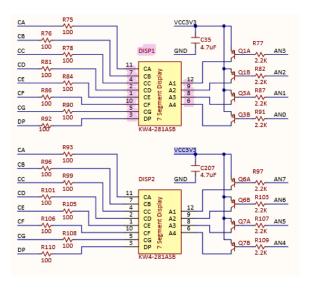


Figura 3: Displays de 4 dígitos de 7 segmentos en Nexys4 DDR[3]

1.3.2. Los números de bancos a los que están conectados cada uno de los ánodos y cátodos de los LEDs de 7 segmentos.

Los LEDs de 7 segmentos comparten fuente de alimentación del lado del ánodo, específicamente la fuente tiene el identificador VCC3V3. Del lado del cátodo las dos unidades de 4 dígitos, se comparten

todos los pines. Es decir cada pin del display 0 esta conectado al mismo pin del display 1. Estos son los pines: CA, CB, CC, CD, CE, CF, CG, y DP.

Referencias

- [1] Digilent. Nexys 4 DDR Reference Manual. Digilent. 2016. URL: https://digilent.com/reference/programmable-logic/nexys-4-ddr/reference-manual.
- [2] Richard Yue. What is a bank in FPGA? 2006. URL: https://www.edaboard.com/threads/what-is-a-bank-in-fpga.78952/.
- [3] Digilent. Nexys₄ DDR™ FPGA Board Schematics. Digilent. 2014. URL: https://digilent.com/reference/_media/nexys4-ddr:nexys_4_ddr_sch.pdf.