



TÉCNICO
LISBOA

**GUIA DE IMPLEMENTAÇÃO DE CIRCUITOS NA
PLACA DE DESENVOLVIMENTO:
DIGILENT BASYS 3 E VIVADO WEBPACK 2018.2**

VERSÃO 3.0

- SISTEMAS DIGITAIS -

MEEC

Wilson José – Aleksandar Ilic – Horácio Neto – Nuno Roma

Ao longo do semestre irá utilizar um Dispositivo Lógico Programável para implementar os seus circuitos nos laboratórios da cadeira de Sistemas Digitais. Em particular, irá utilizar um dispositivo designado de *Field Programmable Gate Array* (FPGA), que permite realizar a totalidade do circuito projetado num único chip, a partir da sua descrição em VHDL ou Verilog.

Para o efeito, irá utilizar a placa de desenvolvimento Basys 3 da Digilent (<http://store.digilentinc.com/basys-3-artix-7-fpga-trainer-board-recommended-for-introductory-users>). Esta placa permite implementar sistemas digitais complexos num único circuito integrado e verificar o seu funcionamento utilizando as entradas e saídas disponíveis na placa.

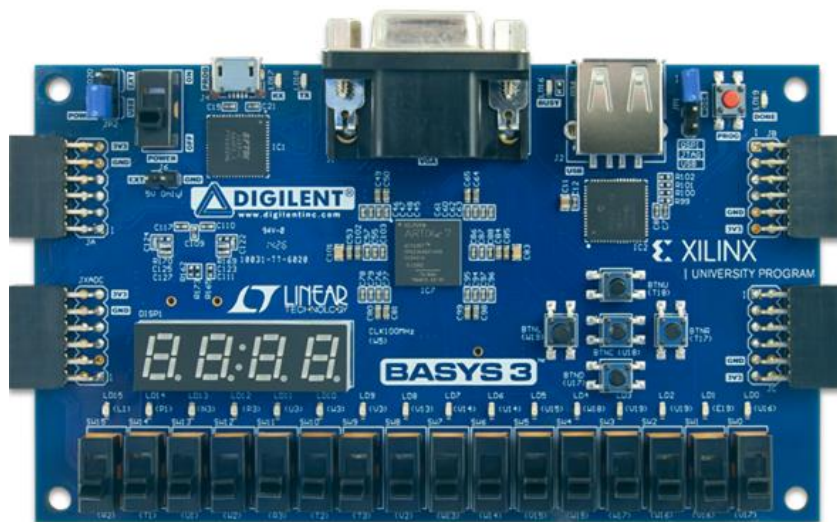


Figura 1. Placa de desenvolvimento Basys 3.

Para implementar o seu circuito, deverá descrevê-lo previamente utilizando a linguagem VHDL. Para além disso, deverá utilizar como ponto de partida a descrição que lhe foi fornecida no enunciado do trabalho de laboratorial. Em particular, deverá considerar o esquema desse enunciado que tem já definidas as entradas/saídas disponíveis e funciona, portanto, como uma placa de prototipagem virtual. Após ter completado as ligações no seu projeto, a implementação do circuito é realizada de modo semi-automático, seguindo os passos descritos neste guia.

I. ESPECIFICAÇÃO DO DISPOSITIVO UTILIZADO NA PLACA

O dispositivo programável (FPGA) utilizado na placa Basys 3 é uma **Artix-7 XC7A35T-CPG236** da Xilinx, que precisa ser especificado no projeto:

- Quando criar um novo projeto, certifique-se que escolhe esse dispositivo. **Para criar um novo projeto no Vivado WebPack 2018.2** é preciso clicar em “Create Project” (ou *File*→*New*→*Project*). Abrir-se-á uma janela. Clique em *Next*. Na janela seguinte indique o nome do projeto (“Project name”) e a localização em disco do projeto (“Project location”). Deixe a opção “Create Project Directory” marcada. Desde modo será criada uma subdiretoria com o nome do projeto. Após preenchimento dos campos, pressione em *Next*. Na janela “Project Type” selecione a opção “RTL Project”, marque a opção “Do not specify sources at this time” e clique *Next*. Será aberta a janela “Default Part”, onde é preciso especificar a placa de desenvolvimento *Digilent Basys 3* baseada na FPGA da família **Artix-7** com referência **XC7A35T-CPG236**, ou seja, preencha os campos desta janela de acordo com a Figura 2 e clique *Next*. Na janela seguinte, clique *Finish*.

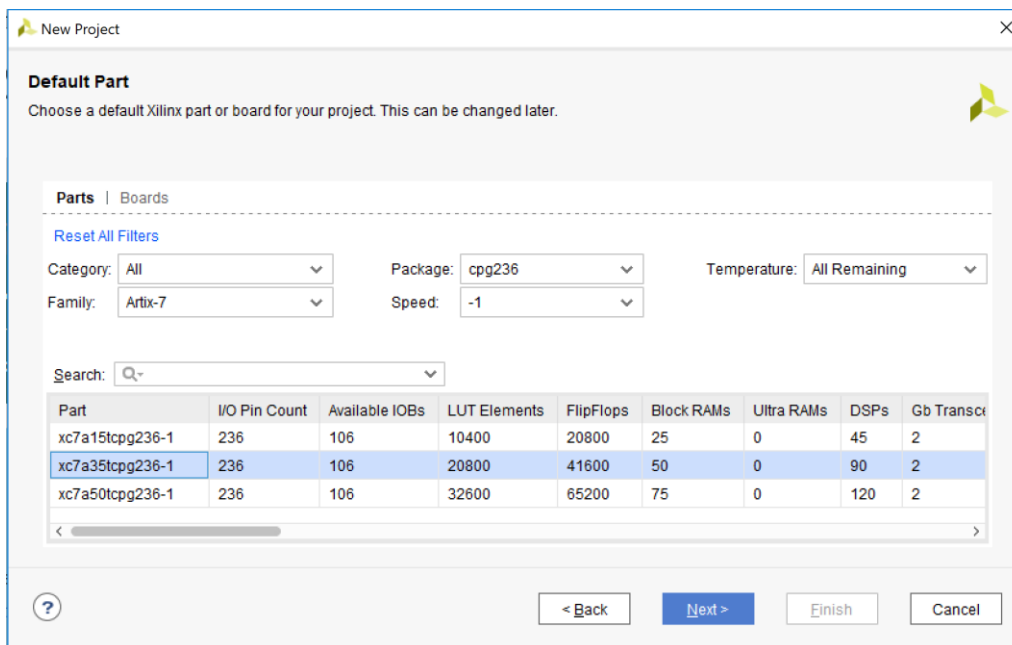


Figura 2. Janela “Default Part” com a placa Atix-7 XC7A35T-CPG236 (Digilent Basys 3)

- Note que o dispositivo utilizado no projeto poderá ser alterado **em qualquer altura**, através do menu correspondente às propriedades do projeto. Tal como ilustrado na Figura 3, por baixo de “Project Manager” (painel da esquerda), clique “Settings” e na categoria “General” clique no campo “Project device”. Será aberta a janela “Select Device”, onde é preciso especificar a placa de desenvolvimento *Digilent Basys 3* baseada na FPGA da família **Artix-7** com referência **XC7A35T-CPG236**, ou seja, preencha os campos desta janela de acordo com a Figura 3.

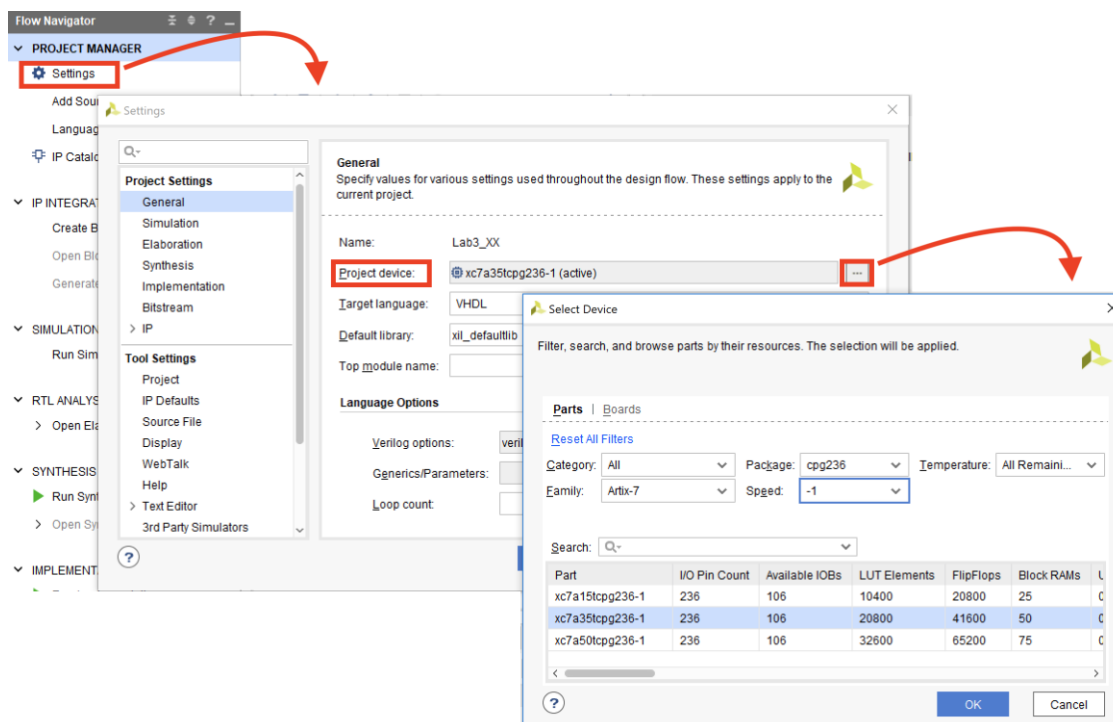


Figura 3. Alteração do dispositivo (FPGA) utilizado na implementação.

II. INTERFACES DE ENTRADA/SAÍDA ADAPTADAS À PLACA

Tal como indicado na Figura 4, a placa *Digilent Basys 3* inclui vários tipos das entradas e saídas, nomeadamente: 5 botões de pressão (de *BTN0* a *BTN4*), 16 interruptores/switches (de *SW0* a *SW15*), 16 LEDs (de *LED0* a *LED15*) e 4 displays 7 segmentos (de *disp1* a *disp4*).

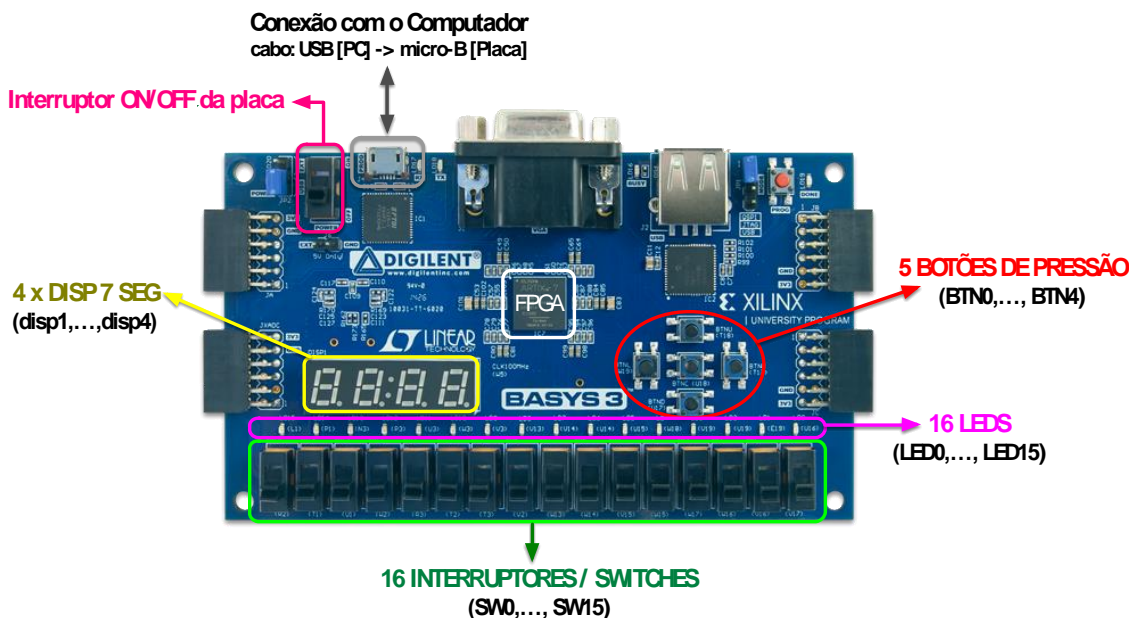


Figura 4. Interfaces de Entrada/Saída da placa Digilent Basys 3.

O esquema da Figura 5, descrito no ficheiro *sd.vhd* disponível na página da cadeira (fornecido com os ficheiros do trabalho laboratorial), inclui as interfaces de entrada/saída correspondentes aos diferentes botões, interruptores, LEDs e displays utilizados. Esta descrição funciona, de facto, como uma “placa virtual” da placa *Digilent Basys 3* representada na Figura 4. Deverá, portanto, incluir a descrição VHDL do circuito que projetou neste ficheiro e efetuar as ligações necessárias das entradas/saídas.

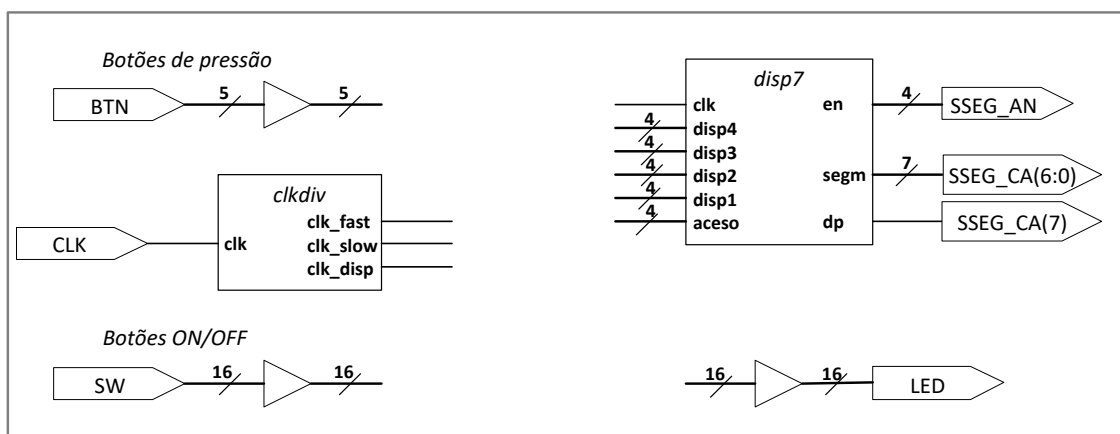


Figura 5. Esquema com as interfaces de Entrada/Saída adaptadas à placa.

À esquerda da Figura 5 estão apresentados os esquemas das interfaces de entrada que permitem fazer as ligações aos **5 botões de pressão** e aos **16 interruptores/switches** (botões on/off) existentes. Deve ligar diretamente as entradas do seu circuito às saídas dos buffers destas interfaces, i.e., **BTN (x)** para o botão **x** e **SW (y)** para o switch **y**. Para mais fácil compreensão da utilização dos botões, a Tabela 1 apresenta a correspondência entre o sinal **BTN** e a disposição dos botões na placa.

Tabela 1. Correspondência entre os sinais BTN e a disposição dos botões na placa

Portos da Entidade Sd	Disposição na Placa
BTN (4)	Botão Central
BTN (0)	Botão Superior
BTN (1)	Botão Esquerdo
BTN (2)	Botão Direito
BTN (3)	Botão Inferior

No esquema apresentado na Figura 5 estão representados os **3 geradores de sinal de relógio** disponíveis. O sinal **clk_fast** é um relógio com a frequência de 100 MHz. O sinal **clk_slow** é um relógio lento de frequência 1,5 Hz - apropriado para lhe permitir visualizar as mudanças de estado. O **clk_disp** representa a entrada de relógio dos displays de 7 segmentos.

À direita da Figura 5 estão apresentadas as **interfaces de saída**. Estas interfaces permitem-lhe atuar diretamente os 4 **displays de 7 segmentos** (é acendido o símbolo hexadecimal correspondente ao número binário de 4 bits colocado nas entradas respetivas do componente **disp7**) e os 16 **LEDs** existentes na placa. Para tal, deve ligar as saídas do seu circuito aos buffers dos **LEDs** (i.e., **LED(0)**, ..., **LED(15)**) e/ou ao componente **disp7** pretendido (i.e., **disp1**, ..., **disp3**). As entradas não utilizadas dos **LEDs** e componentes **disp7** devem ser ligadas a GND (no VHDL a '0').

Sempre que utilizar os displays de 7 segmentos deve: (i) ativar o seu acendimento, utilizando os sinais (**aceso(1)**, ..., **aceso(4)**) e ligando-os a VCC (no VHDL a '1'); (ii) ligar o sinal **clk_disp** na entrada de relógio do componente **disp7**; e (iii) ligar o sinal com o valor a visualizar na entrada do display pretendido (i.e., **disp1**, ..., **disp3**). Se pretender desligar um ou vários displays de 7 segmentos descative o seu acendimento, ligando os sinais de ativação correspondentes a GND.

III. GERAÇÃO DO FICHEIRO DE CONFIGURAÇÃO DO DISPOSITIVO

Após ter finalizado todas as ligações no ficheiro **sd.vhd**, verifique se o ficheiro está definido como módulo de topo (faça clique direito no ficheiro e selecione a opção **"Set as Top"**). Verifique também se a hierarquia do projeto inclui os componentes **clkdiv**, **disp7** e **Basys3_Master.xdc** conforme indicado na Figura 6. A inclusão destes componentes é obrigatória e deve ser sempre verificada (**a não inclusão do ficheiro Basys3_Master.xdc pode destruir o dispositivo, e caso isso aconteça ser-lhe-ão pedidas responsabilidades**).

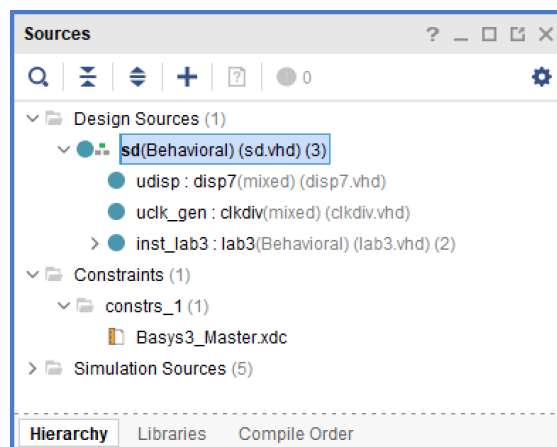


Figura 6. Hierarquia do projeto incluindo sd, clkdiv, disp7 e Basys3_Master.xdc

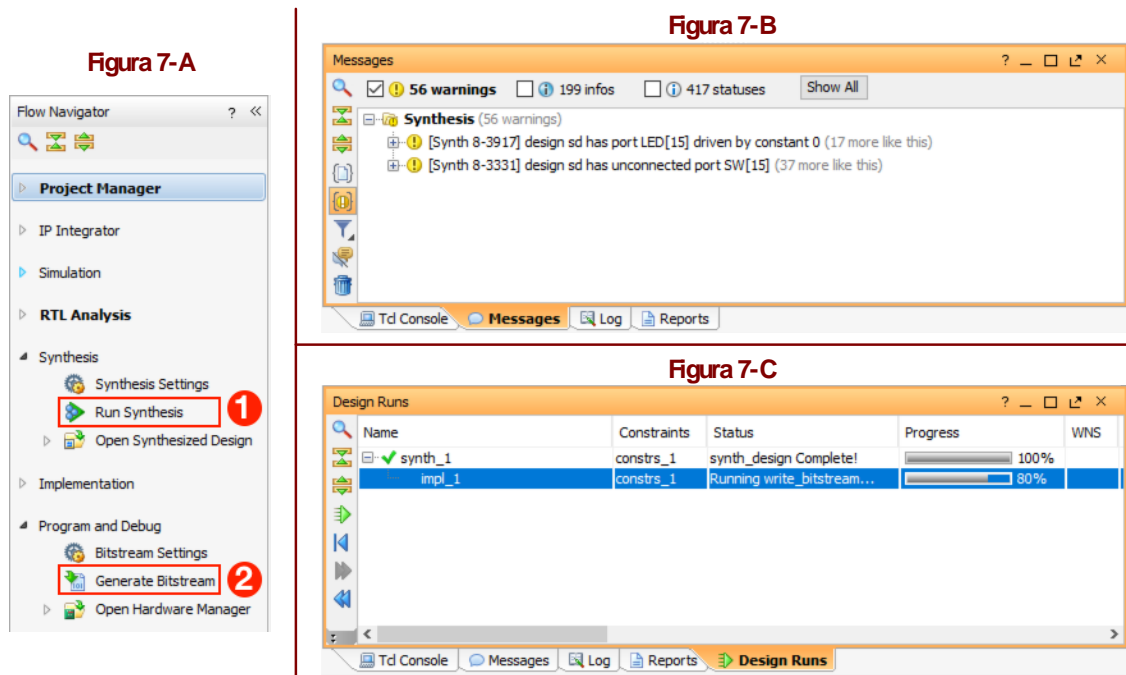
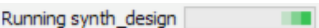


Figura 7. Geração do ficheiro de programação do dispositivo (bitstream)

Depois de concluir a descrição VHDL e a verificação do circuito projetado, proceda ao conjunto de verificações indicadas no ponto anterior. Neste momento, o circuito está pronto a ser carregado na placa. Para esse efeito, realize os seguintes passos através do painel da esquerda “Flow Navigator” ilustrado na Figura 7-A:

1. Clique “Run Synthesis” na categoria “Synthesis” (pode demorar algum tempo). Para verificar o estado da síntese, observe o *canto superior direito*, onde o progresso será reportado . Assim que este passo terminar, aparecerá a mensagem **Synthesis Complete**. Será então aberta a janela “Synthesis Complete”. Clique *Cancel*. No painel inferior (à direita), clique no tab “Messages”. Tal como indicado na Figura 7-B, a ferramenta indicará através deste Tab um conjunto de avisos (*warnings*) e erros. Os erros deverão ser **todos** corrigidos, enquanto os *warnings* podem, em geral, ser ignorados, sendo que alguns são originados pelo facto de ter entradas/saídas não ligadas (ver Figura 7-B).
2. Para proceder à geração do ficheiro de programação do dispositivo deverá utilizar o painel “Flow Navigator” (ver Figura 7-A). Expanda a categoria “Program and Debug” e clique “Generate Bitstream”. Se aparecer uma caixa de diálogo a dizer “No implementation results available” clique em *Yes*. No painel inferior (à direita), clique no tab “Design Runs”. Nesse tab é possível observar o progresso da ferramenta na geração da *bitstream* (ver Figura 7-C).

Se não existirem problemas de implementação, é gerado o ficheiro **sd.bit**, e o circuito está pronto a ser carregado na placa.

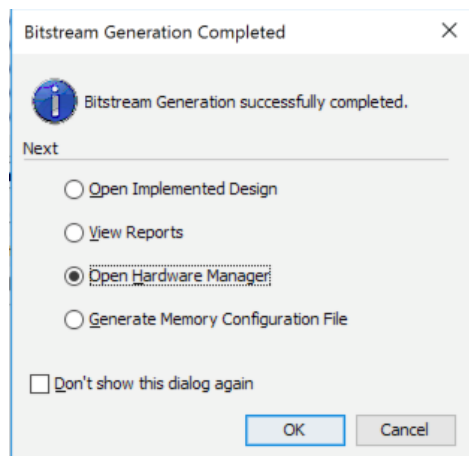



Figura 8. Geração do ficheiro de configuração da FPGA (bitstream).

A caixa de diálogo representada na Figura 8 aparece após a criação da *bitstream*. Para configurar o dispositivo, escolha a opção “*Open Hardware Manager*” e clique *OK* (esta opção encontra-se também disponível na categoria “*Program and Debug*” no painel “*Flow Navigator*”).

IV. LIGAÇÃO DA PLACA

Tal como representado na Figura 4, ligue o cabo USB↔microUSB entre o computador (ponta USB) e a placa (ponta microUSB). De seguida, ligue a placa posicionando o **interruptor ON/OFF da placa** (interruptor lateral) na posição ON.

V. CONFIGURAÇÃO DO DISPOSITIVO

Para realizar a configuração do dispositivo (FPGA) na placa de desenvolvimento, utilize o painel “*Flow Navigator*” dentro da categoria “*Program and Debug*” e procure o menu “*Open Hardware Manager*”. Clique em “*Open Target*” ( *Open Target*), escolhendo a placa alvo de acordo com a Figura 9.

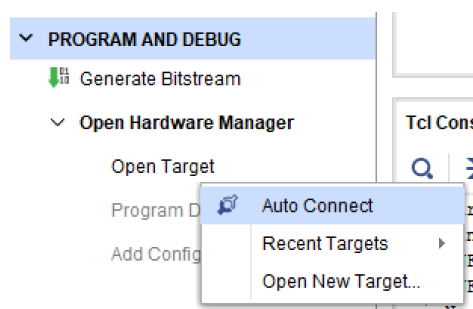


Figura 9. Escolha do dispositivo a carregar.

Se o dispositivo não se encontrar na lista apresentada, clique na opção “*Auto Connect*”. Se continuar a não aparecer, clique na opção “*Open New Target...*”. Será aberta a janela “*Open Hardware Target*”. Clique *Next*. Na janela seguinte, no campo “*Connect to*”, escolha “*Local server (target is on local machine)*” e clique *Next*. A ferramenta procurará o dispositivo e mostra a lista dos dispositivos disponíveis, como indicado na Figura 10. Escolha o dispositivo *Digilent*, clique *Next* e na janela seguinte clique *Finish*.

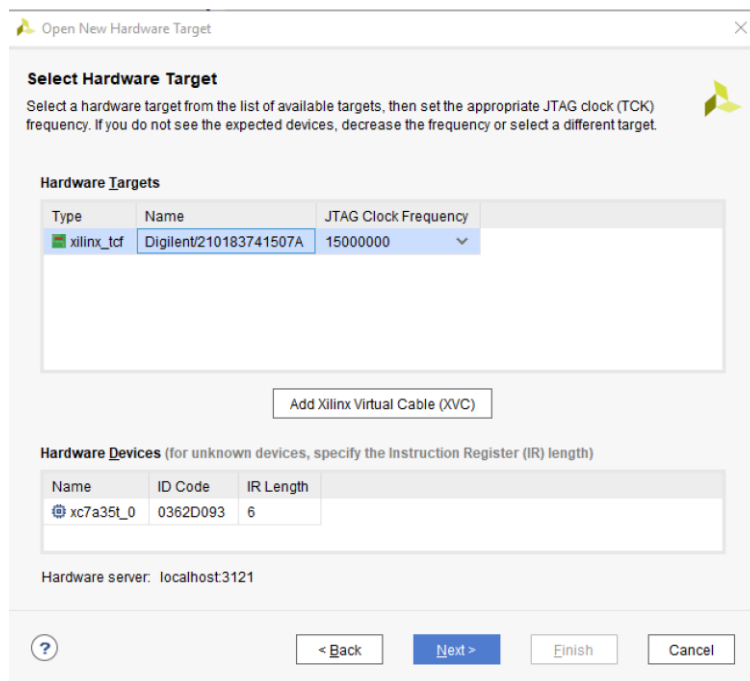


Figura 10. Janela “Open New Hardware Target”

Procure agora a opção “Program Device” por baixo da opção “Open Target”. Clique uma vez e escolha o dispositivo alvo, tal como indicado na Figura 11-A. Na caixa de diálogo seguinte (“Program Device”) escolha o ficheiro **sd.bit** no campo “Bitstream file” (se esta informação já surgir preenchida, não a altere) e clique *Program* (ver Figura 11-B). O programa vai agora carregar o ficheiro de configuração (**sd.bit**) para o dispositivo, conforme ilustrado na Figura 11-C. Terminado este carregamento, o circuito estará implementado no dispositivo. Pode verificar e demonstrar o seu funcionamento.

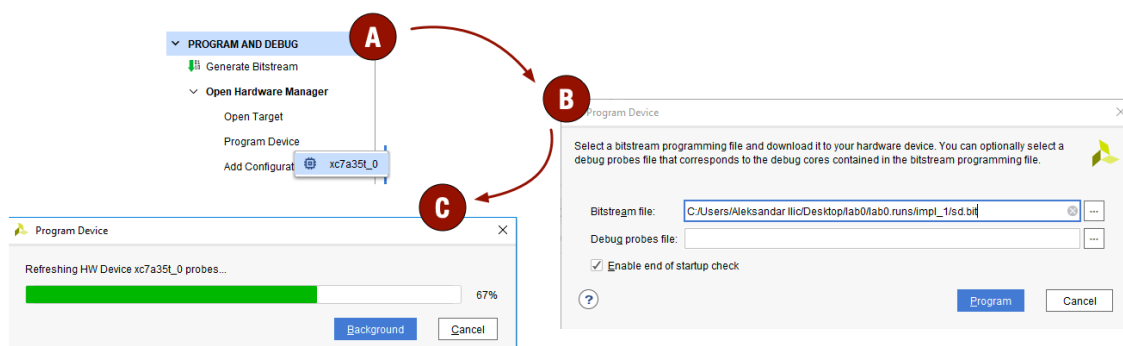


Figura 11. Passos para programar a placa.

Quando terminar a utilização da placa, feche o menu “Hardware Manager”. Desligue a placa, posicionando o interruptor lateral na posição OFF (i.e., “interruptor ON/OFF da placa”, na Figura 4). Desligue a placa do computador tirando o cabo USB.