

## Prova scritta – canale H-Z – Appello del 23.07.2019

**Esonero SI** ☐ **voto** \_\_\_\_\_

.....

6- Si scriva la forma duale della funzione:

$$F(A,B) = (A \text{ xor } B)$$

in forma canonica SOP indicando i mintermini presenti (ad esempio:  $F_{\text{duale}} = m_2 + m_3$ ).

**Note:**

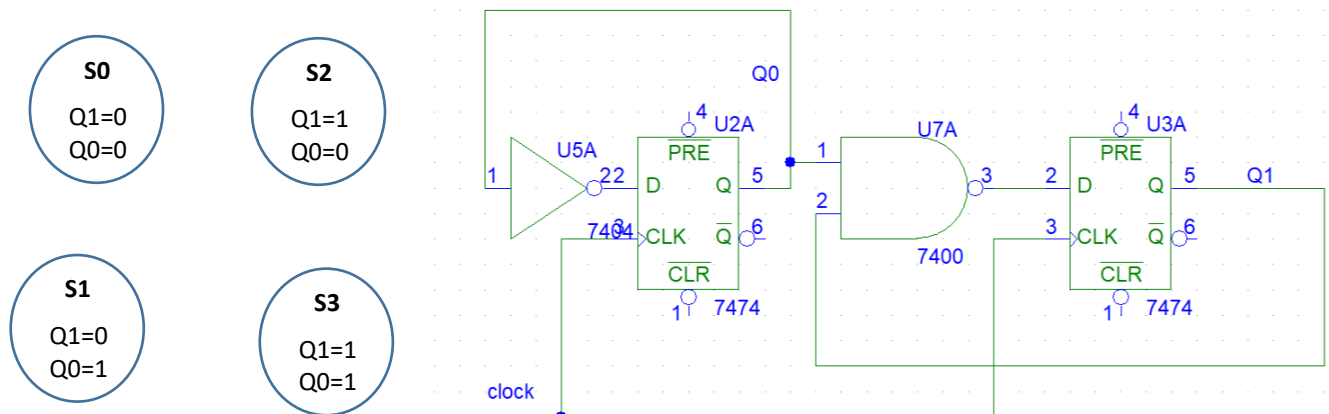
- si indica con  $A^*$  il complemento di A, con  $B^*$  il complemento di B
- si assumo  $m_0 = A^* B^*$ ,  $m_1 = A^* B$ ,  $m_2 = A B^*$ ,  $m_3 = A B$

$F_{\text{duale}} = \dots\dots\dots$

7- Si minimizzi la funzione la cui tabella di verità è riportata di seguito in forma di mappa di Karnaugh: disegnare i ricoprimenti, scrivere la funzione minimizzata.

		CD				$f(A,B,C,D) = \underline{\hspace{2cm}}$
		00	01	11	10	
AB	00	X	0	0	X	
	01	1	1	X	0	
	11	0	X	0	0	
	10	X	0	0	X	

8- Si completi il bubble diagram dell'automa a stati finiti il cui schema è riportato di seguito:

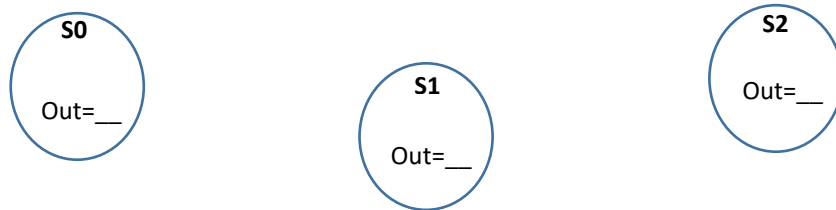


9- Un automa di Moore con 5 stati e due ingressi A e B e' descritto dalla seguente tabella:

		AB				
		00	01	10	11	
Stato presente	S0=000	S0	S0	S2	S2	X=_____ Y=_____
	S1=001	S1	S1	S3	S3	
	S2=010	S0	X	Y	S1	
	S3=011	S2	S2	S3	S3	
	S4=100	S4	S4	S2	S2	
		Stato futuro				

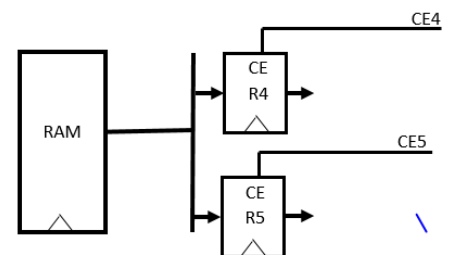
Si trovino gli stati futuri **X** e **Y** che rendono il comportamento dell'automa indipendente dalla variabile di ingresso B.

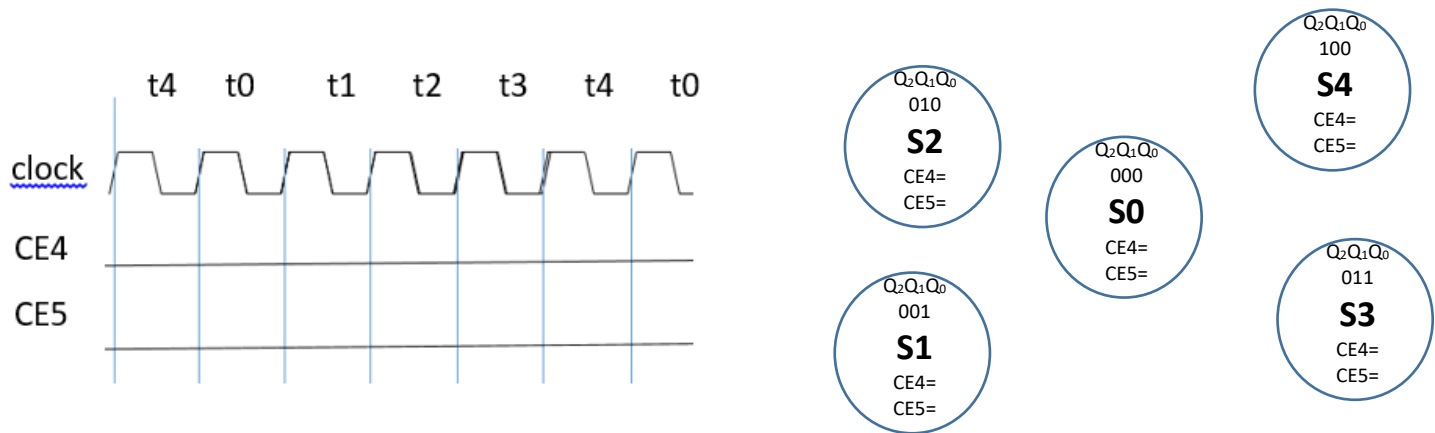
10- Un automa di Moore possiede tre stati (S0, S1 e S2), un ingresso e una uscita, che commuta ogni qual volta l'automa cambia stato. Disegnare un possibile bubble diagram dell'automa, evidenziando il valore dell'uscita.



## Il parte (10 punti max per quesito)

1- Il *datapath* di un processore con architettura *multicycle* impiega 5 colpi di clock ( $t_0, 1, 2, 3, 4$ ) per eseguire una istruzione. Si assuma che il valore presente in uscita sulla RAM debba essere caricato in R4 al tempo  $t_2$  ed in R5 al tempo  $t_4$  (si veda figura). Si progetti un automa di Moore che piloti CE4 (clock enable di R4) e CE5 (clock enable di R5). Si completi il bubble diagram e si tracci l'evoluzione temporale dei segnali CE4 e CE5:





- Si calcolino le funzioni di prossimo stato e di uscita:

Funzioni di prossimo stato:

$$Q_{0next} = F_0(Q_2, Q_1, Q_0) = \underline{\hspace{2cm}}$$

$$Q_{1next} = F_1(Q_2, Q_1, Q_0) = \underline{\hspace{2cm}}$$

$$Q_{2next} = F_2(Q_2, Q_1, Q_0) = \underline{\hspace{2cm}}$$

Funzioni di uscita:

$$CE4 = G_0(Q_2, Q_1, Q_0) = \underline{\hspace{2cm}}$$

$$CE5 = G_1(Q_2, Q_1, Q_0) = \underline{\hspace{2cm}}$$

- 2- Nel corso di alcune prove su di un sistema con cache, un microprocessore accede alla RAM:

- 7 volte, con 4 *miss* e 3 *hit*, impiegando 460ns;
- 15 volte, con 5 *miss* e 10 *hit*, impiegando 700ns.

Si calcoli il tempo di accesso alla memoria principale  $t_{RAM}$  e quello di accesso alla cache  $t_{CACHE}$ . In base ai dati a disposizione, si calcoli la migliore stima del tempo medio di accesso alla memoria  $t_{MEM-medio}$ :

- $t_{RAM} = \underline{\hspace{2cm}}$
- $t_{CACHE} = \underline{\hspace{2cm}}$
- $t_{MEM-medio} = \underline{\hspace{2cm}}$
- 

- 3- Due sistemi a 32 bit adottano pagine di memoria virtuale con indirizzamento a 10 bit e a 12 bit. Assumendo che la tabella dei numeri di pagina che traduce gli indirizzi virtuali in indirizzi fisici sia completamente contenuta nella memoria principale e che ad ogni pagina virtuale si associ in tabella una sola locazione, indicare la dimensione delle tabelle nei due casi presentati:

dimensione della tabella con pagine da 10bit ->                     

dimensione della tabella con pagine da 12bit ->

### Alcune risposte

- 1-  $-50.5 \rightarrow 1\ 10000100\ 1001010\ 00000000\ 00000000 \rightarrow 0xc24a0000$
- 2-  $0xc4c08000 \rightarrow 1\ 10001001\ 1000000\ 10000000\ 00000000 \rightarrow -1540$
- 3-  $11100000 \rightarrow -32$
- 4-  $-100 - 32 = -132 \rightarrow 101111100$  (9 bit)  $\rightarrow$  condizione di errore: con 8 bit il risultato è positivo:  $01111100$
- 5-  $28 = 8!/(2! * 4!)$
- 6-  $A \text{ xor } B = AB^* + A^*B \rightarrow Fd = (A+B^*)(A^*+B) = AB + A^*B^* = m3 + m0$
- 7-  $A^* B C^*$
- 8- 

Q1	Q0	->	q1	q0
0	0	->	1	1
0	1	->	1	0
1	0	->	1	1
1	1	->	0	0
- 9-  $X = S0, Y = S1$