# Architettura degli Elaboratori I - B

#### Il Datapath

Istruzioni di Memoria

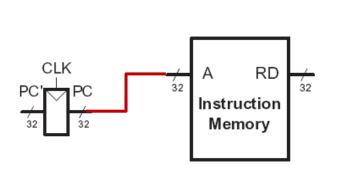
Daniel Riccio/Alberto Aloisio
Università di Napoli, Federico II

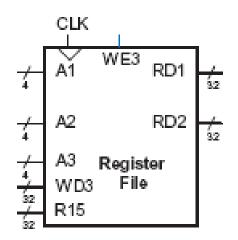
15 marzo 2018

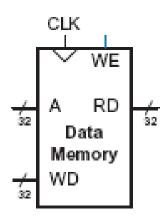
Il PC contiene l'indirizzo dell'istruzione da eseguire.

Il primo passo è quello di leggere questa istruzione dalla memoria istruzioni, per cui il PC viene collegato all'indirizzo di ingresso della memoria di istruzioni.

L'istruzione a 32 bit viene letta ed è rappresentata dall'etichetta Instr.







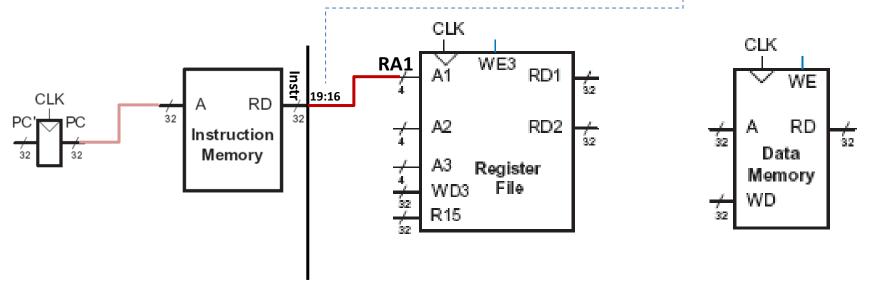
Il passo successivo è quello di leggere il registro sorgente contenente l'indirizzo di base. Questo registro è specificato nel campo Rn dell'istruzione, Instr<sub>19:16</sub>

Questi bit vengono collegati all'ingresso indirizzo di una delle porte del file

register (A1).

19:16 15:12 11:0 PUB W Rn Rd Src2 cond funct

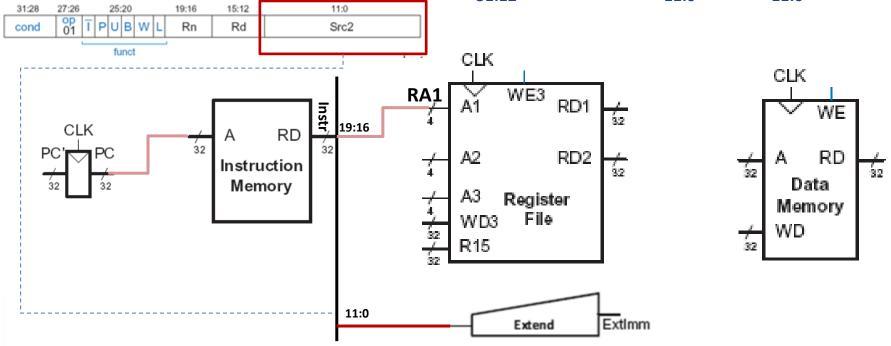
Il register file legge il valore di registro in RD1.



L'istruzione LDR richiede anche un offset, il quale è memorizzato nell'istruzione stessa e corrisponde ai bit  $Instr_{11:0}$ .

L'offset è un valore senza segno, quindi deve essere esteso a 32 bit.

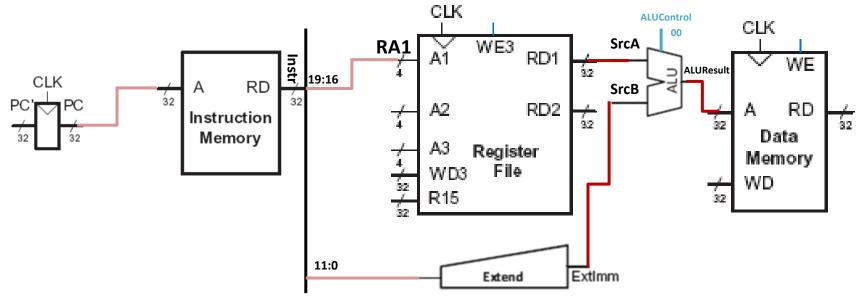
Il valore a 32 bit (ExtImm) è tale che ExtImm<sub>31:12</sub> = 0 e ExtImm<sub>11:0</sub> = Instr<sub>11:0</sub>.



Il processore deve aggiungere l'indirizzo di base all'offset per trovare l'indirizzo di memoria a cui leggere. La somma è effettuata per mezzo di una ALU.

La **ALU** riceve due operandi (**srcA** e **srcB**). **srcA** proviene dal register file, mentre e **srcB** è il valore già contenuto nell'**ALU**. Inoltre, il segnale a 2-bit **ALUControl** specifica l'operazione (una somma è indicata con 00).

La **ALU** genera un valore a 32 bit **ALUResult**, che viene inviato alla memoria dati come indirizzo di lettura.



I dati vengono letti dalla memoria dati sul bus **ReadData** e poi sono scritti nel registro destinazione alla fine del ciclo.

**Port3** è la porta di scrittura e il registro di destinazione per l'istruzione **LDR** è specificato nel campo **Rd**, **Instr**<sub>15:12</sub>, che è collegato all'indirizzo di ingresso **A3** di **Port3**.

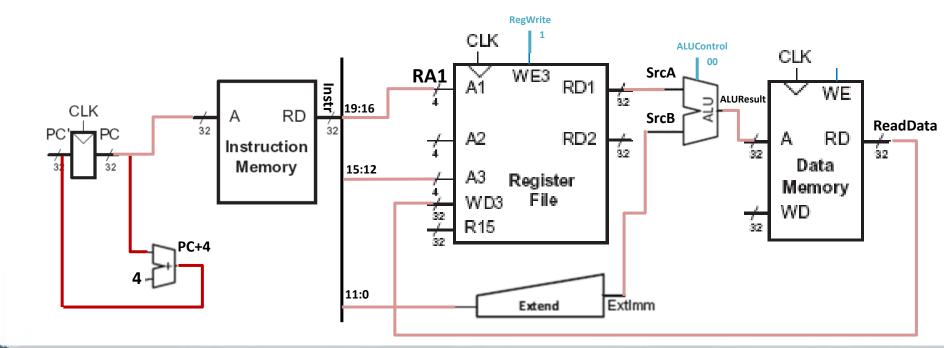
Il bus **ReadData** è collegato alla porta di Src2 Rd ingresso **WD3** del file register. funct RegWrite CLK **ALUControl** CLK **SrcA** RA<sub>1</sub> WE3 RD1 Instr WE 3.2 ALUResult 19:16 CLK RD **SrcB** ReadData RD A2 RD2 Instruction Data Memory 15:12 A3 Register Memory File WD3 WD Un segnale di controllo R15 denominato RegWrite è collegato a WE3 e si attiva 11:0 sul fronte di salita del clock ExtImm Extend

alla fine del ciclo.

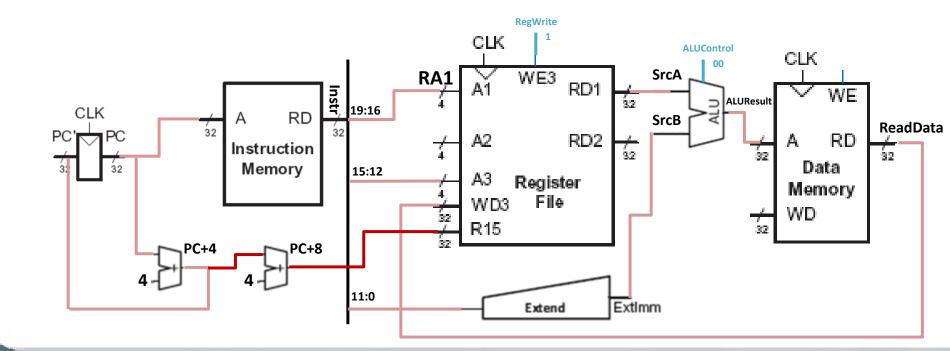
Contemporaneamente il processore deve calcolare l'indirizzo della successiva istruzione PC'.

Le istruzioni sono a 32 bit (4 byte), quindi l'istruzione successiva è a PC + 4.

Si utilizza un **sommatore** per incrementare il **PC** di 4. Il nuovo indirizzo viene scritto nel contatore di programma sul successivo fronte di salita del clock.

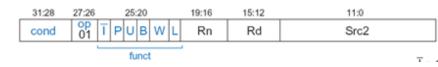


Nelle architetture ARM il registro **R15** contiene il valore **PC+8**, per cui è necessario un ulteriore **sommatore** (+4), la cui uscita sia collegata all'ingresso di **R15**.

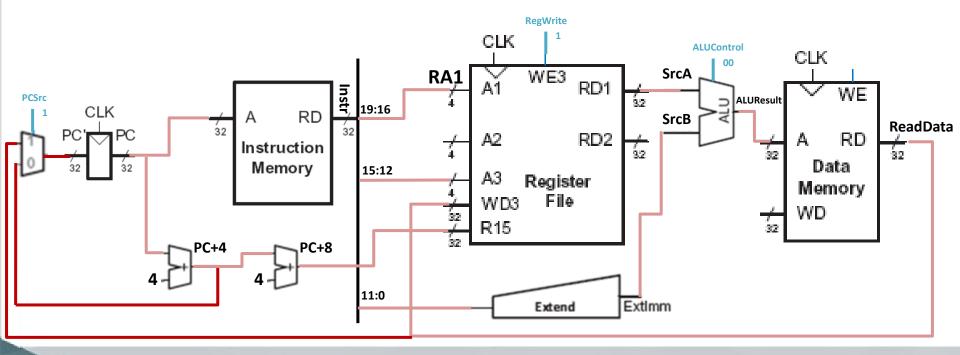


Infine, trattandosi di uno stored program paradigm, l'istruzione successiva potrebbe essere letta anche dalla memoria e quindi corrispondere al contenuto di **ReadData**. Un **multiplexer**, permette di selezionare fra:

- ▶ 0 PCPlus4
- ► 1 ReadData.



Il segnale di controllo associato al multiplexer è PCSrc.



# Istruzioni di memoria (STR)



Istruzione: STR

31	28	3 2	7	26	25	24	23	22	21	20	19 16	5 15	12	117	0
cc	ond	1	0	ı	1	P	U	0	w	0	Rn	Rd	25	addr_mode	7

STR (Store Register) stores a word from a register to memory.

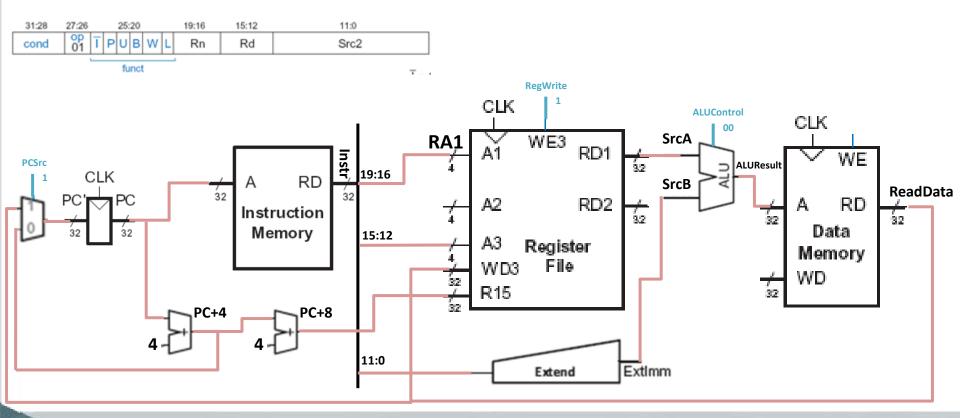
L'istruzione LDR scrive una parola di 32 bit contenuta in un registro nella memoria centrale. Il modo in cui questa operazione viene effettuata dipende dalla politica di indirizzamento specificata.

```
// Assume R1 = 0x0000_2000
STR R0, [R1] // [R1] <- R0
STR R0, [R1, #16] // [R1+16] <- R0
```

#### II datapath (STR)

Estendiamo il datapath in modo da poter gestire anche l'istruzioni STR.

Come LDR, **STR** legge un indirizzo di base dalla porta **A1** del register file e completa con zeri la costante. L'**ALU** aggiunge l'indirizzo di base alla costante per trovare l'indirizzo di memoria. Tutte queste funzioni sono già supportate nel datapath.

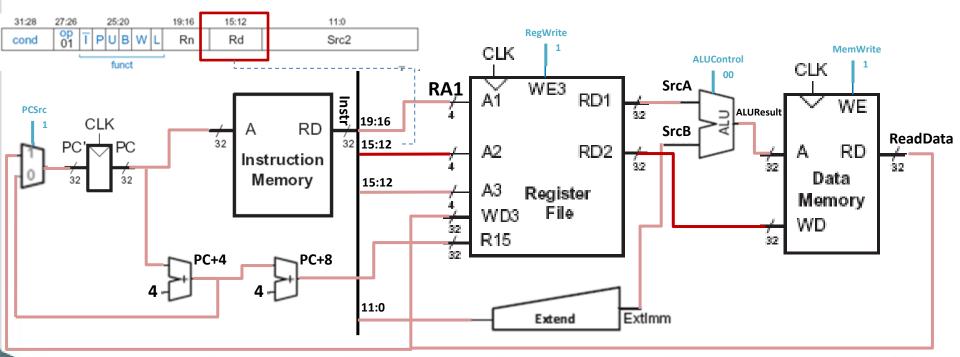


# II datapath (STR)

Il registro è specificato nel campo **Rd**, **Instr**<sub>15:12</sub>, che è collegato alla porta **A2** del register file.

Il valore del registro viene letto sulla porta RD2, che è collegata alla porta dati di scrittura (WD) della memoria dati.

L'abilitazione del segnale di scrittura **WE** è controllato da **MemWrite**, il quale è 1 se i dati devono essere scritti in memoria.



# II datapath (STR)

Il segnale **ALUControl** deve essere impostato a **00** per sommare l'indirizzo di base e l'offset.

Il segnale RegWrite è impostato a 0, perché nulla deve essere scritto nel register file.

Si noti che è ancora abilitata l'operazione di lettura da memoria, ma **ReadData** attivo non produce effetti, essendo **RegWrite** impostato a **0**.

