Architettura degli Elaboratori – II sem. AA 2018-19

Prova scritta – canale H-Z – Appello del 27.06.2019

Cognome	Nome	matr

I parte (3 punti max per quesito)

- 2- Si rappresenti in decimale il numero in formato IEEE754 a 32bit (rappresentato in esadecimale):

0x42c90000

3- Si rappresenti in binario in complemento a due, usando il minor numero di bit, il numero esadecimale

-AA₁₆ _____

4- Si estenda a 20bit il numero prima calcolato e lo si rappresenti in esadecimale: 0x______

5- Quante sono le funzioni distinte di 3 letterali f(A,B,C) che hanno il primo e l'ultimo mintermine (m₀ e m₇) uguali ?

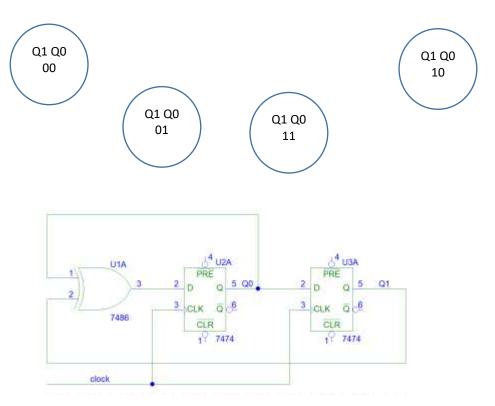
6- Un multiplexer 4:1 ha i due bit di selezione pilotati dai letterali A, B e sugli ingressi costanti booleane e I letterali C e D:

 $i_{A*B*}=0$, $i_{A*B}=(C+D)$, $i_{AB*}=1$, $i_{AB}=0$

Scrivere la funzione generata dal multiplexer in forma canonica POS.

7- Si minizzi la funzione la cui tabella di verità è riportata di seguito in forma di mappa di Karnaugh: disegnare ricoprimenti, scrivere la funzione minimizzata.

8- Si completi il bubble diagram dell'automa a stati finiti il cui schema è riportato di seguito:



9- Un automa con due ingressi A e B e' descritto dalla seguente tabella degli stati:

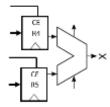
		AB			
		00	01	10	11
Stato	S0	S0	S0	S2	S3
	S1	S2	S1	S1	S2
	S2	S0	S3	S2	S 5
	S3	S1	S2	S3	S0
	S4	S4	S6	S4	S0
	S5	S1	S2	S3	S1
	S6	S0	S0	S 7	S0
	S7	S1	S0	S2	S7

Per raggiunge lo stato S6, in quale stato deve essere inizializzato l'automa?

10- Un automa di Moore possiede 3 ingressi e due uscite. Sapendo che entrambe funzioni di uscita G_j dipendono da due bit di stato Qx e Qy, è possibile determinare il numero di stati che compongono l'automa? Spiegare.

Il parte (10 punti max per quesito)

1- Il datapath di un processore con architettura multicycle impiega 5 colpi di clock (t0,1,2,3,4) completare una operazione. Si assuma che l'ALU debba sommare il valore di R4 caricato in t1 e R5 caricato in t3:



Si progetti un automa che controlli il datapath riportato in figura, completando il bubble

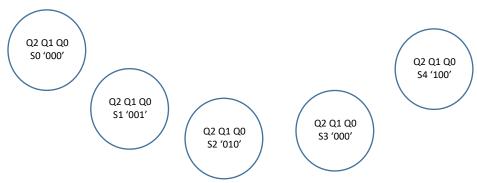


diagram e indicando le funzioni di prossimo stato e di uscita:

Funzioni di prossimo stato:

Funzioni di uscita:

- 2- In presenza di cache, un processore accede mediamente alla memoria in 20ns. Spegnendo la cache, il tempo di accesso quadruplica. Determinare il valore della probabilità di hit, sapendo che il tempo di accesso della cache è pari a 1/5 di quello del sistema senza cache.
- 3- Una cache a indirizzamento diretto ha il campo tag composto da 7 bit. Sapendo che la memoria principale è costituita da 128k locazioni, calcolare il numero di locazioni della cache. Assumendo che ciascun blocco sia composto da 16 locazioni, determinare il numero del blocco occupato in cache dalla locazione 0x1f567 della memoria principale.