计算机视觉计算中的图像预处理算法

**什么场合？**

**什么应用？**

软件无线电（SDR）技术实现RFID、WLAN和MIMO系统的基带处理系统。【应用于无线通信基带算法的可重构处理平台及典型算法实现】

视频多媒体编解码【基于可重构计算技术的H．264／AVC关键编码模块的研究及实现】

遥感图像自动目标识别和分类技术应用领域【基于可重构计算技术的图像识别与分类系统研究】

媒体处理技术【面向媒体处理可重构系统中存储子系统的关键技术研究】

图像预处理算法广泛应用于图像处理应用、特征提取、监控和视觉处理、智能汽车、鉴别和认证[[1](#_ENREF_1)]。

**什么算法？**

数字信号处理、图像视频多媒体、通信和加解密在内的领域专用应用算法。【领域专用可重构计算结构研究】

应用于M1MO．OFDM的多模快速傅里叶变换(FFT)和空时分组解码(STBD)算法。【应用于无线通信基带算法的可重构处理平台及典型算法实现】

H．264／AVC编码算法【基于可重构计算技术的H．264／AVC关键编码模块的研究及实现】

图像分类算法，图像识别算法【基于可重构计算技术的图像识别与分类系统研究】

H.264/AVC解码算法【面向媒体处理可重构系统中存储子系统的关键技术研究】

图像处理操作，如2D卷积、数据形态（MM）、离散余弦变换（DCT）、离散小波变换（DWT）等都是重要的视觉预处理操作，具有计算密集和高灵活性的需求[[1](#_ENREF_1)]。

视觉处理芯片的实现挑战在于高计算能力、灵活、易于编程和操作，同时具有高效的数据带宽[[2](#_ENREF_2)]。然而，视觉处理理论和算法的快速演进使得计算复杂度已经远远超过现有计算机处理能力。另外，视觉计算在面对高分辨率图像的同时需要面对海量数据处理，特别是在需要实时实现的应用中更加明显[[3](#_ENREF_3" \o "Batali, 1981 #970)]。

图像处理操作，如2D卷积、数据形态（MM）、离散余弦变换（DCT）、离散小波变换（DWT）等都是重要的视觉预处理操作，具有计算密集和高灵活性的需求[[1](#_ENREF_1)]。

视觉任务可以被分为底层的图像处理和高层的图像识别[[4](#_ENREF_4)]，或者视觉判定、特征提取和识别[[5](#_ENREF_5)]。无论视觉任务如何划分，作为图像预处理的主要任务：图像处理和特征提取都需要处理大尺寸的卷积或者同时处理不同的卷积。

通过提高处理器阵列的并行性可以获得很高的单位时间计算能力GOPS。但是，处理器阵列之间的数据流失配导致的严重的数据带宽瓶颈。而且，视觉处理系统对大数据的高访存带宽也带来了高能量消耗[[6](#_ENREF_6)]。

视觉芯片通过集成图像传感器和并行图像处理单元可以有效的处理底层、中层的计算，但是限制于微处理器（MPU）的冯诺依曼架构（von Neumann）的计算和数据瓶颈，不能高效的处理高层的识别任务[[7](#_ENREF_7)]。

1 Zhang B, Mei K, Zheng N. Coarse-Grained Dynamically Reconfigurable Processor for Vision Pre-Processing[J].Journal of Signal Processing Systems. 2013: 1-17

2 Zhang B, Zheng N, Mei K. A Dynamically Reconfigurable Architecture for Vision Pre-Processor[C]. Ph. D. Research in Microelectronics and Electronics (PRIME), 2010 Conference on.2010. 1-4

3 Batali J. A Vision Chip[J].1981,

4 Sonka M, Hlavac V, Boyle R, Image Processing, Analysis, and Machine Vision, Thomson Toronto, 2008

5 Mei K, Zhang B, Ge C. A Hierarchical and Parallel Soc Architecture for Vision Procesor[J].IEICE Electronics Express. 2009, 6 (19): 1380-1386

6 Cheng C-C, Lin C-H, Li C-T, et al. Ivisual: An Intelligent Visual Sensor Soc with 2790 Fps Cmos Image Sensor and 205 Gops/W Vision Processor[J].Solid-State Circuits, IEEE Journal of. 2009, 44 (1): 127-135

7 Cong S, Jie Y, Ye H, et al. A 1000fps Vision Chip Based on a Dynamically Reconfigurable Hybrid Architecture Comprising a Pe Array and Self-Organizing Map Neural Network[C]. Solid-State Circuits Conference Digest of Technical Papers (ISSCC), 2014 IEEE International.2014. 128-129