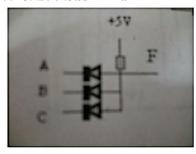
### 10-11 年《数字逻辑》期末考试试卷

- 1.下列逻辑部件中,不属于组合逻辑部件的是()
- A.译码器 B.编码器
- C.全加器
- D.寄存器
- 2.用触发器实际一个同步十七进制计数器所需的触发器的个数是()
- A. 6 B. 4 C. 5 D. 17
- 3.下列四个数中最大的数是()
- A.  $(AF)_{16}$
- B.  $(001010000010)_{8421RCD}$
- C. (10100000),
- D. (198)<sub>10</sub>
- 4. 一个 6 位地址码、8 位输出的 ROM, 其存储矩阵的容量为()
- A. 48bit B. 64bit
- C. 512bit D. 256bit
- 5. 时序逻辑电路的一般结构由组合电路与()组成
- A. 全加器 B. 存储电路 C. 译码器 D. 选择器

- 6.存在约束条件的触发器是()
- A. 基本 RS 触发器 B. D 触发器 C. T 触发器 D.JK 触发器

- 7.下列等式不成立的是()
- A. A + AB = A + B
- B. (A+B)(A+C)=A+BC
- C. AB+AC+BC=AB+BC D. AB+AB+AB+AB=1
- 8. 若变量 A、B、C、D、E 取值为 10011 时使最小项的值为 1,则最小项是()

- A. ABCDE B. ABCDE C. ABCDE D. ABCDE
- 9. 一片十六进制数据选择器, 它应有() 位地址输入变量'
- В. 五
- C. 十 D. 十六
- 10.如下图所示的电路, 其实现的逻辑功能 F= ()



- A. ABC B.  $\overline{ABC}$  C. A+B+C D.  $\overline{A+B+C}$

#### 答案:

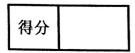
1	2	3	4	5	6	7	8	9	10
D	C	В	C	В	Α	С	C	Α	Α

## 天津理工大学考试试卷

# 2010 ~ 2011 学年度第二学期《数字逻辑》 期末考试试卷

课程代码	马: 066901	16试卷	编号: 1-A	命	颗日期:	2011 名	F 5 月	26 日
	艮:12		考试形式				,, , , .	
得分统证	<b>十表:</b>							
大题号 总分		=	三		四		-	
一、单	项选择题	. (请从 4 个	备选答案中·	选择最适	合的一項	页,每题	2 分,共	€ 20 分)
得分								
			<b>A 券</b> :	答案:				
1	2	3	4 5	6	7	8	9	10
D	C	В	С В	A	C	C	A	A
			B卷	答案:				
1	2	3	4 5	6	7	8	9	10
В	C	C	C <b>D</b>	A	В	A	A	C
ГТ	空题(每	·空 1 分,共	: 10 分)					
得分				, . = 1				
		路数共有						
2. 逻辑	函数 $F = A$	$B + \overline{C + D}$ 的对	偶式为	y' = (A + B)	) <u>CD</u>		0	
3. 逻辑图	 函数 F = A	$\overline{B} + CD$ 的反	函数为	$\overline{F} = \overline{(A+B)}$	$\overline{(\overline{C} + \overline{D})}$		0	
		[码为 <u>10010</u>		b <u>111010</u> 1页共5页		; 补码	3为 <u>1110</u>	<u>11</u> 。

- 5. 半导体存储器从存取功能上可分为: <u>只读存储器(ROM)</u>和<u>随机存取存储器(RAM)</u>两大类。
- 6. 若用多片容量为 256×16 位的 RAM, 实现容量为 1024×16 位 RAM, 采用的方法为<u>字</u>扩展; 共需要<u>4</u>\_\_片 256×16 位的 RAM。
- 三、化简题(1题5分,2题10分,共15分)

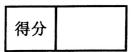


1. 用公式法化简函数  $Y = \overline{A} + \overline{B} + \overline{C} + \overline{D} + ABCD$ 

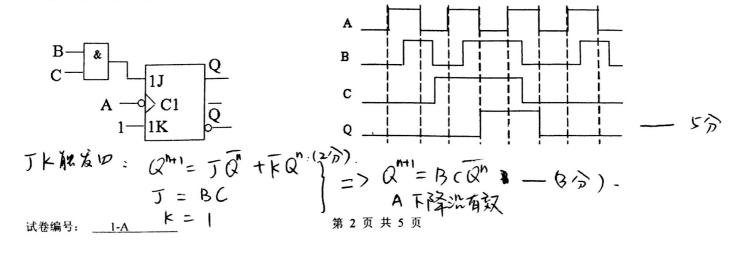
$$Y = \overline{ABCD} + ABCD = 1 \tag{5.7}$$

2. 用卡诺图化简函数  $Y(A,B,C,D) = \sum m(4,6,13,10,15)$ ,

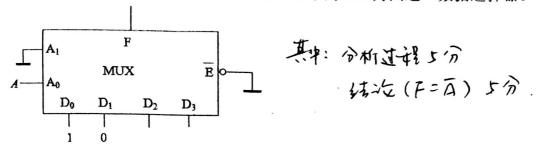
四、分析题(1题10分,2题10分,3题15分,共35分)



1. 电路如左下图所示,请写出该电路的特性方程(输出Q与输入A、B、C的关系),并画出在输入信号作用下,对应的输出Q的波形。(设触发器为边沿触发器,且初态为0)

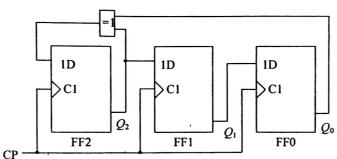


2. 试分析下图所示电路的逻辑功能,逻辑图中的 MUX 为四选一数据选择器。



解:由于 $A_1=0$ ,所以 $A_1A_2$ 只有00和01两种取值。 $A_1A_2=00$ 时, $F=D_1=1$ ; $A_1A_2=01$ 时, $F=D_1=0$ 。 可见 $F = \overline{A} = \overline{A}$ 。实现了 $F = \overline{A}$ 的功能。

3. 分析下图所示电路的功能。要求写出驱动方程、状态方程,画出状态转换图并对逻辑功能 作出说明。



解:根据逻辑图可得:

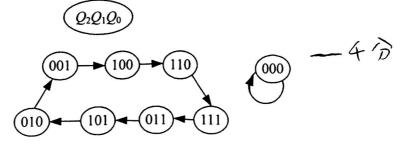
驱动方程:  $D_2 = Q_2^n \oplus Q_0^n$ ,  $D_1 = Q_2^n$ ,  $D_0 = Q_1^n$  — 3  $\nearrow$ 

D 触发器的特性方程为:  $Q^{n+1} = D$ 

将驱动方程代入到特性方程,得状态换方程: 
$$Q_2^{n+1} = Q_2^n \oplus Q_0^n$$
,  $Q_1^{n+1} = Q_2^n$ ,  $Q_2^{n+1} = Q_1^n$  —— 3  $\sqrt{n}$ 

由状态方程计算得状态转换表:

画出状态转换图:



结论:该电路的循坏长度为7(七进制计数器),不能自启动。

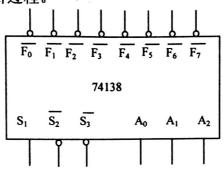
试卷编号: <u>1-A</u>

第3页共5页

#### 五、设计题 (每题 10 分, 共 20 分)

得分

1. 如下图所示 3 线-8 线译码器 74138 译码器,试用该译码器和与非门实现逻辑函数  $Y = ABC + \overline{A}(B+C)$ 。  $S_1$ , $\overline{S_2}$ , $\overline{S_3}$  为三个选通信号,  $S_1$  为高电平有效,  $\overline{S_2}$  和  $\overline{S_3}$  为低电平有效。 要求: 画出连线图,并有分析过程。



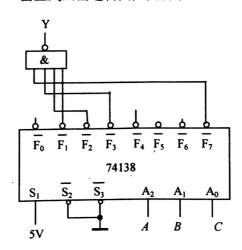
解:

$$Y = ABC + \overline{A}(B+C) = ABC + \overline{ABC} + \overline{ABC} + \overline{ABC}$$

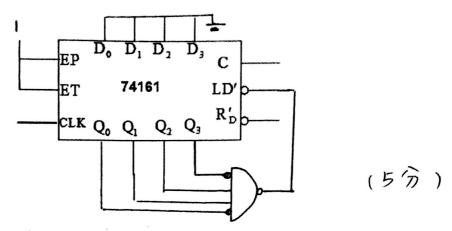
$$= \overline{ABC} + \overline{\overline{ABC}} + \overline{\overline{ABC}} + \overline{\overline{ABC}}$$

$$= \overline{ABC} + \overline{\overline{ABC}} + \overline{\overline{ABC}} + \overline{\overline{ABC}}$$

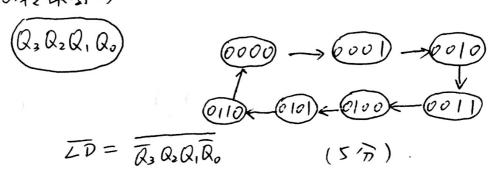
$$= \overline{ABC} + \overline{\overline{ABC}} + \overline{\overline{ABC}} + \overline{\overline{ABC}}$$



2. 采用同步置数法用 1 片 74161 实现七进制计数 (初态为 0000)。要求: 画出连线图,并有分析过程。



解:大进制计协口的状态和为七个,田初态。000年好的状态转换图为



注: 苍暮不唯一.