

Лабораторна робота №3

Комбінаційні цифрові пристрої. Дослідження дешифраторів.

Група: ПС – 11, ФКНК

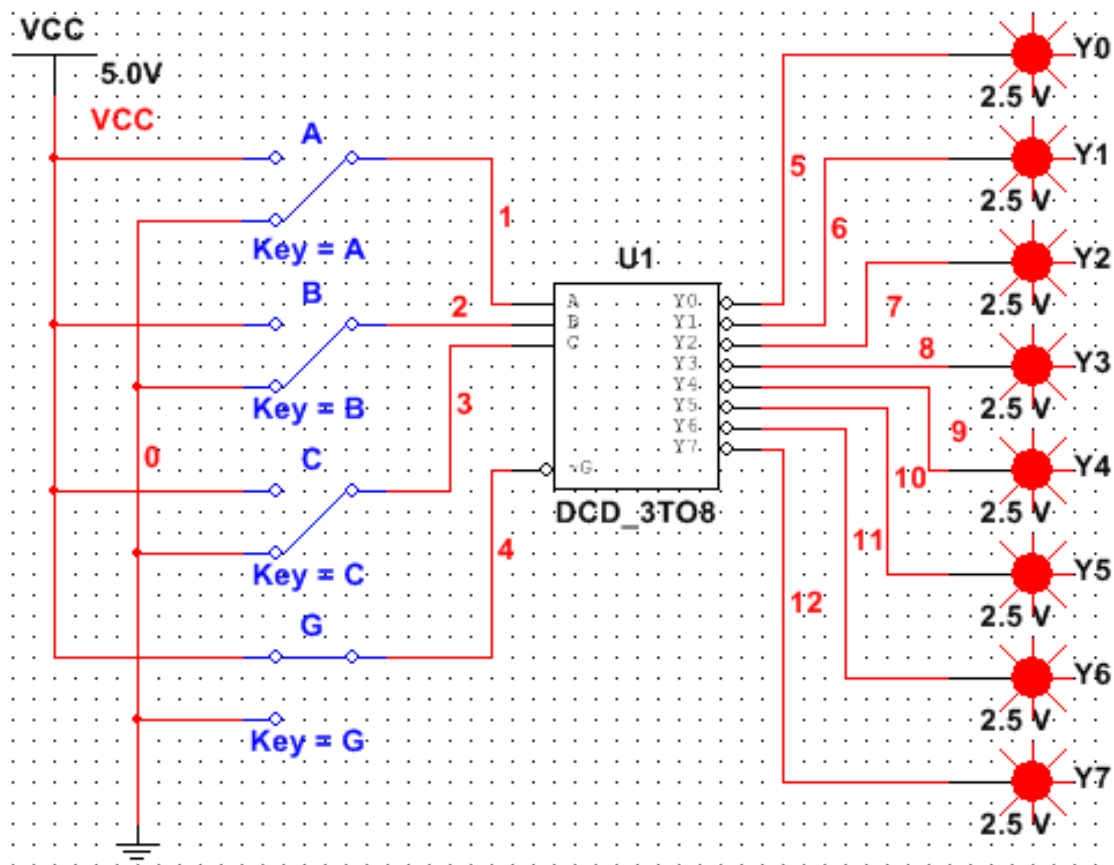
Сенечко Д. В.

Мета роботи:

- ознайомлення з принципом роботи дешифраторів;
- дослідження впливу керуючих сигналів на роботу дешифраторів;
- реалізація та дослідження функціональних модулів на основі дешифраторів.

№1. Дослідження принципу роботи дешифратора 3x8 в основному режимі.

Для початку збираємо схему та вмикаємо її, подаючи на вхід G сигнал рівня логічної одиниці:



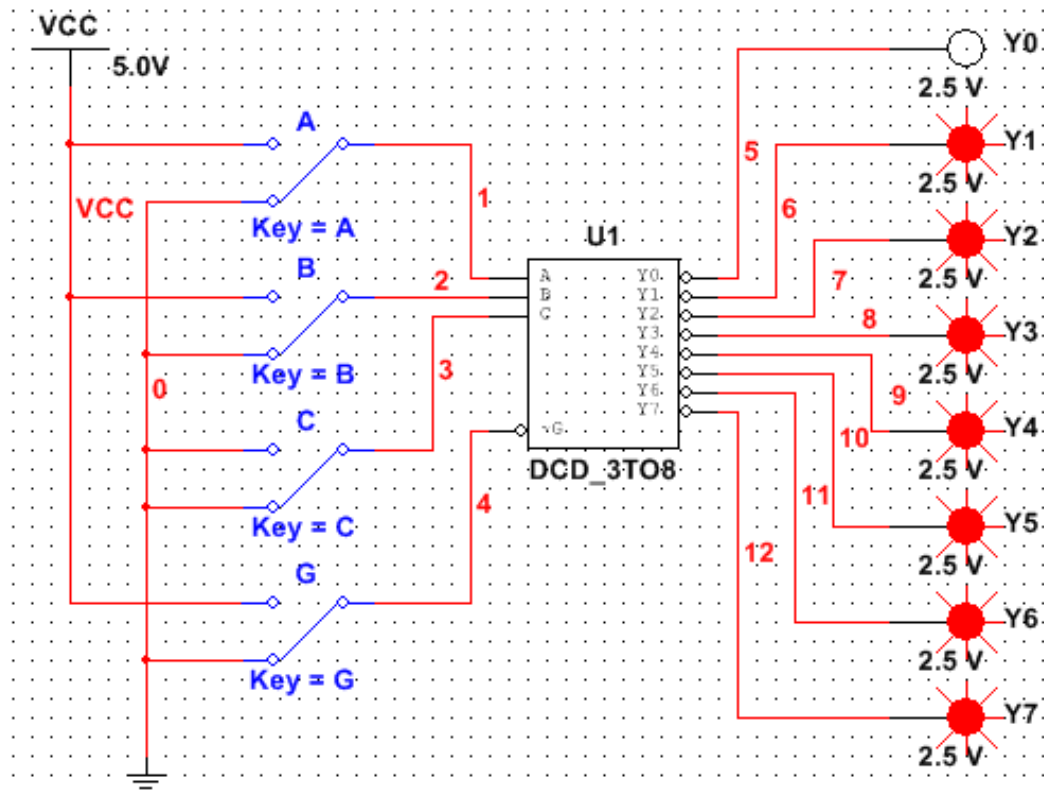
Для будь яких рівнів сигналів усіх інших входів, вихідний сигнал завжди буде одиницею.

Для випадку $G = 0$ складаємо таблицю істинності:

A	B	C	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0	0	1	1	1	1	1	1	1
0	0	1	1	1	1	1	0	1	1	1
0	1	0	1	1	0	1	1	1	1	1
0	1	1	1	1	1	1	1	1	0	1
1	0	0	1	0	1	1	1	1	1	1
1	0	1	1	1	1	1	1	0	1	1
1	1	0	1	1	1	0	1	1	1	1
1	1	1	1	1	1	1	1	1	1	0

№2. Дослідження принципу роботи дешифратора 3х8 в режимі 2х4.

а) Трохи змінюємо схему, з'єднуємо вхід C з загальним провідником, задаючи рівень $C = 0$. Змінюючи рівні логічних сигналів на входах B та A будемо спостерігати за рівнями логічних сигналів на виходах схеми за допомогою логічних пробників:

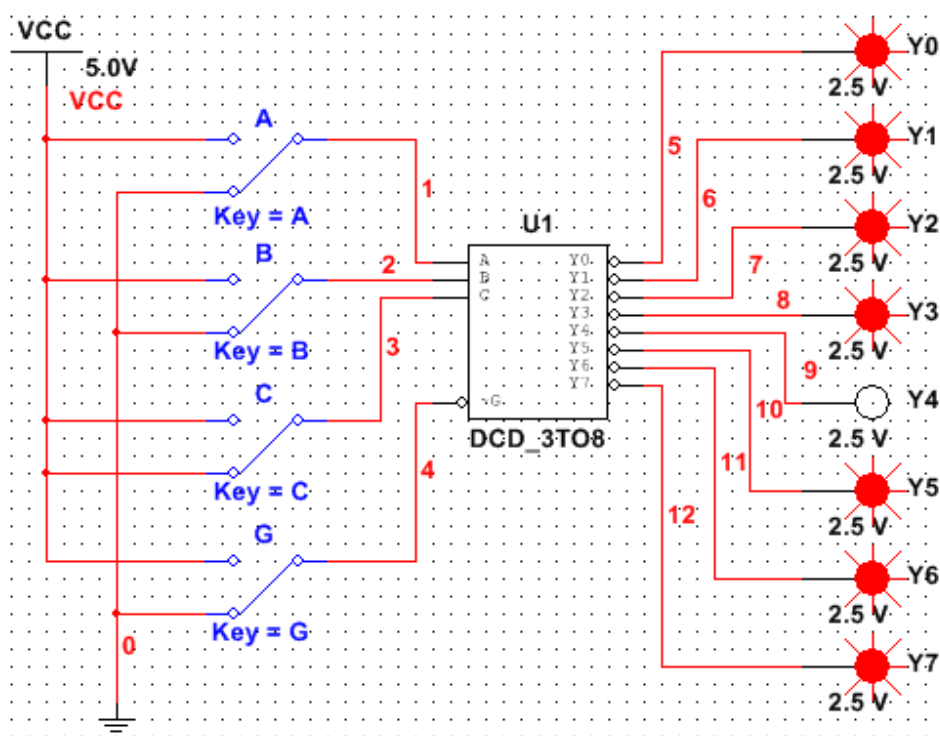


Заповнюємо таблицю істинності дешифратора:

A	B	C	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0	0	1	1	1	1	1	1	1
0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	0	1	1	1	1	1	1
1	1	0	1	1	1	0	1	1	1	1

На входах Y4, Y5, Y6 та Y7 рівень сигналу не змінюється.

б) Виконуємо пункт а) для випадку C = 1:

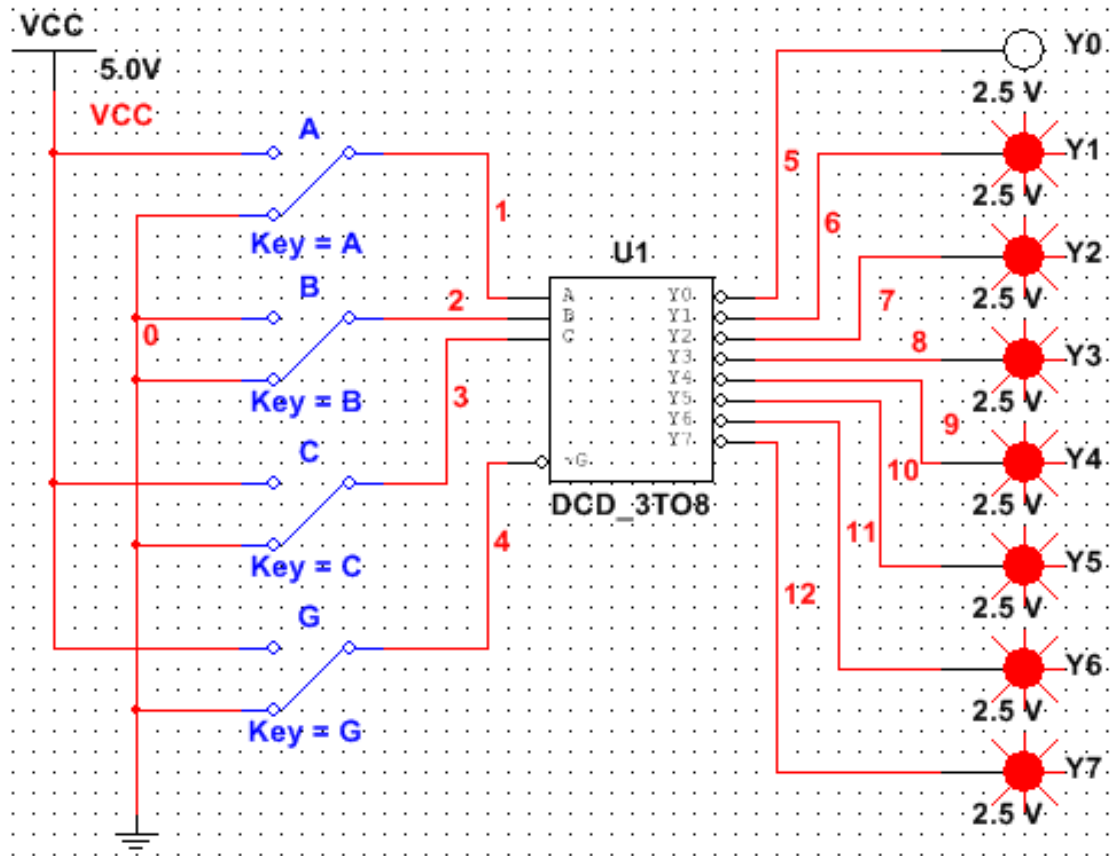


Заповнюємо таблицю істинності:

A	B	C	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0	1	1	1	1	0	1	1	1
0	1	0	1	1	1	1	1	1	0	1
1	0	0	1	1	1	1	1	0	1	1
1	1	0	1	1	1	1	1	1	1	0

На входах Y0, Y1, Y2 та Y3 рівень сигналу не змінюється.

в) Знову трохи змінюємо схему, з'єднуємо вхід В з загальним провідником. Далі, подаючи на входи С і А всі можливі комбінації логічних рівнів, будемо спостерігати за рівнями логічних сигналів на виходах схеми за допомогою логічних пробників:



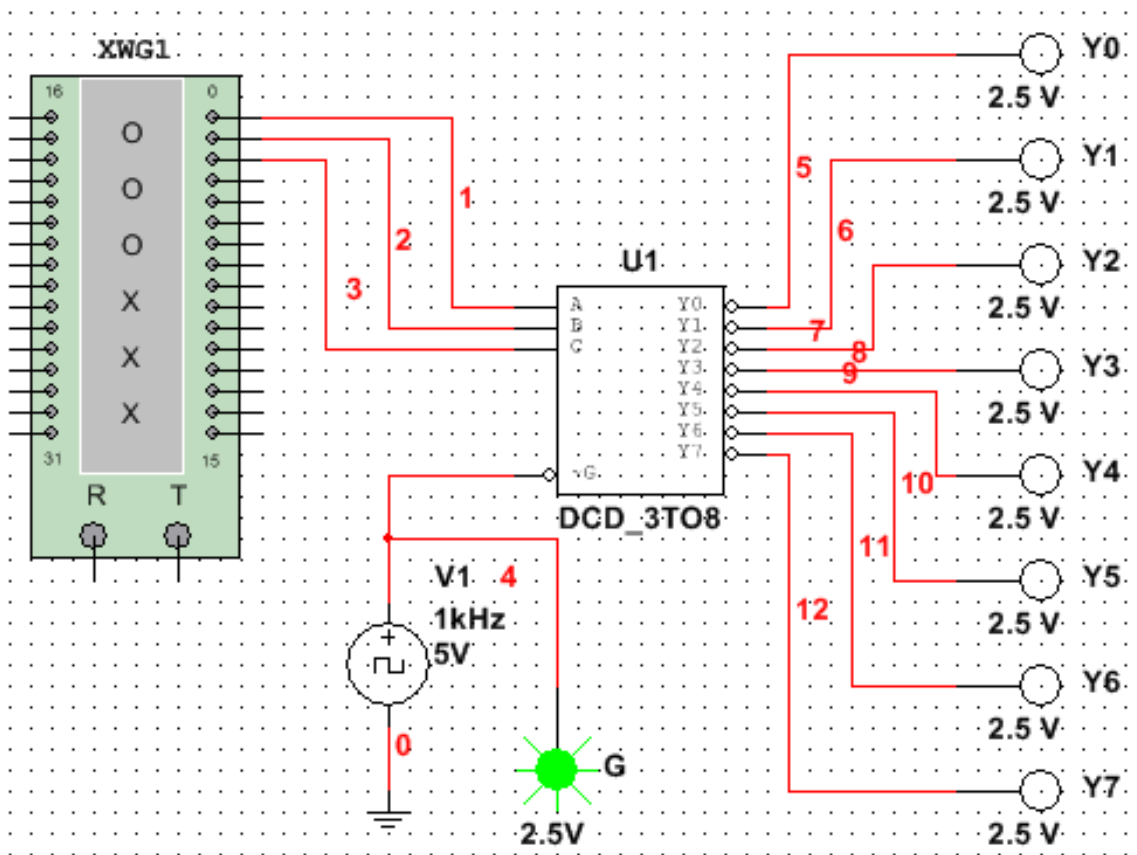
Складаємо таблицю істинності для $B = 0$:

A	B	C	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0	0	1	1	1	1	1	1	1
0	0	1	1	1	1	1	0	1	1	1
1	0	0	1	0	1	1	1	1	1	1
1	0	1	1	1	1	1	1	0	1	1

На входах Y2, Y3, Y6 та Y7 логічний сигнал не змінюється.

№3. Дослідження роботи дешифратора в якості демультіплексора.

Збираємо схему:

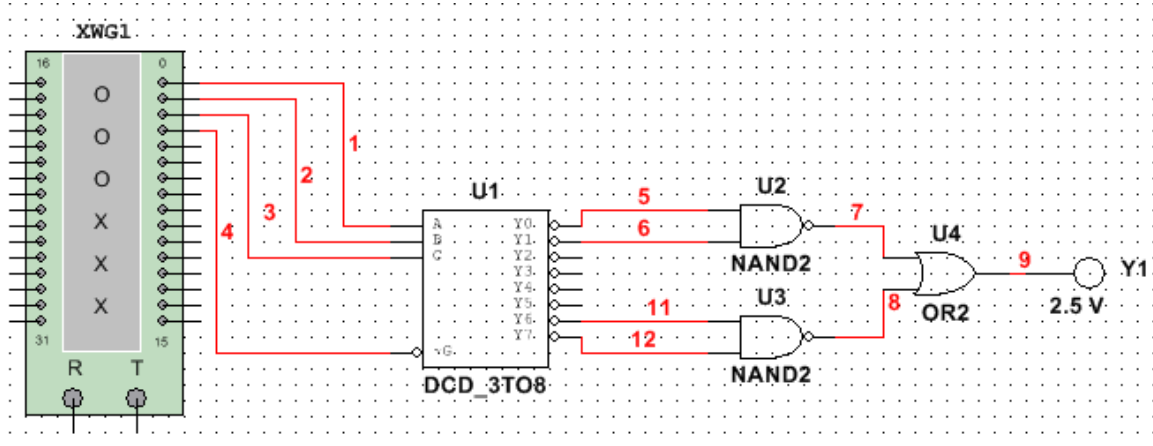


Отримуємо таку таблицю функціонування:

[illegible]

№4. Дослідження дешифратора 3x8 з логічною схемою на виході.

Збираємо та вмикаємо наступну схему:



Отримуємо таблицю істинності:

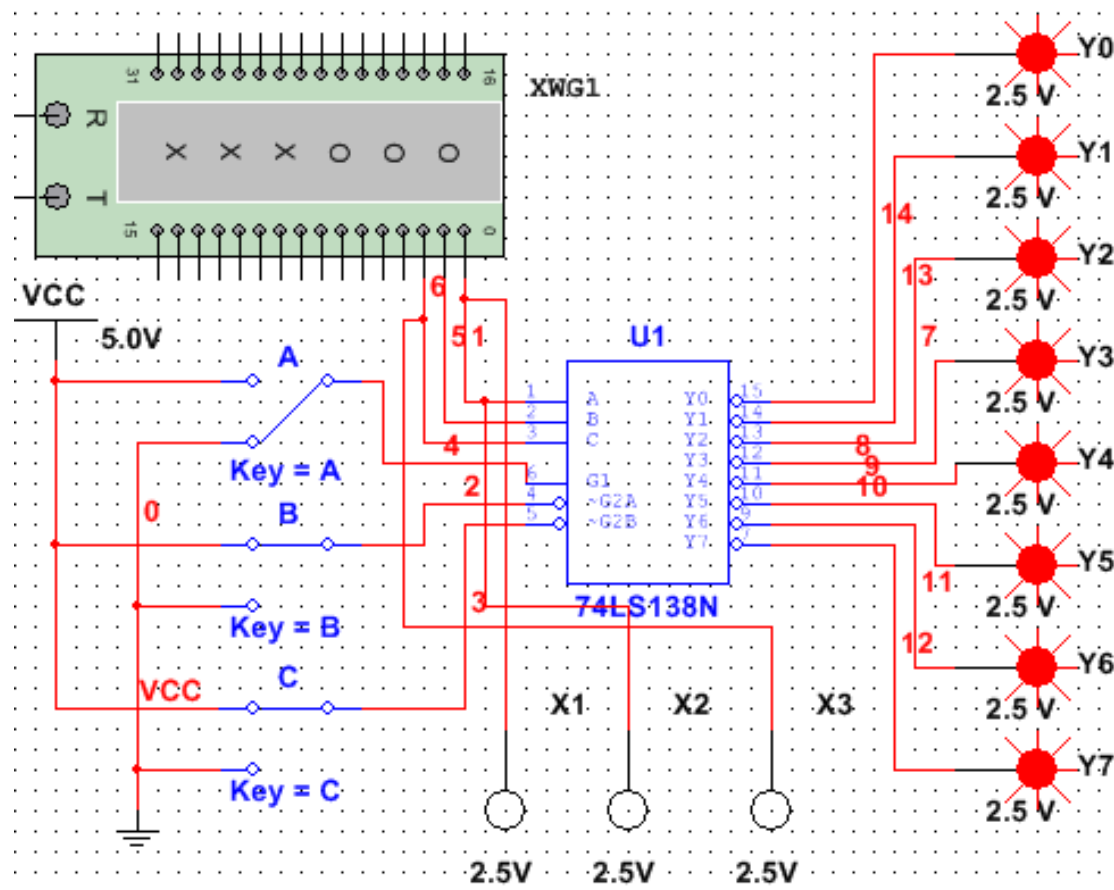
G	A	B	C	Вихідний сигнал
0	0	0	0	1
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

Аналітичний вираз для функції може виглядати ось так:

$$(\neg G \neg C \neg B \neg A) \vee (\neg G \neg C \neg B A) \vee (\neg G C B \neg A) \vee (\neg G C B A).$$

№5. Дослідження мікросхеми 74LS138N.

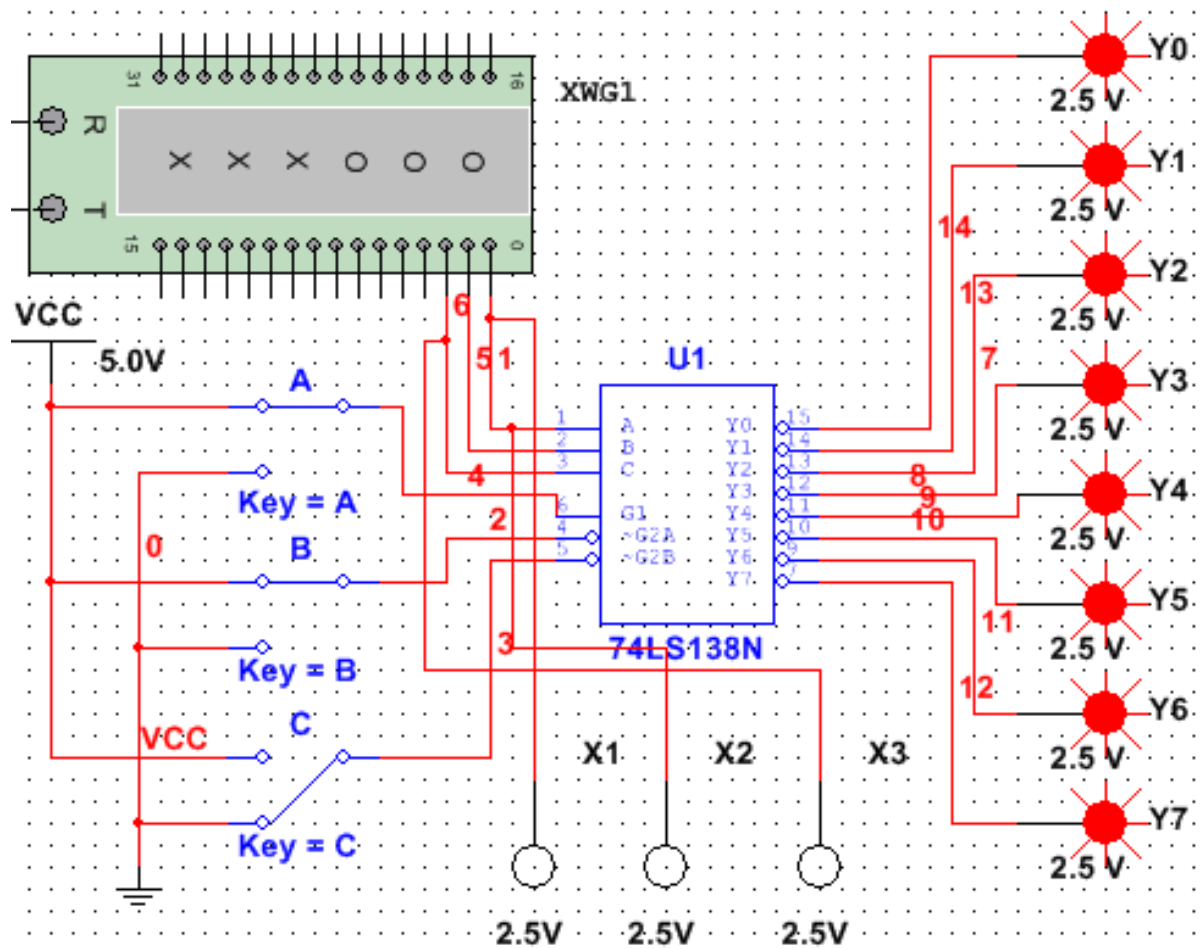
а) Збираємо та вмикаємо схему. За допомогою відповідних ключів встановлюємо $G1 = 0$, $G2A = G2B = 1$. Подаючи на ходи схеми С, В, А слова з генератора слів спостерігаємо за станами виходів мікросхеми за допомогою логічних пробників:



Таблиця функціонування:

[illegible]

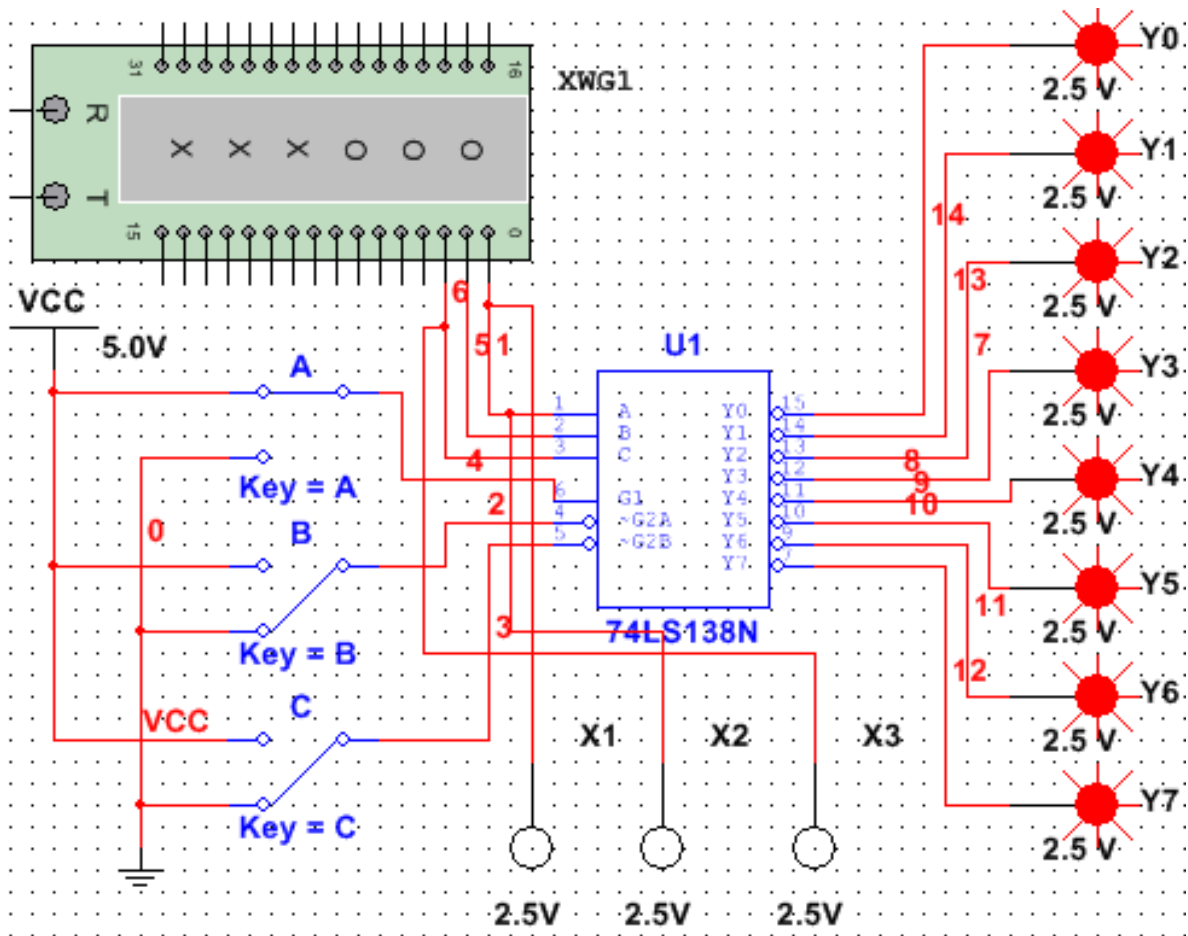
б) Повторюємо операції з пункту а) при $G1 = G2A = 1$, $G2B = 0$:



Таблиця функціонування:

[illegible]

в) Повторюємо операції з пункту а) $G1 = 1, G2A = G2B = 0$:

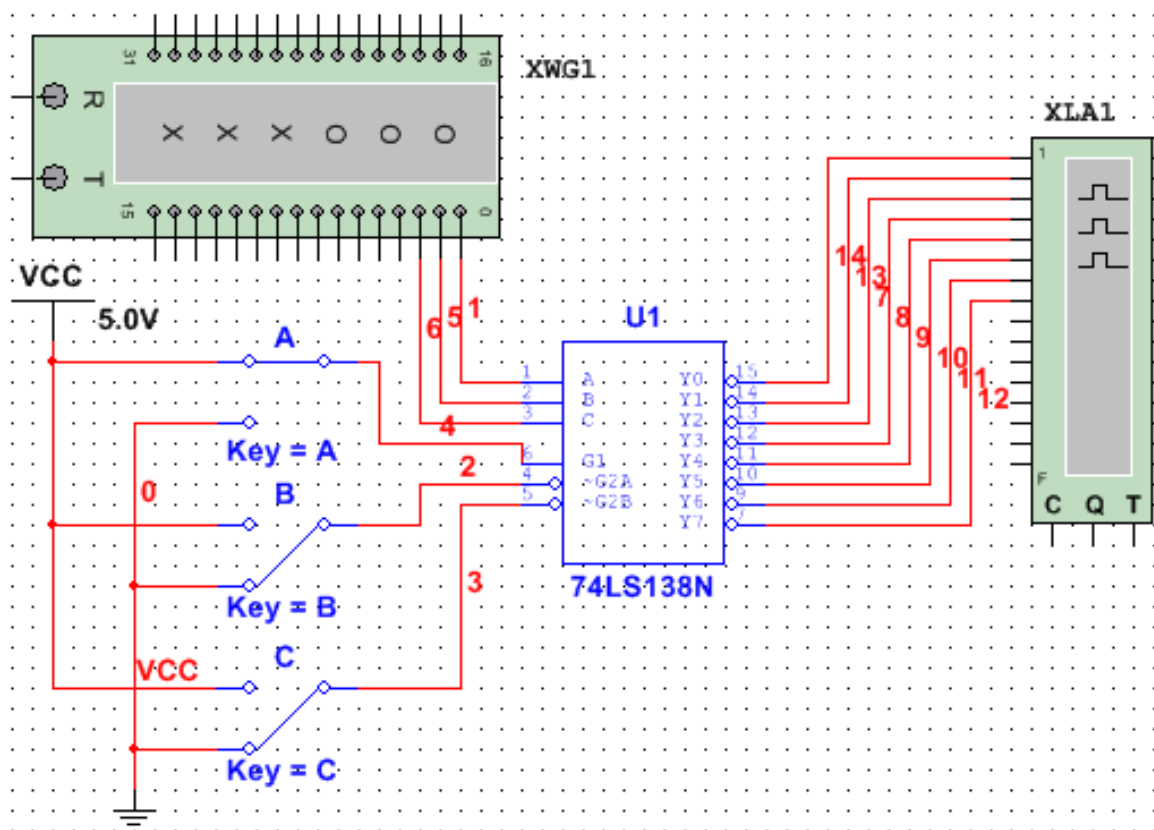


Таблиця функціонування:

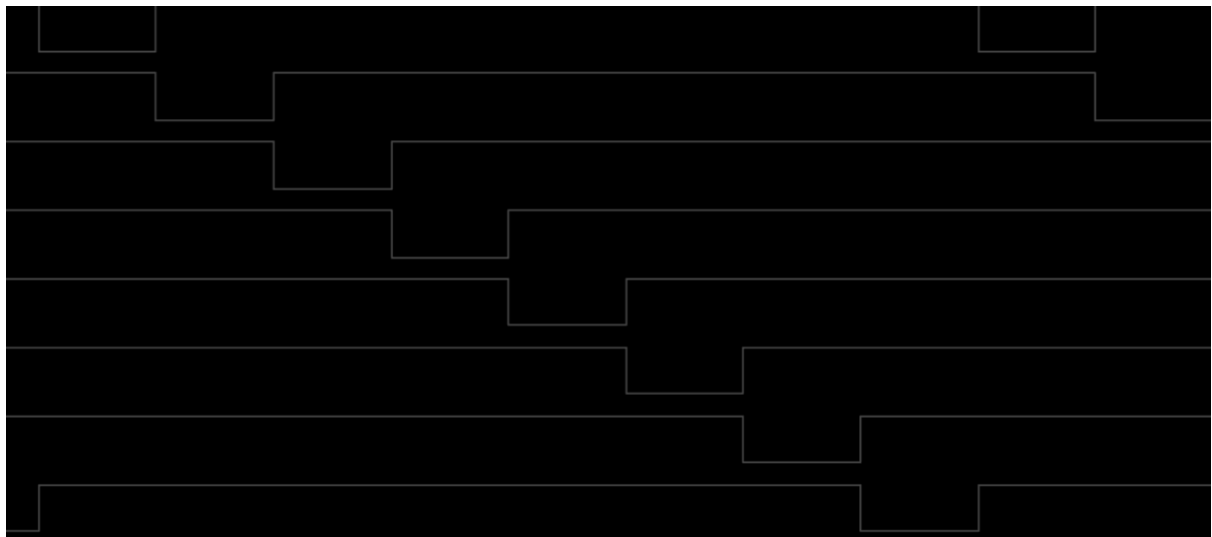
[illegible]

№6. Дослідження мікросхеми 74LS138N за допомогою логічного аналізатора.

Збираємо та вмикаємо схему, встановлюємо генератор в очікуючий режим:



За допомогою відповідних ключів встановлюємо на керуючих виходах наступні рівні логічних сигналів: $G1 = 1$, $G2A = G2B = 0$. Подаючи слова з генератора слів, отримали часові діаграми роботи дешифратора на екрані логічного аналізатора.



Порівнюючи отримані діаграми з результатами вимірів попереднього пункту завдання бачимо, що обидва методи дають однаковий результат.

Висновки:

1. Принцип роботи дешифратора 3x8 в основному режимі:

- При ввімкненні схеми та подачі сигналу G рівня логічної одиниці на вхід, визначили відповідності рівнів сигналів на виходах Y0 - Y7.
- Було підтверджено правильну роботу дешифратора при ввімкненні сигналу рівня логічного нуля на вхід G, де один з виходів фіксує рівень логічного нуля.

2. Принцип роботи дешифратора 3x8 в режимі 2x4:

- Зафіксували рівні логічних сигналів на виходах дешифратора при різних комбінаціях вхідних сигналів.
- Встановили, що певні виходи дешифратора залишаються неактивними при певних комбінаціях вхідних сигналів.

3. Дослідження роботи дешифратора в якості демультимплексора:

- Провели дослідження роботи дешифратора в якості демультимплексора.
- Зафіксували правильну роботу дешифратора при подачі різних слів на входи демультимплексора.
- Помітили послідовну появу змінного сигналу на виходах дешифратора.

4. Дослідження дешифратора 3x8 з логічною схемою на виході:

- При дослідженні роботи дешифратора 3x8 з логічною схемою на виході зафіксували рівні логічних сигналів на виходах схеми при подачі різних слів на входи.
- Склали таблицю істинності функції F, яка реалізується схемою.

5. Дослідження мікросхеми 74LS138N:

- При дослідженні роботи мікросхеми 74LS138N при різних станах керуючих входів зафіксували рівні логічних сигналів на виходах мікросхеми при різних комбінаціях вхідних сигналів.
- Порівняли роботу мікросхеми при різних умовах використання.

6. Дослідження мікросхеми 74LS138N за допомогою логічного аналізатора:

- При проведенні дослідження роботи мікросхеми 74LS138N за допомогою логічного аналізатора зафіксували часові діаграми роботи дешифратора на екрані логічного аналізатора при різних станах керуючих входів.
- Порівняли отримані діаграми з результатами вимірів попередніх досліджень і отримали однаковий результат.

Отримані результати досліджень дозволяють зрозуміти принципи роботи дешифраторів та їх використання в цифрових схемах.