Chapter 37 Real Time Clock (RTC)

实时时钟(RTC)详细描述了以两种工作模式之一工作的 RTC 的特性——**芯片上电和芯片关** 断。

37.1 Introduction

37.1.1 Features

RTC 模块特性包括:

- 32 位秒计数器,带翻转保护和 32 位报警闹钟
- 16 位预分频器,带补偿功能,可纠正 0.12 ppm 至 3906 ppm 之间的误差
- 寄存器写保护
- 锁定寄存器需要 POR 上电复位或软件复位来启用写访问
- 1Hz 方波输出,带可选中断

37.1.2 Modes of operation

RTC 在所有低功耗模式下都可以工作,并且可以产生一个中断来退出任何低功耗模式。

37.1.3 RTC signal descriptions

Table 37-1. RTC signal descriptions

Signal	Description	I/O					
RTC_CLKOUT	1 Hz square-wave output	0					

37.1.3.1 RTC clock output

秒计数器的时钟通过 RTC_CLKOUT 信号提供。它是一个 1 Hz 方波输出。

37.2 Register definition

必须使用 32 位写操作来访问所有寄存器,并且所有寄存器访问都会导致三种等待状态。

当控制寄存器中的<u>监控访问位被清除时</u>,非监控模式软件对任何寄存器的写入访问将<u>以总</u> 线错误终止。

非管理模式软件的读访问正常完成。

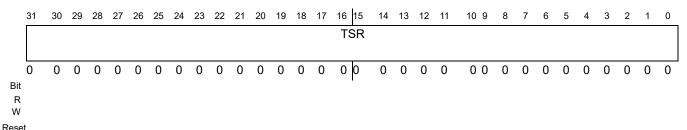
写入受锁定寄存器保护的寄存器不会产生总线错误,但写入不会完成。

RTC memory map

Absolute address (hex)	Register name	Width (in bits)	Access	Reset value	Section/ page
4003_D000	RTC Time Seconds Register (RTC_TSR)	32	R/W	0000_0000h	37.2.1/872
4003_D004	RTC Time Prescaler Register (RTC_TPR)	32	R/W	0000_0000h	37.2.2/873
4003_D008	RTC Time Alarm Register (RTC_TAR)	32	R/W	0000_0000h	37.2.3/873
4003_D00C	RTC Time Compensation Register (RTC_TCR) RTC 时间补偿寄存器	32	R/W	0000_0000h	37.2.4/874
4003_D010	RTC Control Register (RTC_CR)	32	R/W	0000_0000h	37.2.5/875
4003_D014	RTC Status Register (RTC_SR)	32	R/W	0000_0001h	37.2.6/877
4003_D018	RTC Lock Register (RTC_LR)	32	R/W	0000_00FFh	37.2.7/878
4003_D01C	RTC Interrupt Enable Register (RTC_IER)	32	R/W	0000_0007h	37.2.8/879

37.2.1 RTC Time Seconds Register (RTC_TSR)

Address: 4003_D000h base + 0h offset = 4003_D000h

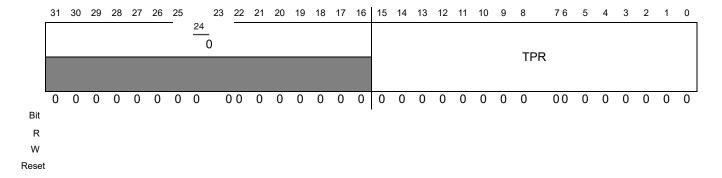


RTC TSR field descriptions

Field	Description
TSR	Time Seconds Register
	当时间计数器使能时,TSR 为只读 ,并且在 SR[TOF]或 SR[TIF]未置位的情况下每秒递增一次。
	当 SR[TOF]或 SR[TIF]被设置时,时间计数器的读数为零。
	当时间计数器禁用时,可以读取或写入 TSR。禁用时间计数器时写入 TSR 将清除 SR[TOF]和/或
	SR[TIF]。
	支持向 TSR 写入零,但不建议这样做,因为当 SR[TIF]或 SR[TOF]置位时(表示时间无效),TSR 将读取为
	零

37.2.2 RTC Time Prescaler Register (RTC_TPR)

Address: 4003_D000h base + 4h offset = 4003_D004h

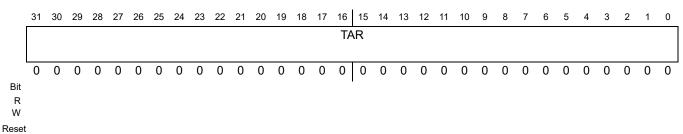


RTC_TPR field descriptions

Field	Description
31–16 Reserved	This field is reserved. This read-only field is reserved and always has the value 0.
TPR	Time Prescaler Register <u>当时间计数器使能时,TPR 为只读,每 32.768 kHz 时钟周期递增一次。</u> 当 SR[TOF]或 SR[TIF]被设置时,时间计数器的读数为零。当时间计数器禁用时,可以读取或写入 TPR。 当 TPR 的位 14 从逻辑 1 变为逻辑 0 时,TSR[TSR]递增。

37.2.3 RTC Time Alarm Register (RTC_TAR)

Address: 4003_D000h base + 8h offset = 4003_D008h



RTC_TAR field descriptions

Field	Description
TAR	ime Alarm Register
	当时间计数器使能时, <mark>只要 TARITAR]等于 TSRITSR]且 TSRITSR]递增,SRITAF]就会置 1。写入 TAR</mark> §除 SR[TAF]。

37.2.4 RTC Time Compensation Register (RTC_TCR)

Address: 4003_D000h base + Ch offset = 4003_D00Ch

31	30	29	28	27 26	25	24	23	22	21	20	19 18	17	16	15	14	13	12	11 10	9	8	7	6	5	4	3 2	1	0
	CIC TCV																										
									CIR					TCR													
														CIIX					TON								
0	0	0	0	0 0	0	0	0	0	0	0	0 0	0	0	0	0	0	0	0 0	0	0	0	0	0	0	0 0	0	0

Bit

RTC_TCR field descriptions

Field	Description												
31–24 CIC	Compensation Interval Counter 补偿间隔计数器 补偿间隔计数器的当前值。如果补偿间隔计数器等于零,则它被加载 CIR 的内容。如果 CIC 不等于零,则它每秒递减一次。												
23–16 TCV	Time Compensation Value 当前秒间隔内补偿逻辑使用的当前值。如果使用 TCR 字段的内容 CIC 等于 0,则每秒更新一次。如果 CIC 不等于零,则它被加载零(对于第二个增量不启用补偿)。												
15–8 CIR	Compensation Interval Register 以秒为单位从 1 到 256 配置 <u>补偿间隔</u> ,以控制 TCR 调整每秒 32.768 kHz 周期数的频率。 写入的值应该比秒数小 1。例如, <mark>写入零以配置一秒钟的补偿间隔。该寄存器为双缓冲寄存器,直到当前 补偿间隔结束,写操作才会生效</mark> 。												
TCR	Time Compensation Register 配置每秒 32.768 kHz 的时钟周期数。该寄存器为双缓冲寄存器,直到当前补偿间隔结束,写操作才会生效。 80h Time Prescaler Register overflows every 32896 clock cycles FFh Time Prescaler Register overflows every 32769 clock cycles. 00h Time Prescaler Register overflows every 32768 clock cycles. 11h Time Prescaler Register overflows every 32767 clock cycles. 12h Time Prescaler Register overflows every 32767 clock cycles. 12h Time Prescaler Register overflows every 32767 clock cycles.												

37.2.5 RTC Control Register (RTC_CR)

Address: 4003_D000h base + 10h offset = 4003_D010h

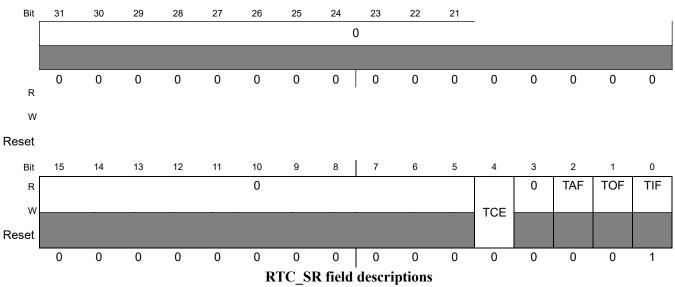
Bit	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
R					0							()			
														,		
W																
Reset																
Bit	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
R		Reserved				SC16P		OSCE								
	0						0			0						
			SC2P	SC4P	SC8P							WPS	UM	SUP	WPE	SWR
W			1							·						
Reset		0														
	0	0	0	0	0	0 DT (0 C C D :	0 Sold da	0 escript	0 ions	0	0	0	0	0	0
						1/1/	_CN	nciu u	escript	10112						

Field	Description								
31–24 Reserved	This field is reserved. This read-only field is reserved and always has the value 0.								
23–15 Reserved	This field is reserved. This read-only field is reserved and always has the value 0.								
14 Reserved	This field is reserved. t must always be written to 0.								
13 SC2P	Oscillator 2pF Load Configure <u>振荡器 2pF 负载配置</u> 0 禁用负载。 1 启用附加负载。								
12 SC4P	Oscillator 4pF Load Configure 0 Disable the load. 1 Enable the additional load.								
11 SC8P	Oscillator 8pF Load Configure 0 Disable the load. 1 Enable the additional load.								

10	Oscillator 16pF Load Configure										
SC16P											
	0 Disable the load.1 Enable the additional load.										
9 Reserved	This field is reserved. This read-only field is reserved and always has the value 0.										
8	Oscillator Enable										
OSCE											
	0 32.768 kHz oscillator is disabled. 1 32.768 kHz 振荡器已启用。设置该位后,等待振荡器启动时间,然后使能时间计数器,使 32.768 kHz										
	32.700 KHZ 派物衛口后用。 以直该位后,等待派物益后幼时间,然后使能时间有效益,使 32.700 KHZ 时钟时间稳定下来。										
7–5	This field is reserved.										
Reserved	This read-only field is reserved and always has the value 0.										
4	Wakeup Pin Select 唤醒引脚选择										
WPS	 唤醒引脚是可选的,并非所有器件都提供。										
	0 <mark>如果 RTC 中断置位或 Wakeup 引脚开启,wakeup 引脚置位(低电平有效,开漏)</mark> 。										
	1 相反,Wakeup 引脚输出 RTC 32kHz 时钟,前提是 wakeup 引脚开启,并且 32kHz 时钟输出到其它外设										
3	Update Mode										
UM	即使状态寄存器锁定,也允许写入 SR[TCE]。置位时,如果 SR[TIF]或 SR[TOF]置位或者 SR[TCE]清零,										
	则 SR[TCE]总是可以写入。										
	0 Registers cannot be written when locked.										
	1 Registers can be written when locked under limited conditions.										
2	Supervisor Access										
SUP	0 不支持非管理模式写访问,会产生总线错误。										
	1 支持非管理员模式写访问										
1	Wakeup Pin Enable										
WPE	 唤醒引脚是可选的,并非所有器件都提供。										
	0 唤醒引脚禁用。										
	1 如果 RTC 中断置位或 Wakeup 引脚开启,wakeup 引脚使能并置位。										
0	Software Reset										
SWR	0 No effect.										
	1 复位除 SWR 位以外的所有 RTC 寄存器。SWR 位由 POR 清零,并由软件显式清零。										

37.2.6 RTC Status Register (RTC_SR)

Address: 4003_D000h base + 14h offset = 4003_D014h



Field	Description										
31–5	This field is reserved.										
Reserved	This read-only field is reserved and always has the value 0.										
4 TCE	Time Counter Enable										
ICE	当时间计数器被禁用时,TSR 寄存器和 TPR 寄存器是可写的,但不会递增。										
	启用时间计数器时,TSR 寄存器和 TPR 寄存器不可写,但会递增。										
	0 Time counter is disabled.										
	Time counter is enabled.										
3	This field is reserved.										
Reserved	This read-only field is reserved and always has the value 0.										
2 TAF	Time Alarm Flag										
IAF	当 TAR[TAR]等于 TSR[TSR]且 TSR[TSR]递增时,时间报警标志置 1。										
	通过写入 TAR 寄存器可以将该位清零。										
	0 Time alarm has not occurred.										
	1 Time alarm has occurred.										
1 TOF	Time Overflow Flag										
101	当时间计数器启用并溢出时,设置时间溢出标志。该位置 1 时,TSR 和 TPR 不递增,读数为零。										
	当时间计数器禁用时,通过写入 TSR 寄存器可以将该位清零。										
	0 Time overflow has not occurred.										
	1 Time overflow has occurred and time counter is read as zero.										
0 TIF	Time Invalid Flag										
III	POR 或软件复位时设置时间无效标志。该位置 1 时,TSR 和 TPR 不递增,读数为零。当时间计数器禁用										
	时,通过写入 TSR 寄存器可以将该位清零。										
	0 Time is valid.										
	1 Time is invalid and time counter is read as zero.										

37.2.7 RTC Lock Register (RTC_LR)

Address: 4003_D000h base + 18h offset = 4003_D018h

Bit	31	30	29	28	27	26	25	24	23	22	21						
)									
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
R																	
W																	
Reset																	
Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
R																	
W				()				1						1		
Reset																	
										LRL	SRL	CRL	TCL				
	0	0	0	0	0	0	0		-1	1	1	1	1	1	1	1	
	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	

RTC_LR field descriptions

Field	Description						
31–8 Reserved	This field is reserved. This read-only field is reserved and always has the value 0.						
7 Reserved	This field is reserved. This read-only field is reserved and always has the value 1.						
6 LRL	Lock Register Lock						
	清零后,该位只能通过 POR 或软件复位来设置。						
	0 锁定寄存器被锁定,写操作被忽略。						
	1 锁定寄存器未锁定,写入正常完成。						
5 SRL	Status Register Lock						
OILE	清零后,该位只能通过 POR 或软件复位来设置。						
	0 状态寄存器被锁定,写操作被忽略。						
	1 状态寄存器未锁定,写操作正常完成。						
4	Control Register Lock						
CRL	<u>清零后,该位只能由 POR 置 1</u> 。						
	0 控制寄存器被锁定,写入被忽略。						
	1 控制寄存器未锁定,写入正常完成。						
3 TCL	Time Compensation Lock						
ICL	清零后,该位只能通过 POR 或软件复位来设置。						
	0 时间补偿寄存器被锁定,写操作被忽略。						
	1时间补偿寄存器未锁定,写入正常完成。						
Reserved	This field is reserved. This read-only field is reserved and always has the value 1.						

37.2.8 RTC Interrupt Enable Register (RTC_IER) Address: 4003_D000h base + 1Ch offset = 4003_D01Ch

Bit	31	30	29	28	27	26	25	24	23	22	21					
R								()							
w																
Reset	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
R.																
w				()				WPON	1		TOLE	Reserved	TA15	TOLE	- 115
Reset										Rese	erved	TSIE	Re	TAIE	TOIE	TIIE
1 CSCI																
	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1

RTC_IER field descriptions

Field	Description							
31–16 Reserved	This field is reserved. This read-only field is reserved and always has the value 0.							
15–8 Reserved	This field is reserved. This read-only field is reserved and always has the value 0.							
7 WPON	Wakeup Pin On wakeup 引脚是可选的,并非所有器件都提供。 只要 wakeup 引脚被使能且该位被置位,wakeup 引脚就会 assert。 0 没有影响。1 如果 wakeup 引脚被使能,则 wakeup 引脚将置位。							
6–5 Reserved	This field is reserved.							
4 TSIE	Time Seconds Interrupt Enable 秒中断是具有专用中断向量的边沿敏感中断。它每秒生成一次,不需要软件开销(没有相应的状态标志需要清除) 0 Seconds interrupt is disabled. 1 Seconds interrupt is enabled.							
3 Reserved	This field is reserved.							
2 TAIE	Time Alarm Interrupt Enable 0 Time alarm flag does not generate an interrupt. 1 Time alarm flag does generate an interrupt.							
1 TOIE	Time Overflow Interrupt Enable 0 Time overflow flag does not generate an interrupt. 1 Time overflow flag does generate an interrupt.							
0 TIIE	Time Invalid Interrupt Enable 0 Time invalid flag does not generate an interrupt. 1 Time invalid flag does generate an interrupt.							

37.3 Functional description

37.3.1 Power, clocking, and reset

RTC是一个始终供电的模块,在所有低功耗模式下保持活动状态。

RTC 内的时间计数器由一个 32.768 kHz 时钟提供时钟,该时钟来自使用振荡器的外部晶振。

上电复位信号将所有 RTC 寄存器初始化为默认状态。软件复位位也可以初始化<mark>所有</mark> RTC 寄存器。

37.3.1.1 Oscillator control

POR 禁用 32.768 kHz 晶体振荡器后,必须通过软件使能。

使能 cystal 振荡器后,等待振荡器启动时间,然后设置 SR[TCE]或使用 RTC 外部的振荡器时钟。

晶体振荡器包括可通过软件配置的可调电容。除非振荡器被禁用,否则不要改变电容。

37.3.1.2 Software reset

将 1 写入 CR[SWR]会将 POR 的等效值强制写入 RTC 模块的其余部分。

CR[SWR]不受软件复位的影响,必须通过软件清除。

37.3.1.3 Supervisor access

当管理员访问 Supervisor access 控制位清零时,只有管理员模式软件可以写入 RTC 寄存器,非管理员模式软件将产生总线错误。

管理模式和非管理模式软件都可以读取 RTC 寄存器。

37.3.2 Time counter

时间计数器由一个每秒递增一次的 32 位秒计数器和一个每 32.768 kHz 时钟周期递增一次 的 16 位预分频器寄存器组成。 由于读取数据总线的同步,<u>在递增时读取时间计数器(秒或预分频器)可能会返回无效数据</u>。如果软件需要在预分频器或秒计数器可能递增时读取它们,建议执行两次读取访问,并且<u>软件</u>验证两次读取是否返回相同的数据。

仅当 <u>SR[TCE]</u>清零时,才能写入时间秒寄存器和时间预分频器寄存器。<u>务必在写入秒寄存器</u> 之前写入预分频器寄存器,因为秒寄存器在预分频器寄存器位 14 的下降沿递增。

如果 SR[TCE]置 1, SR[TIF]清零, SR[TOF]清零,并且存在 32.768 kHz 时钟源,则时间预分频器寄存器递增。使能振荡器后,等待振荡器启动时间,然后设置 SR[TCE],让振荡器时钟输出有时间稳定下来。

如果时间秒寄存器溢出, SR[TOF]将置位, 时间预分频器寄存器将停止递增。通过初始化时间 秒寄存器来清除 SR[TOF]。

每当 SR[TOF]置 1 时,时间秒寄存器和时间预分频器寄存器的读数为零。

SR[TIF]在 POR 和软件复位时置位,并通过初始化时间秒寄存器来清零。每当 SR[TIF]置 1 时,时间秒寄存器和时间预分频器寄存器的读数为零。

37.3.3 Compensation

补偿逻辑提供精确和宽补偿范围,可以校正高达 3906 ppm 和低至 0.12 ppm 的误差。补偿 系数<u>必须在 RTC 的外部计算</u>,并由软件提供给补偿寄存器。虽然 <u>1 Hz 时钟输出到外部引脚</u> 以支持外部校准逻辑,但 RTC 本身并不计算所需的补偿量。

通过使用固件和晶体特性来确定补偿量,可以支持晶体补偿。固件可以支持温度补偿,通过ADC 定期测量外部温度,并根据指定晶体频率随温度变化的查找表更新补偿寄存器。

补偿逻辑改变预分频器寄存器溢出所需的 32.768 kHz 时钟周期数, 并递增时间秒计数器。时间补偿值用于在-127 和+128 之间调整时钟周期数。

当预分频器寄存器等于 0x3FFF 时, 预分频器寄存器增加或减少周期数, 然后递增。补偿间隔用于调整时间补偿值的使用频率, 即从每秒一次到每 256 秒一次。

对时间补偿寄存器的更新将不会生效,直到时间秒寄存器下一次递增,并且假设先前的补偿间隔已经到期。

当补偿间隔被设置为不是每秒一次时,则在第一个第二间隔中应用补偿,并且剩余的第二间 隔不接收补偿。

通过将时间补偿寄存器配置为零来禁用补偿。

37.3.4 Time alarm

<mark>时间报警寄存器(TAR)、SR[TAF]和 IER[TAIE]允许 RTC 在预定义的时间产生中断</mark>。每次递增时,32 位 TAR 都会与 32 位时间秒寄存器(TSR)进行比较。当 TAR 等于 TSR 和 TSR 增量时,SR[TAF]将被设置。

SR[TAF]通过写 TAR 被清除。这通常是下一个报警值,尽管写入小于 TSR 的值(如 0)会阻止 SR[TAF]再次设置。

SR[TAF]不能被禁用,尽管它产生的中断由 IER[TAIE]启用或禁用。

37.3.5 Update mode

控制寄存器(<u>CR[UM]</u>)中的更新模式字段配置对时间计数器使能(SR[TCE])字段的软件写访问。 当 CR[UM]清零时, SR[TCE]只能在 LR[SRL]置 1 时写入。

当 CR[UM]置 1 时,当 SR[TCE]清零或 SR[TIF]或 SR[TOF]置 1 时,也可以写入 SR[TCE]。

这样,每当时间无效时,就可以初始化时间秒和预分频器寄存器,同时防止时间秒和预分频器寄存器被动态更改。当 LR[SRL]置位时, CR[UM]对 SR[TCE]没有影响。

37.3.6 Register lock

锁定寄存器(LR)可以用来阻止对某些寄存器的写访问,直到下一次 POR 或软件复位。锁定控制寄存器(CR)将禁用软件复位。锁定 LR 将阻止将来对 LR 的更新。

对锁定寄存器的写访问被忽略,不会产生总线错误。

37.3.7 Interrupt

每当状态标志和相应的中断使能位都置位时,RTC 中断就会置位。它总是在 POR 和软件复位时置位。通过使能特定于芯片的 RTC 时钟门控制位,可以在芯片级使能 RTC 中断。RTC 中断可用于将芯片从任何低功耗模式中唤醒。

可选的 RTC 秒中断是一种**边沿敏感中断**,具有专用中断向量,每秒产生一次,不需要软件开销(没有相应的状态标志需要清除)。它通过时间秒中断使能位在 RTC 中使能,并通过设置特定于芯片的 RTC 时钟门控制位在芯片级使能。该中断是可选的,可能不会在所有器件上实现。