

**TRƯỜNG ĐẠI HỌC CÔNG NGHỆ  
KHOA ĐIỆN TỬ - VIỄN THÔNG**

-----  -----



**Bài tập C1.1**

**Bộ chuyển đổi điện áp tương tự sang số sử dụng  
phương pháp tích phân**

**Thành viên thực hiện: Nhóm 3**

**22022118 Phạm Văn Duy**

**22022103 Ngô Đức Hiếu**

**22022175 Nguyễn Quốc Toản**

**22022145 Tạ Đình Kiên**

**Hà Nội, 2025**

## Mục lục

<b>I. Phân tích chi tiết đối tượng đo .....</b>	<b>3</b>
<i>Các tham số đặc trưng của điện áp tương tự .....</i>	<i>3</i>
<b>II. Mô hình hệ thống.....</b>	<b>4</b>
<b>1. Mục tiêu hệ thống .....</b>	<b>4</b>
<b>2. Mô hình .....</b>	<b>4</b>
a. <b>Mạch lấy và giữ mẫu.....</b>	<b>4</b>
b. <b>Mạch ADC.....</b>	<b>7</b>
<i>Sơ đồ khôi của mạch ADC.....</i>	<i>7</i>
<i>Phân tích hoạt động, chức năng của từng khôi .....</i>	<i>8</i>
<i>Hiệu chỉnh hệ thống .....</i>	<i>10</i>

Trong bài tập này, nhóm em sẽ thiết kế một bộ ADC sử dụng phương pháp Single – slope Integration. Mạch ADC có thể thực hiện chức năng lấy và giữ mẫu, sau đó thực hiện chuyển đổi điện áp tương tự thành dữ liệu số tương ứng.

## I. Phân tích chi tiết đối tượng đo

Điện áp tương tự.

### Các tham số đặc trưng của điện áp tương tự

Khi xử lý điện áp tương tự, ta cần đặc biệt quan tâm tới các tham số đặc trưng, và ảnh hưởng của nó tới mạch ADC:

#### 1. Biên độ tín hiệu

Giá trị đỉnh trên và đỉnh dưới của tín hiệu.

ADC cần biết biên độ của tín hiệu đầu vào để thiết lập dải chuyển đổi của nó. Trong bài tập này, mạch ADC single slope integration của nhóm em chỉ chuyển đổi được một tín hiệu có dải giá trị từ 0 đến  $V_{REF}$ .

#### 2. Điện áp DC Offset

Là mức điện áp nền mà tín hiệu dao động xung quanh.

Nếu tín hiệu là AC, thì offset có thể là 0V hoặc có một giá trị khác để "dịch lên" vùng dương (để phù hợp với ADC chỉ đo được điện áp dương như mạch của nhóm em).

#### 3. Tần số

ADC cần lấy mẫu đủ nhanh (theo **Định lý Nyquist**, ít nhất gấp đôi tần số tối đa của tín hiệu cần đo).

#### 4. Tốc độ thay đổi (Slew Rate)

Mức độ thay đổi nhanh của tín hiệu theo thời gian. Nếu tín hiệu thay đổi quá nhanh mà ADC hoặc mạch lấy mẫu không theo kịp thì sẽ gây sai số.

## 5. Nhiễu

Là tín hiệu không mong muốn “gắn kèm” vào tín hiệu cần đo.

Nhiễu cao sẽ làm giảm độ chính xác chuyển đổi ADC.

## 6. Trở kháng nguồn

Nếu trở kháng nguồn cao, ADC có thể mất thời gian lâu hơn để sạc tụ mẫu trong mạch giữ mẫu (Sample & Hold), dẫn đến kết quả sai nếu không đủ thời gian.

## 7. Dải điện áp tham chiếu (Reference Voltage - Vref)

Mức điện áp quan trọng, dùng để thiết lập thang đo của mạch ADC.

Ví dụ:  $V_{REF} = 5V$  thì mạch sẽ chuyển đổi với dải từ 0 đến 5V.

# II. Mô hình hệ thống

## 1. Mục tiêu hệ thống

- Hệ thống có thể chuyển đổi điện áp tương tự thành giá trị số tương ứng, sử dụng phương pháp đếm xung, trong dải từ 0 đến  $V_{REF}$  đã được thiết lập trước.
- Hệ thống có khả năng lấy mẫu chính xác: tần số lấy mẫu phải đảm bảo lớn hơn tần số Nyquist; đảm bảo các nhiễu được lọc bỏ trong quá trình lấy mẫu.
- Hệ thống có khả năng giữ mẫu: mẫu sau khi lấy cần phải được giữ trong một khoảng thời gian cần thiết để ADC có thể xử lý xong mẫu hiện tại.
- Cần tích hợp mạch điều khiển để đồng bộ hoạt động của mạch ADC.

## 2. Mô hình

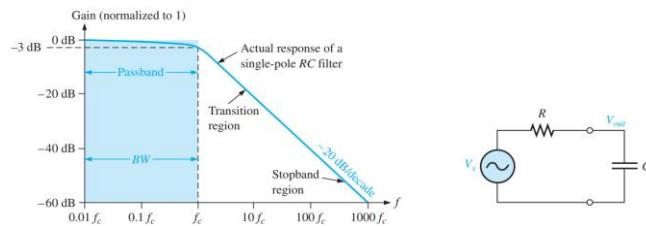
### a. Mạch lấy và giữ mẫu

Định lý lấy mẫu: Một tín hiệu tương tự có phổ hữu hạn có thể được khôi phục lại hoàn toàn nếu như tần số của quá trình lấy mẫu lớn hơn ít nhất hai lần tần số lớn nhất có trong tín hiệu tương tự đó.

## Để lấy mẫu chính xác, cần:

- Lấy mẫu với tần số  $\geq$  tần số Nyquist
- Loại bỏ các thành phần tần số không phải của tín hiệu cần lấy mẫu

Để loại bỏ các tần số không thuộc tín hiệu gốc, ta có thể sử dụng một mạch lọc thông thấp:



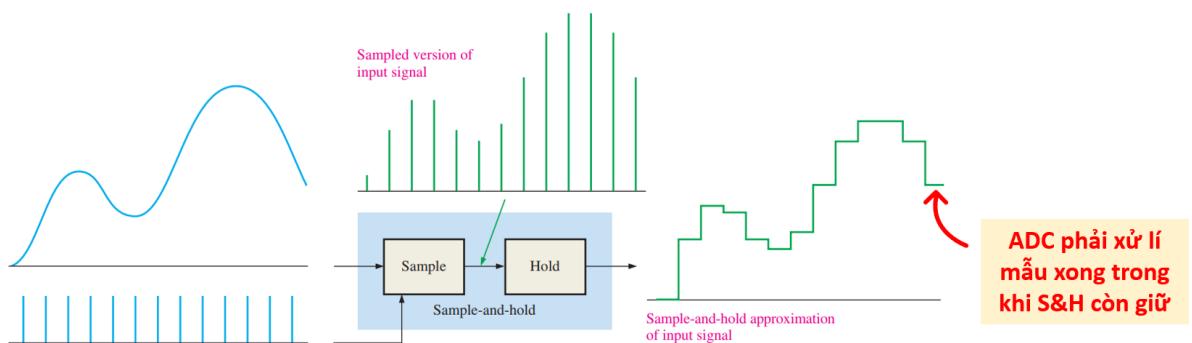
Một mạch RC đơn giản có thể được sử dụng để làm một mạch lọc thông thấp, loại bỏ các tần số không trong vùng tần số lấy mẫu:

$$\text{Tần số cắt: } f_c = 1/(2\pi RC)$$

$$\text{Băng thông: } BW = f_c$$

Để lấy mẫu với tần số lớn hơn tần số Nyquist, ta cần xác định tần số của tín hiệu tương tự.

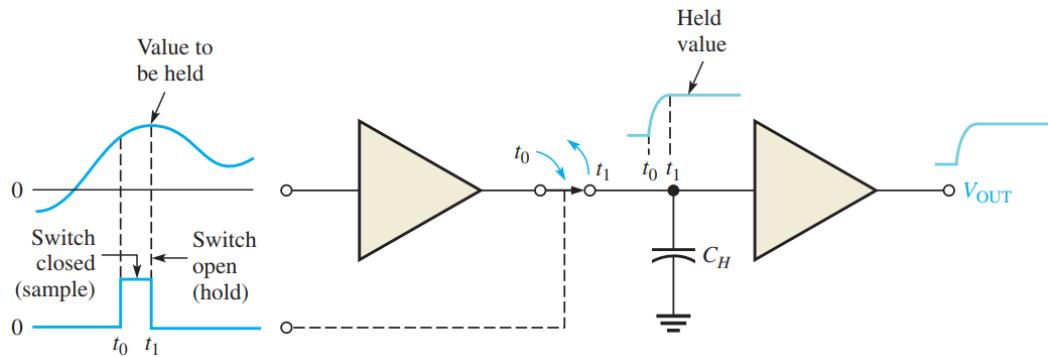
Hơn nữa, ta cần một mạch giữ mẫu tín hiệu để mạch ADC có thể hoạt động chính xác



Một mạch sample-and-hold sẽ lấy mẫu một điện áp đầu vào analog tại một thời điểm xác định và sau đó giữ nguyên (duy trì) giá trị điện áp đã lấy mẫu trong một khoảng thời gian sau đó.

Quá trình sample-and-hold giúp **giữ cho điện áp analog đã lấy mẫu không thay đổi** trong suốt khoảng thời gian cần thiết để **bộ chuyển đổi analog-sang-số (ADC)** thực hiện việc chuyển đổi điện áp đó sang dạng số.

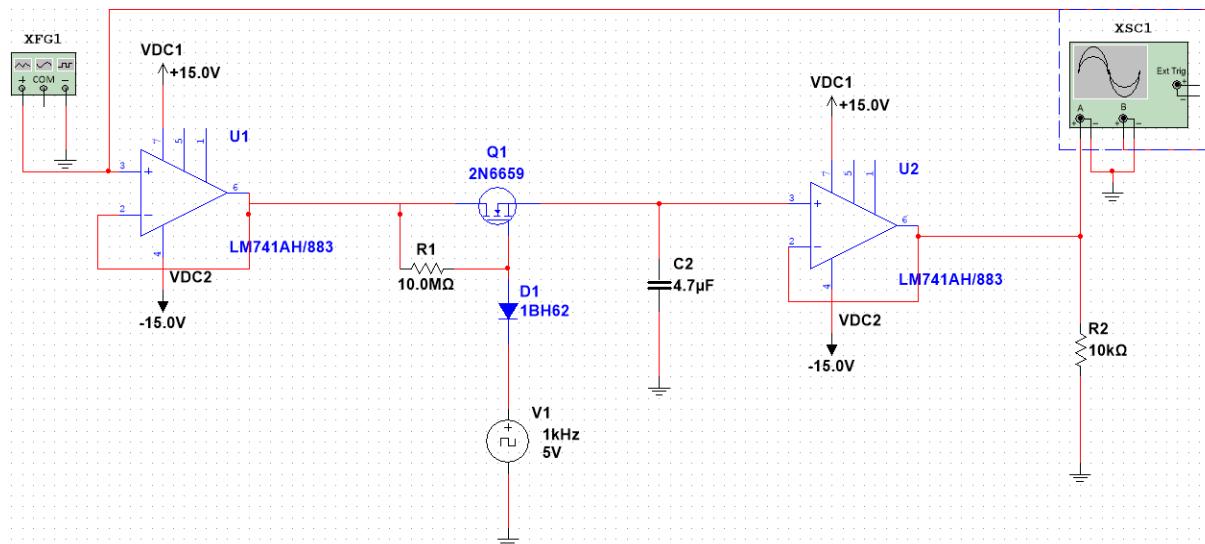
Thành phần của một mạch Sample & Hold như sau:

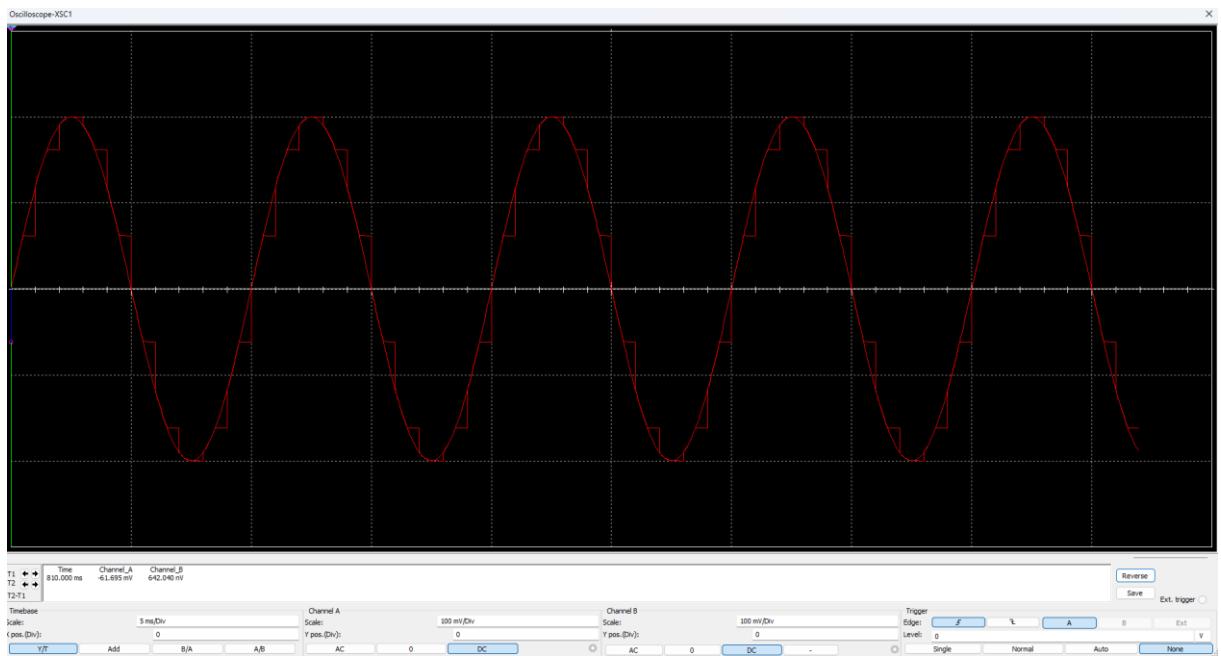


**Công tắc analog** có nhiệm vụ điều khiển thời điểm lấy mẫu: khi công tắc đóng, điện áp analog được truyền qua **bộ khuếch đại đầu vào** và **tụ  $C_H$**  được nạp để lưu lại giá trị điện áp đó.

Sau khi công tắc mở ra, **tụ  $C_H$  giữ nguyên mức điện áp đã nạp**, chính là điện áp đã lấy mẫu.

**Bộ khuếch đại đầu ra cung cấp trở kháng đầu vào cao**, giúp ngăn không cho tụ  $C_H$  xả điện nhanh, đảm bảo giữ được điện áp đủ lâu để **ADC xử lý chính xác**.



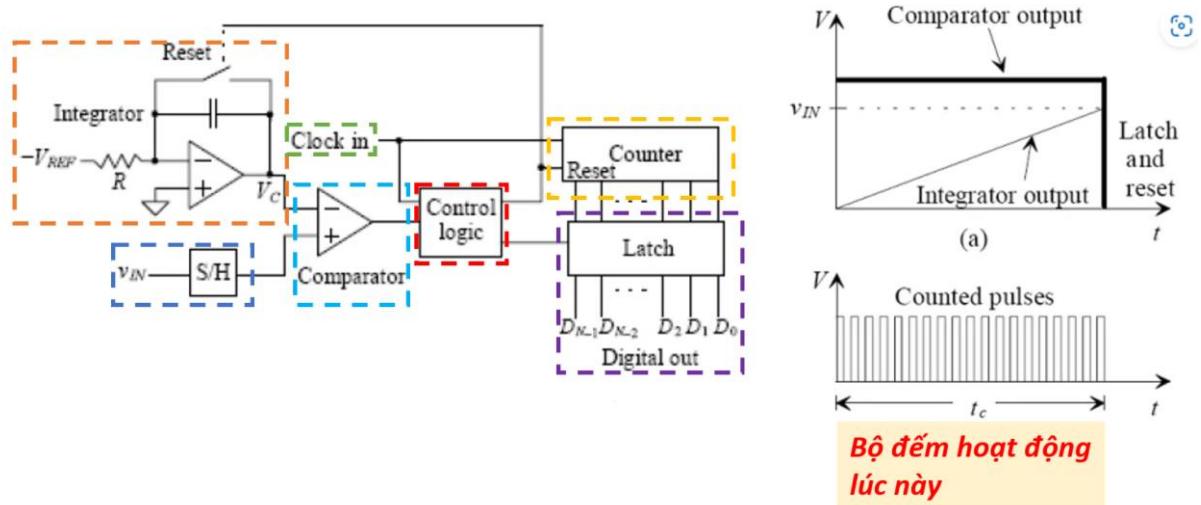


Mô phỏng hoạt động của một mạch lấy và giữ mẫu

## b. Mạch ADC

### Sơ đồ khối của mạch ADC

Mạch ADC sử dụng phương pháp single slope integration có sơ đồ khối như sau:



Mạch ADC sẽ nhận vào một tín hiệu điện áp tương tự, tạo ra một điện áp dốc tuyến tính. Trong khi điện áp dốc còn nhỏ hơn đầu vào, bộ đếm sẽ bật và thực hiện đếm số xung cho tới khi điện áp dốc bằng với giá trị điện áp đầu vào, khôi

điều khiển sẽ tạo tín hiệu để dừng chương trình. Số xung đếm được sẽ là giá trị dữ liệu số đại diện cho tín hiệu đầu vào.

Hoạt động của mạch có thể tóm tắt như sau:

Mạch này hoạt động như sau:

1. Lấy mẫu điện áp đầu vào (có thể cần mạch Sample-and-Hold như bạn đang làm).
2. So sánh với tín hiệu tích phân (điện áp tuyến tính tăng hoặc giảm).
3. Khi điện áp tích phân = điện áp đầu vào → dừng bộ đếm.
4. Số đếm chính là giá trị digital của tín hiệu analog đầu vào.

### **Phân tích hoạt động, chức năng của từng khối**

- **Khối tích phân**

Tạo điện áp dốc, phục vụ cho quá trình so sánh với điện áp vào.

- **Khối so sánh**

Dùng để so sánh tín hiệu vào với điện áp dốc, phục vụ quá trình đếm xung.

- **Khối Reset**

Reset mạch sau khi xử lý xong mẫu hiện tại.

- **Khối tạo xung clock**

Tạo xung cho bộ đếm thực hiện đếm.

- **Khối điều khiển**

Điều khiển hoạt động logic của mạch.

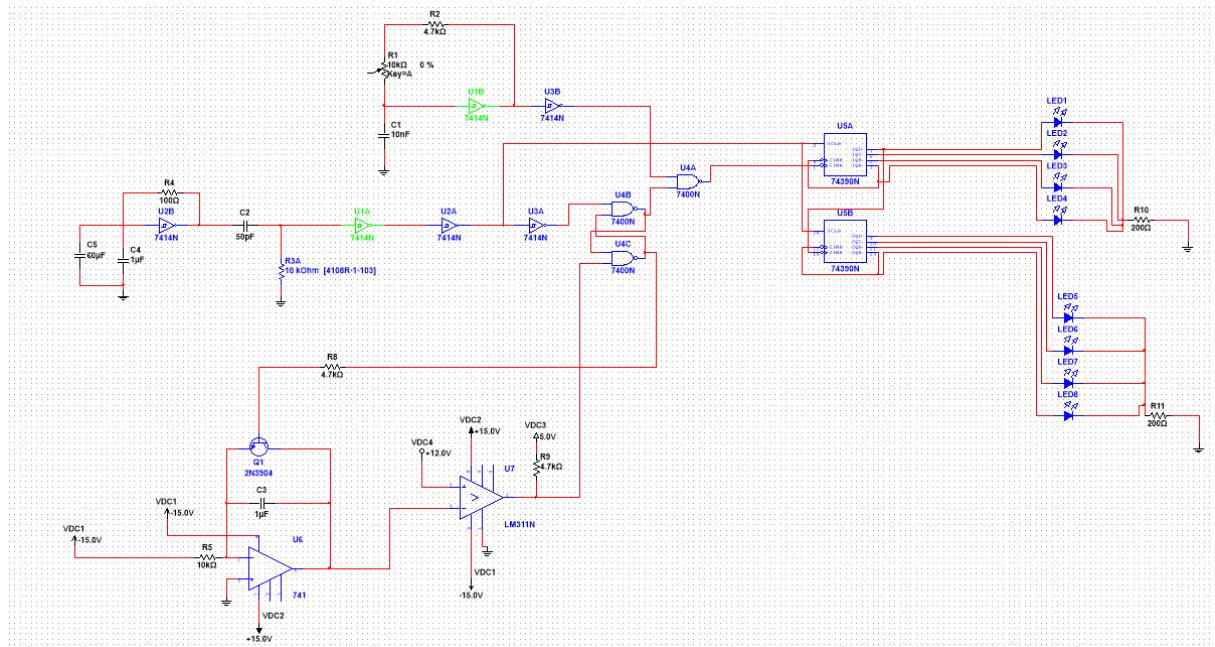
- **Bộ đếm**

Đếm số xung ứng với đầu vào hiện tại.

## ▪ Bộ chốt

Chốt dữ liệu đầu ra.

Mạch ADC hoàn chỉnh có thể được mô phỏng như sau:



Các linh kiện chính cần thiết đã được thể hiện trong hình vẽ.

## Mô tả chi tiết hoạt động của hệ thống:

Khối Reset là một mạch con dùng để xác định tần số mà tại đó điện áp  $V_{in}$  được lấy mẫu. Tín hiệu đầu ra của mạch này được sử dụng để:

- Xóa bộ đếm. Tuy nhiên, do bộ đếm thập phân yêu cầu một xung đặt lại **đương (CLR)**, nên một cổng NOT đã được thêm vào giữa mạch tạo xung đặt lại và chân CLR của bộ đếm.
  - “Set” flip-flop, thao tác này sẽ mở một cổng để cho phép xung đồng hồ (từ khối phát xung clock) đi vào mạch đếm. Do flip-flop yêu cầu tín hiệu mức âm để được “set”, nên tín hiệu cần thiết có thể được lấy trực tiếp từ đầu ra của khối reset. Tuy nhiên, để đảm bảo rằng không có xung đồng hồ nào được phép đi tới bộ đếm trước khi nó được xóa, một khoảng trễ nhỏ về thời gian đã được cố ý thêm vào bằng cách sử dụng một cổng

NOT nữa trước flip-flop. Cổng NOT này sẽ biến xung đầu ra ngắn mức dương trở lại thành một xung ngắn mức âm.

Ngoài ra, flip-flop cũng mở công tắc điện tử (dựa trên transistor) tại khối tích phân để bắt đầu quá trình chuyển đổi ADC.

Khi điện áp dốc đạt đến mức được thiết lập bởi điện áp một chiều đầu vào **VDC**, chuyển đổi mức âm tại đầu ra của bộ so sánh **LM311** sẽ “reset” flip-flop, dẫn đến việc đóng cổng tại đầu ra của mạch tạo xung đồng hồ, ngăn không cho các xung đồng hồ tiếp tục đi vào bộ đếm. Việc reset flip-flop cũng làm đóng công tắc điện tử, dẫn đến việc “nối tắt” tụ điện  $1 \mu\text{F}$  trong mạch vòng hồi tiếp của bộ tích phân. Khi công tắc đóng lại, điện áp dốc bị kết thúc và đầu ra của op-amp **LM741** trở về mức 0 (mass). Ngay tại thời điểm đó, bộ so sánh LM311 phản hồi bằng cách chuyển đầu ra của nó sang mức **CAO (HI)**. Do toàn bộ quá trình này (xảy ra sau khi điện áp dốc chạm mức đặt bởi  $V_{in}$ ) diễn ra trong thời gian rất ngắn, nên xung mức thấp ở đầu ra của bộ so sánh có độ rộng cực kỳ ngắn.

Toàn bộ chu trình được lặp lại khi xung kích tiếp theo được nhận.

### Hiệu chỉnh hệ thống

Đối với hệ thống trên, điều quan trọng nhất là phải đảm bảo tính chính xác và ổn định của các khối chức năng như tích phân, so sánh và lấy mẫu tín hiệu. Việc hiệu chỉnh nhằm mục đích đảm bảo rằng hệ thống ADC hoạt động đúng nguyên lý, phản hồi chính xác với điện áp đầu vào và cho kết quả số tin cậy. Các thông số cần hiệu chỉnh được nêu trong bảng dưới đây:

Thành phần	Vai trò	Cách hiệu chỉnh	Tác động
Tần số xung đồng hồ (Clock)	Xác định độ phân giải và tốc độ chuyển đổi	Thay đổi giá trị tụ điện và điện trở trong mạch phát xung	Tăng tần số → phân giải cao hơn, nhưng dễ nhiễu
Điện áp tham chiếu ( $V_{ref}$ )	Làm mốc so sánh với điện áp đầu vào	Sử dụng nguồn $V_{ref}$ chính xác và ổn định	Cải thiện độ chính xác, giảm sai số tuyến tính
RC tích phân ( $R, C$ )	Quyết định độ dốc của điện áp ramp tích phân	Thay đổi giá trị điện trở và tụ tích phân	RC lớn → dốc nhỏ → phân giải cao, nhưng chậm
Comparator	So sánh đầu vào với điện áp tích phân	Sử dụng comparator tốc độ cao, nhiễu thấp	Giảm trễ và sai số tại điểm so sánh
Sample-and-Hold	Giữ ổn định điện áp đầu vào khi đo	Chọn tụ $C_H$ lớn hơn, JFET có $R_{DS(on)}$ thấp	Giảm rò rỉ, cải thiện ổn định tín hiệu mẫu

Ta có thể lặp đi lặp lại bước hiệu chỉnh đến khi đạt được mạch mong muốn.

## Bảng đánh giá thành viên

Thành viên	Công việc	Đóng góp
<b>22022118 Phạm Văn Duy</b>	Đề xuất ý tưởng, tham gia nghiên cứu lí thuyết và thực hiện mô phỏng mạch lấy và giữ mẫu và mạch ADC	<b>25%</b>
<b>22022103 Ngô Đức Hiếu</b>	Tham gia nghiên cứu lí thuyết và thực hiện mô phỏng mạch lấy và giữ mẫu và mạch ADC	<b>25%</b>
<b>22022175 Nguyễn Quốc Toản</b>	Tham gia nghiên cứu lí thuyết và thực hiện mô phỏng mạch lấy và giữ mẫu và mạch ADC	<b>25%</b>
<b>22022145 Tạ Đình Kiên</b>	Tham gia nghiên cứu lí thuyết và thực hiện mô phỏng mạch lấy và giữ mẫu và mạch ADC	<b>25%</b>