MATERI OR-AR KOMPUTER

SISTEM BUS



- BUS adalah
 Jalur komunikasi yang dibagi pemakai
 Suatu set kabel tunggal yang digunakan untuk menghubungkan berbagai subsistem
- BUS Sistem adalah
 Sebuah Bus yang menghubungkan komponenkomponen utama komputer (CPU, Memori ,I/O)



- Jalur Kontrol
 - Berisi signal request dan sinyal acknowledgements
 - Mengindikasikan tipe informasi pada jalur data.
- Jalur Data
 - Membawa informasi antara sumber dan tujuan data dan alamat dan perintah-perintah kompleks

MASTER VS SLAVE

- Suatu transaksi bus meliputi 2 komponen
 - Mengeluarkan perintah dan alamat request (permintaan)
 - Memindahkan dat action (tindakan)
- Master:

Bus yang memulai transaksi bus dengan cara

- Mengeluarkan perintad dan alamat
- Slave :

Bus yang bereaksi terhadap alamat dengan cara

- Mengirimkan data kepada master jika master meminta data
- Menerima data dari master jika master mengirim data

STRUKTUR BUS

BUS DATA

- Saluran data memberikan lintasan bagi perindahan data antara dua modul sistem .
- Besar jalur bus data mempengaruhi kinerjanya, contoh: 8, 16, 32 dan 64 bit



BUS ALAMAT

- Identifikasi sumber atau tujuan data pada bus data
- Mengalamati port-port I/O
- Contoh: jika CPU akan membaca word (8, 16 atau 32 bit) data dari memori maka CPU akan menaruh alamat word yang dimaksud pada saluran alamat



BUS KONTROL

- Mengontrol akses ke saluran alamat dan penggunaan data dan saluran alamat.
- Mengendalikan dan mengatur timing informasi:
 - a. Sinyal read /write
 - b. Interrupt request
 - c. Sinyal clock



ELEMEN-ELEMEN RANCANGAN BUS

- Jenis BUS:
 - 1. Dedicated

Penggunaan alamat terpisah dan jalur data

Keuntungan: Throughtput yang tinggi, karena

kemacetan lalulintas kecil

Kerugian: meningkatnya ukuran dan biaya

sistem



2. Multiplexed

Penggunnan saluran yang sama untuk berbagai keperluan

Keuntungan: Memrlukan saluran yang lebih sedikit, uang menghemat ruang dan biaya

Kerugian: Diperlukan rangkaian yang lebih kompleks untuk setiap modul



- Metode Arbitrasi
 - Menugaskan sebuah perangkat, CPU atau I/O bertindak sebagai master
 - Tersentralisasi
 Pengontrol bus atau arbitrer bertanggung jawab atas alokasi waktu pada BUS
 - Terdistribusi
 Modul-modul bekerja sama untuk memakai BUS bersama-sama



Timing

- Cara terjadinya event dikoordinasikan pada BUS
- 1. Synchronous

Terjadinya event pada bus ditentukan oleh sebuah clock.

2. Asynchrpnous

Terjadinya event bus mengikuti dan tergantung pada event sebelumnya.



Lebar BUS

1. Address

- Lebar bus alamat mempengaruhi kapasitas.
- Semakin lebar bus alamat, semakin besar range lokasi yang dapat direferensi

2. Data

- Lebar bus data, mempengaruhi kinerja sistem
- Semakin lebar bus data, semakin besar bit yang dapat ditransfer pada suatu waktu



Jenis Transfer Data

1. Read

Slave menaruh data pada bus data begitu slave mengetahui alamat dan mengambil datanya

2. Write

Master menaruh data pada bus data begitu alamat stabil dan slave mempunyai kesempatan untuk mengetahui alamat



3. Read modify Write

Operasi Read yang diikuit operasi Write ke alamat yang sama

Tujuan untuk melindungi sumber daya memori yang dapat dipakai bersama di dalam multiprogramming

.



4. Read after Write

Operasi yang tidak dapat dibagi yang berisi operasi Write diikuti operasi Read dari alamat yang sama

5. Blok

Sebuah siklus lamat diikuti oleh n siklus data

TIPE-TIPE BUS

- BUS ISA
 Bus ISA (Industry Standard Architecture) adalah sebuah bus PC/AT (16 bit) yang beroperasi pada 8,33 MHz
- BUS PCI
 Bus PCI (Peripheral Component Interconnect bus)
 Bus yang beroperasi pada kecepatan 33 MHz



 BUS Seri Universal
 Sebuah bus standart yang disepakati bersama oleh tujuh perusahaan untuk digunakan pada peralatan berkecepatan rendah