

计算机组成原理

编程题

试题

35. 编程实现：在以DATA为首地址的100个无符号的数据中，求出最小偶数并存入AX寄存器
36. 编程实现：把以0结尾的STRING字符串中所有的大写字母改为小写
37. 编程实现：把Elems中的100个字节数据的位置颠倒过来（即第一个字节和第100个字节的内容交换，第二个字节和第99个字节的内容交换）
38. 编程实现：把DX，AX中的双字右移四位
39. 内存自BUF单元开始的缓冲区连续存放着100个学生的英文分数，编程统计其中90-100，60-89，60以下者各有多少人，并把结果连续存放到自RESULT开始的单元中
40. 试编制一源程序，统计DA1字单元中含0的个数，如统计的个数为奇数，则将进位位置1，否则进位位置0

第五章 CPU

1. CPU结构：运算器与控制器
2. CPU功能：指令控制，操作控制，时间控制，数据加工，终端处理
3. 指令周期与指令流程（其概念）
4. *微程序控制器(相对重点)
 - 微命令
 - 微操作
 - 微指令
 - 微周期
 - 控制存储器
 - 微程序
 - 程序与微程序
5. 硬布线控制器

重点习题

P.201 5.1 5.2 5.3 5.4 5.5 5.7

例题

1. 微程序控制器的核心部件是存储微程序的控制存储器，它一般用只读存储器构成
2. MOV指令：取值令周期，目的周期，源周期，执行周期
3. 异步控制常作为**单总线计算机结构中访问主存和外部设备时的主要控制方式**
4. 控制器在生成各种控制信号时，必须按照一定的时序进行，以便于对各种操作实施时间上的控制
5. 微程序入口地址时译码器根据指令的操作码产生的
6. 微程序执行时，产生后继微地址的方式主要有**计数器方式、断定方式**等
7. 控制器的设计方法：组合逻辑设计，微程序设计

8. 指令周期：CPU取出并执行一条指令所需的全部时间
机器周期：
时钟周期：计算机主时钟的周期时间，通常是计算机运行时最基本的时序单位，对应完成一个微操作所需要的时间，通常等于计算机主频的倒数
9. 同步控制，异步控制，和联合控制的区别
10. **提供微程序设计的灵活性**不属于微指令结构设计所追求的目标
11. 水平型，垂直型微指令
 1. 并行、效率和灵活性：水平好，垂直差
 2. 指令执行时间 水平短，垂直长
 3. 水平：微指令字长，微程序短
垂直：微指令字断，微程序长
 4. 用户使用：水平难，垂直易
12. 形成微程序入口的是**机器指令的操作码字段**
13. 程序和微程序、机器指令和微指令、主存储器和控制存储器这几个概念有什么区别：
程序和微程序：程序是程序员编写的，由指令组成，而微程序以控制指令的执行，它是由微指令组成的
机器指令和微指令：机器指令是把程序员编写的程序经过编译以后成为机器能够执行的二进制码形式表示的指令；在微程序控制的计算机中通过执行一串微指令完成一条指令的功能
主存储器和控制存储器：主存储器用来存放程序和数据，在运行程序时，CPU从主存储器取指令和存取数据，一般由随机存储器RAM构成，控制存储器用来存放微程序，用以解释指令的执行，一般由只读存储器ROM构成
14. 一个微程序周期对应一个**指令周期**
15. 带中断的计算机指令系统共有101种操作，采用微程序控制方式时，控制存储器中相应最少有103个微程序（多出来的两个分别为中断、恢复）
16. 微指令基本控制字段编译法有：**直接控制法、字段直接编译法、字段间接编译法**
17. 同步控制的主要目的为**满足不同操作时间安排的需要**
18. 采用微程序控制的主要目的是**简化控制器设计与结构**
19. 异步控制的目的是**提高执行速度**
20. 微程序设计技术是利用**软件方法设计操作控制**的一门技术，具有**规整性、可维护性、灵活性**等一系列优点
21. 微指令格式分为**水平型**和**垂直型**两类，其中**垂直型微指令用较长的微程序结构换取较短的微指令结构**
22. CPU中，保存当前正在执行的指令的寄存器为IR，保存下一条指令地址的寄存器为PC，保存CPU访存地址的寄存器为MAR。
23. 在微型计算机中，CPU从主存中取出一条指令并执行该指令的时间叫指令周期，它通常包含若干个机器周期，而后者又包含若干个时钟周期，组成多级时序系统

第六章 存储系统

1. 寄存器->Cache->主存->辅存->外存
Cache-主存：解决了主存与CPU速度不匹配的问题
主存-辅存：实现虚拟存储系统，解决了主存容量不够的问题
辅存中的数据要调入主存中才能被CPU访问
2. 主存储器
SRAM与DRAM 一个静态RAM，一个动态RAM，动态的用于主存，静态的用于Cache
3. SRAM与DRAM的差别(见课堂笔记，对比表)
RAM掉电都易失，静态和动态主要是是否需要刷新
4. ROM只读存储器
ROM类型

5. 主存储器与CPU的连接
6. 多块存储器与CPU的连接
位扩展，字扩展，字位同时扩展的方法
7. 外部存储器
8. 高速缓冲存储器
Cache(只是一类)
原理：时间局部性原理和空间局部性原理
时间局部性原理：一个数据现在被访问了，那么以后也很有可能被访问
空间局部性原理：一个数据现在被访问了，那么它周围的数据在以后可能也会被访问
9. 如何区分Cache和主存的数据块对应关系
一：全相联
二：直接
三：组相联
替换算法
Cache写策略
10. 虚拟存储器
重点习题
P256
6.2 6.3 6.4 6.5 6.7 6.8 6.9 6.10 6.11 6.12 6.14 6.16

例题

1. 虚拟段页式存储管理方案的特点为：
空间浪费小，存储共享容易，存储保护容易，能动态连接
2. 半导体RAM靠触发器存储信息，半导体DRAM靠电容存储信息
3. Cache-主存和主存-辅存组成存储系统的层次结构
4. 磁盘上常用的记录方式可分为，归零制，不归零制，调相制，和调频制。
5. 动态存储器的三种典型刷新方式：集中刷新，分散刷新，异步刷新。（注意三种区别）
6. 存储器和CPU连接时，要完成地址线，数据线和控制线的连接方能正常工作。
7. SRAM和DRAM都是半导体随机读写存储器，前者比后者速度快，后者比前者集成度高，共同的缺点是断电后不能保存信息（断电易失）
8. CPU能直接访问Cache和主存，但不能直接访问光盘和磁盘（外存）