

Representación en Punto fijo (Parte 1): Números sin signo. Lógica y compuertas (Parte 1): Funciones lógicas elementales. Puertas lógicas.

Objetivos de la práctica: que el alumno sea capaz de:

- Representar e interpretar números sin signo.
- Realizar operaciones aritméticas e interpretar los flags de acarreo y cero.
- Realizar operaciones lógicas
- Usar máscaras y realizar equivalencias entre operaciones sucesivas.
- Establecer la salida de circuitos combinatorios simples.
- Confeccionar tablas de verdad.
- Describir la relación entre entradas y salidas por ecuaciones.

Bibliografía:

- “Organización y Arquitectura de Computadoras” de W. Stallings, capítulo 8.
- Apunte 1 de la cátedra, “Sistemas de Numeración: Sistemas Enteros y Punto Fijo”.
- “Principios de Arquitectura de Computadoras” de Miles J. Murdocca, apéndice A, pág. 441.
- Apunte 3 de la cátedra, “Sistemas de Numeración: Operaciones Lógicas”.

Representación de números en Punto Fijo. Operaciones Aritméticas

1. Represente los siguientes números en el sistema BSS restringido a 8 bits. En los casos que no se pueda representar, aclarar por qué.

0; 1; 127; 128; 255; 256; -1; -7; -127; -128; -139; -56; 130; 45; 90; -90; 0,75; 2,5.

2. Interprete las siguientes cadenas de 8 bits en el sistema BSS.

00000000; 00000001; 11111110; 01111111; 11111111; 00010001; 10011001; 10101010; 01100110;

3. Calcule el rango y resolución de un sistema de punto fijo en BSS con 7 bits de parte entera y 3 de fraccionaria.

4. Represente los siguientes números en el sistema del ejercicio 3. Si no es posible obtener una representación exacta, indique cuál es la más próxima y calcule en ese caso el error cometido. Si el número a representar está fuera del rango del sistema, señale que ese número “NO SE PUEDE REPRESENTAR”.

7; 15,125; 2,2; 8,001; 123,25; 50,50; 120

5. Interprete las siguientes cadenas en el sistema del ejercicio 3.

0000000000; 0101010101; 1000000000; 1111111110; 1111111111; 1010101010; 0111111111; 0110110110

6. Calcule el resultado de realizar las sumas (ADD) y restas (SUB) indicadas a continuación. Calcule el valor en el que quedarán los flags luego de realizada cada operación, de acuerdo a que haya habido acarreo (flag C, de Carry) o se haya producido borrow (flag B, es el mismo que C pero en la resta), o que el resultado sea cero en todos sus bits (flag Z, de Zero).

ADD 00111101 00010101;

SUB 01110001 01110001

SUB 10111001 11100011;

ADD 01111000 11111001;

ADD 01111110 01111001;

SUB 10000000 10000000

SUB 00111101 00010101;

ADD 11001100 11110000;

ADD 00011010 00001111;

SUB 00011010 00001111;

SUB 01111110 01111001;

ADD 00000000 10000000;

ADD 11000001 00111010;

SUB 11001100 11110000

SUB 00011010 00001111;

ADD 01001110 01110001;

ADD 10111001 10111011;

SUB 00000000 10000000

SUB 11000001 00111010;

ADD 10000000 10000000;

Recuerde que:

0+0=0 con C=0

1+0=1 con C=0

0-0=0 con B=0

1-1=0 con B=0

0+1=1 con C=0

1+1=0 con C=1

1-0=1 con B=0

0-1=1 con B=1

7. Suponga que los operandos del ejercicio anterior (ej. 6) eran números representados en BSS. Determine si el resultado obtenido es correcto. Para eso, interprete en BSS tanto los operandos como el resultado de cada operación

Organización de Computadoras 2021

y luego compare con el resultado esperado trabajando en decimal. En caso de que la operación haya dado resultado incorrecto, indicar la/s posible/s cadena/s de bits que representa/n el resultado correcto.

8. Referido al ejercicio 7 sobre la operación ADD: Observando cuáles resultados fueron correctos y cuáles fueron incorrectos y relacionándolos con los flags, describa una regla para determinar la correctitud de la operación ADD en el sistema BSS con la mera observación de los flags (sin verificar la operación pasando por el sistema decimal).
9. Trabaje de forma similar al ejercicio 8 pero con la operación SUB.
10. Considere en el ejercicio 6, que el punto o coma fraccionaria se encuentra entre el bit 2 y el 3. Interprete el valor que tendrán las cadenas de bits que representan los operandos y los resultados como BSS. Observe los flags. ¿Qué concluye?
11. Escriba las cadenas de los sistemas BSS restringido a 4 bits. Considere el punto (o coma fraccionaria) fijo en cada una de todas las posibles posiciones (son 5 posibilidades en total, considerando que el punto fijo puede estar colocado a la izquierda del MSB y a la derecha del LSB) y obtenga el rango y resolución de cada uno de los sistemas de punto fijo resultantes. ¿Cuántas cadenas se pueden escribir en cada caso? ¿Cuántos números se pueden representar en los distintos sistemas?
12. Represente los números **0, 1, 3, 8, 12, 13, 22, 35, 99, 100 y 1255** en los sistemas BCD y BCD empaquetado. Describa, con el mayor nivel de detalle posible, un procedimiento para calcular sumas en BCD. Sin considerar representación de signo, realice las siguientes operaciones en BCD: **32 + 45; 22 + 89; 1307 + 708**
13. Escriba los números **13160, 2988, 927 y 87127** en los sistemas BCD, BCD empaquetado y BSS. Observe la cantidad de bits necesarios. ¿Qué conclusiones saca respecto de las ventajas y desventajas del sistema BCD sobre BSS?
14. Haga el pasaje de binario a hexadecimal y de hexadecimal a BCH en forma directa (sin utilizar sistema decimal). ¿Por qué cree que el sistema hexadecimal es muy utilizado?

Binario a Hexadecimal	
1010000010000	
1110001011101	
111010011001011	
1001111100100011	
1110101011001010	
101101101011010	

Hexadecimal a BCH	
2801	
1C5D	
78AB	
F79A	
7EF1	
324A	

Operaciones Lógicas

15. Realizar las siguientes operaciones lógicas:

- a. 10011001 **AND** 10101110
- b. 01011000 **AND** 11110011
- c. 10011001 **OR** 10101110
- d. 01011000 **OR** 11110011
- e. 10011001 **XOR** 10101110
- f. 01011000 **XOR** 11110011
- g. **NOT** 010111000
- h. **NOT** 111010100
- i. 10011001 **NAND** 10101110
- j. 01011000 **NAND** 11110011
- k. 10111001 **NOR** 11101110

Organización de Computadoras 2021

- l.** 01011010 NOR 11010011
- m.** 10111001 XNOR 11101110
- n.** 01011010 XNOR 11110100

16. Dado un byte $X=[X_7, X_6, X_5, X_4, X_3, X_2, X_1, X_0]$ (los X representan bits con valores indeterminados), ¿qué resultado obtendré al aplicarle una operación lógica junto a un valor predeterminado (máscara)? Analice para cada operación cómo los bits de la 'máscara' condicionan el resultado que se obtendrá. **¿Puede reconocer un patrón para cada máscara?**

En los casos de más de una operación, obtenga el resultado y a ese resultado aplíquelo la operación siguiente. Ejemplo:

	X_7	X_6	X_5	X_4	X_3	X_2	X_1	X_0
AND	0	1	0	0	0	1	0	0

	0	1	0	0	0	1	0	0
XOR	0	1	0	0	0	0	1	0

	0	1	0	0	0	1	1	0

$0_7 \sim X_6$ 0_5 0_4 0_3 X_2 1_1 0_0 *Nota: $\sim X = X$ negado (valor opuesto a X)*

- a. X OR 00011000
- b. X OR 11001100
- c. X AND 01010101
- d. X AND 01001100
- e. X XOR 01010101
- f. X XOR 11001100
- g. X OR 10000001, al resultado AND 00111001, y al resultado XOR 11001111
- h. X AND 10001110, al resultado OR 11001100, y al resultado XOR 01010011
- a. X XOR 10010010, al resultado AND 11100110, y al resultado OR 00110111
- i. X XNOR 10011001, al resultado NAND 11001100, y al resultado NOR 00011000
- j. X XOR 10100101, al resultado NAND 11100111, y al resultado NOR 01010110

17. Complete las siguientes líneas punteadas con el operador lógico adecuado (sean AND, OR, XOR, NOT), en las siguientes expresiones de modo tal que se cumpla la igualdad propuesta:

- a. 1000 1101 = 1101
- b. 1111 0101 = 0101
- c. 1101 1001 = 0100
- d. (1111 0011) = 1100
- e. $X_3 X_2 X_1 X_0$ 1110 0101 0101 = X_3 0 X_1 0
- f. $X_3 X_2 X_1 X_0$ 1000 1011 1110 = 0 1 X_1 X_0
- g.($X_3 X_2 X_1 X_0$ 1001) = X_3 11 X_0

Se entiende que cada X es un bit desconocido que puede ser 1 o 0, debiendo obtenerse el resultado final al combinar diferentes operaciones lógicas, siguiendo el orden correcto.

18. Dado un byte $X=[X_7, X_6, X_5, X_4, X_3, X_2, X_1, X_0]$ (los X representan bits con valores indeterminados), aplíquelo operaciones lógicas (1 o más) con un byte MASK, que deberá también determinar, para lograr los siguientes efectos:

- a. Poner a 1 los bits 1, 3 y 5 dejando los demás iguales.
- b. Poner a 1 los bits 4 y 6 dejando los demás iguales.
- c. Poner a 0 los bits 1, 3 y 5 dejando los demás iguales.
- d. Poner a 0 los bits 4 y 6 dejando los demás iguales.
- e. Cambiar los bits 1, 3 y 5 a su complemento dejando los demás iguales.
- f. Cambiar los bits 4 y 6 a su complemento dejando los demás iguales.
- g. Poner en 1 los bits 1 y 5, poner en 0 los bits 7 y 0, cambiar el bit 6 por su complemento y dejar los demás iguales.
- h. Poner en 0 los bits 1, 5 y 6 cambiar el bit 4 por su complemento y dejar los demás iguales.

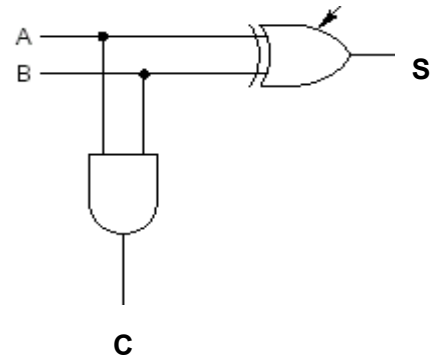
Organización de Computadoras 2021

Circuitos Combinatorios

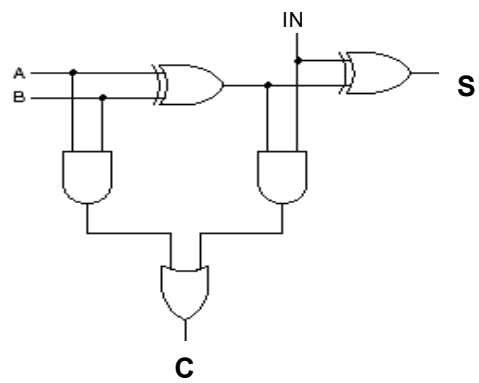
19.

Construir la tabla de verdad de los siguientes circuitos. Especifique además la ecuación que describe la relación entre entradas-salidas.

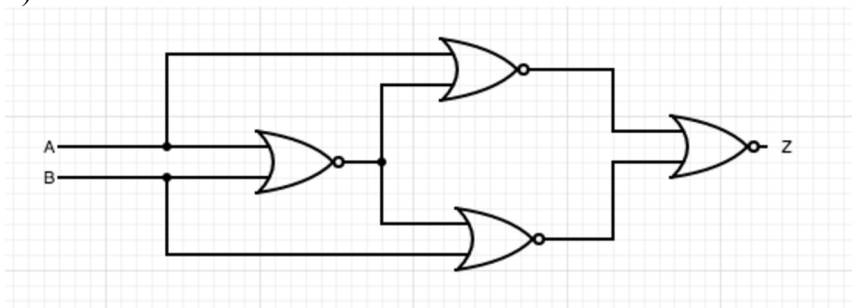
4)



5)



6)



7)

