

# **Плата miniDiLaB-CIV**

## **Описание**

Версия документа

N	Дата	Номер версии документа	Описание
1	Февраль 2011	1.0	Исходная версия

## Содержание

1	Структура платы .....	4
2	СБИС Программируемой Логики (Cyclone IV) .....	6
3	Конфигурационная память СБИС CycloneIV.....	9
4	Переключатели .....	10
5	Кнопки.....	10
6	Светодиоды.....	10
7	Микросхема статической памяти .....	11
8	Кварцевый генератор .....	11
9	USB интерфейс.....	11
10	JTAG интерфейс.....	11
11	Разъемы расширения .....	13
12	Питание платы.....	15

# 1 Структура платы

Структура платы miniDiLaB-CIV приведена на рис.1

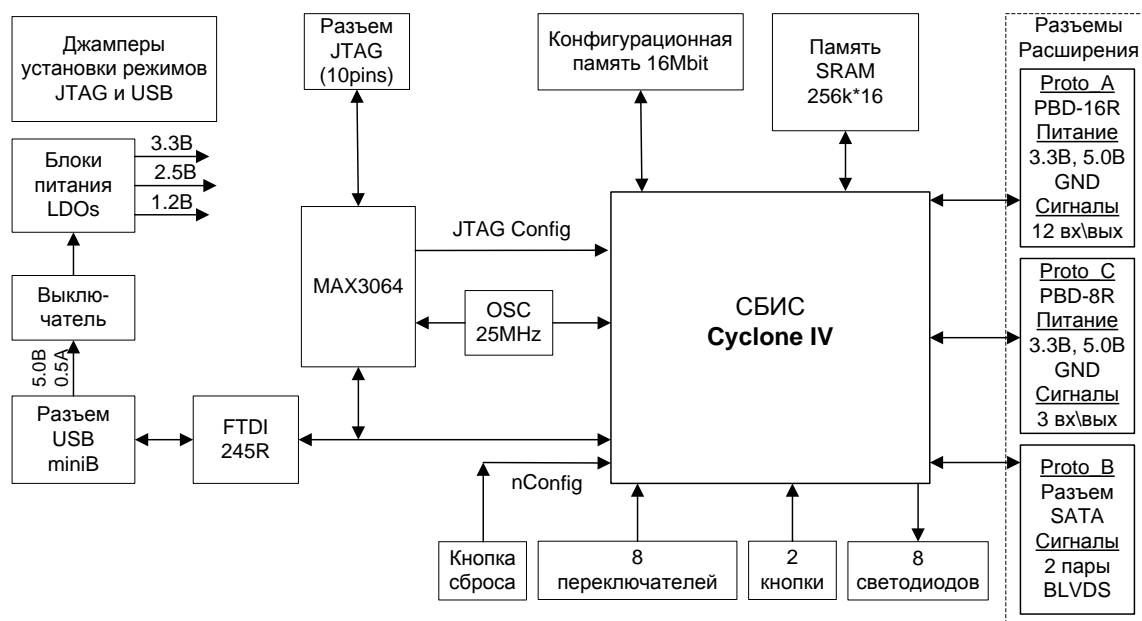


Рис. 1

Общий вид платы miniDiLaB-CIV представлен на рис 2.

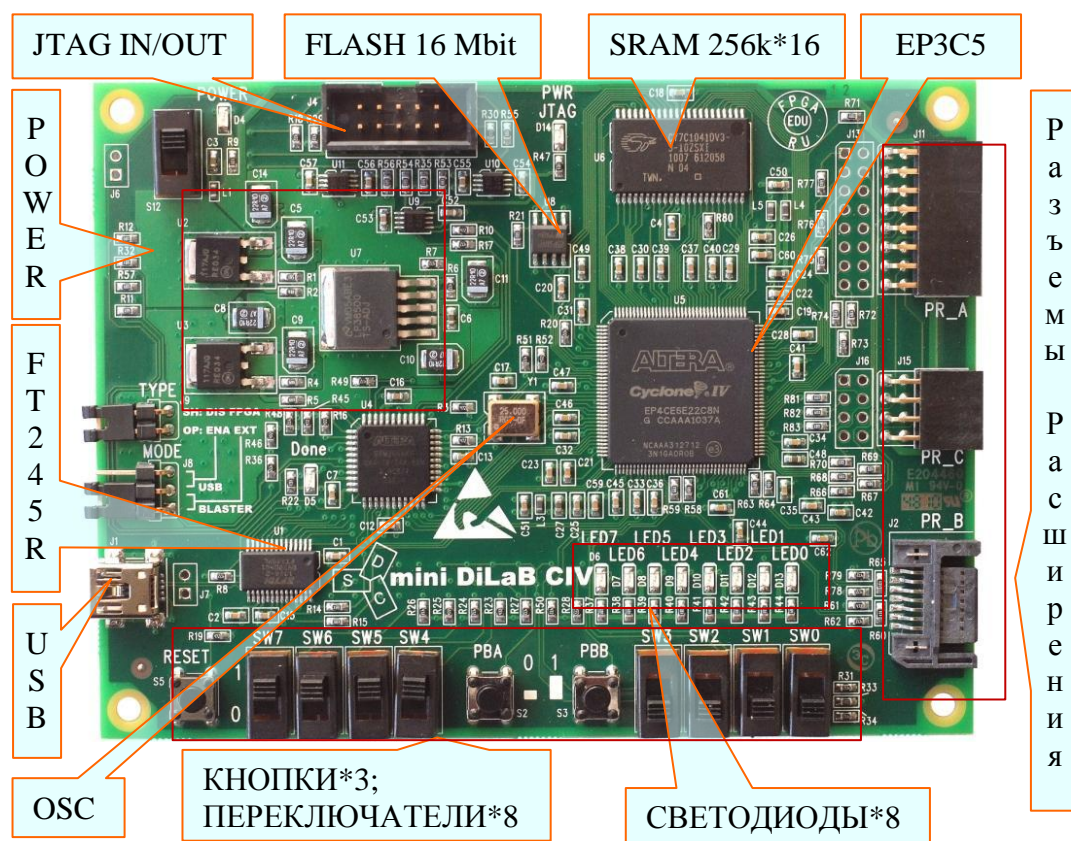


Рис. 2

В состав платы входят следующие основные компоненты и модули:

- ❖ СБИС Программируемой Логики (Cyclone IV)
- ❖ Конфигурационная память 16 Mbit
- ❖ Переключатели – 8 шт.
- ❖ Кнопки ввода данных – 2 шт.
- ❖ Светодиоды – 8 шт.
- ❖ Микросхема статической памяти (объем 256k\*16 бит)
- ❖ Кварцевый генератор – 25 МГц.
- ❖ USB интерфейс, включающий:
  - Разъем miniB
  - Микросхему FTDI - FT245R
- ❖ JTAG интерфейс, включающий:
  - Микросхему MAX3064
  - Набор джамперов для выбора режима работы
  - Разъем JTAG
- ❖ Разъемы расширения
  - Proto\_A: 12 входов/выходов, питание 5.5 В; 3.3 В, земля.
  - Proto\_C: 3 входа/выхода, питание 5.5 В; 3.3 В, земля.
  - Proto\_B: разъем SATA Plug R/A, 2 пары BLVDS, земля.
- ❖ Блоки питания платы и выключатель питания.

## 2 СБИС Программируемой Логики (Cyclone IV)

Плата miniDiLaB-CIV содержит СБИС Программируемой Логики (Cyclone IV) фирмы Altera: EP4CE6E22C8N.

Основные параметры СБИС (детальное описание можно найти [в описании производителя](#)):

- Число выводов СБИС – 144
- Число пользовательских выводов – 93
- Число логических элементов – 6272
- Объем встроенной памяти – 270 кбит
- Число встроенных умножителей (разрядностью 9\*9) – 15
- Число встроенных умножителей тактовых сигналов (PLL) – 2
- Объем файла конфигурации (без сжатия) – 3 Мбит

Используемый на плате режим конфигурации СБИС – [AS](#) (активная последовательная конфигурация).

Включение светодиода “Done” свидетельствует об успешном окончании процесса конфигурирования СБИС (через JTAG или из конфигурационной памяти).

Кнопка RESET позволяет сбросить текущую конфигурацию СБИС.

Таблица пользовательских выводов СБИС приведена ниже.

Имя сигнала на схеме	Выводы СБИС EP4CE6E22				Описание/название на плате	Активный уровень сигнала
	Номер вывода	Банк ввода/вывода	Стандарт	Тип вывода СБИС		
Кнопки						
pb_2	58	B4	2.5V	I/O	pbb	Нажата – лог. ноль
pb_1	64	B4	2.5V	I/O	pba	Нажата – лог. ноль
Переключатели						
DIPA_1	24	B2	3.3-V LVC MOS	I	sw0	
DIPA_2	25	B2	3.3-V LVC MOS	I	sw1	
DIPA_3	46	B4	3.3-V LVC MOS	I/O	sw2	
DIPA_4	49	B4	3.3-V LVC MOS	I/O	sw3	
DIPB_1	91	B6	3.3-V LVC MOS	I	sw4	
DIPB_2	90	B6	3.3-V LVC MOS	I	sw5	
DIPB_3	89	B5	3.3-V LVC MOS	I	sw6	
DIPB_4	88	B5	3.3-V LVC MOS	I	sw7	
Светодиоды						
led0	72	B4	2.5V	I/O	led0	лог. ноль
led1	71	B4	2.5V	I/O	led1	лог. ноль
led2	70	B4	2.5V	I/O	led2	лог. ноль
led3	69	B4	2.5V	I/O	led3	лог. ноль
led4	68	B4	2.5V	I/O	led4	лог. ноль
led5	67	B4	2.5V	I/O	led5	лог. ноль
led6	66	B4	2.5V	I/O	led6	лог. ноль
led7	65	B4	2.5V	I/O	led7	лог. ноль
Выводы разъема расширения Proto_B (Дифференциальные пары шинного LVDS)						
DP A P	54	B4	Bus LVDS	B12P	Диф. пара на	

DP_A_N	55	B4	Bus LVDS	B12N	разъеме proto_b	
DP_B_P	59	B4	Bus LVDS	B16P	Диф. пара на разъеме proto_b	
DP_B_N	60	B4	Bus LVDS	B16N		
Тактовый сигнал						
clk_base	23	B1	3.3B	PLL_clk1	Кварцевый генератор 25 МГц	
Интерфейс с модулем статической памяти						
SRAM_A0	141	B8	3.3-V LVCMOS	I/O	Шина адреса модуля памяти	лог. единица
SRAM_A1	138	B8	3.3-V LVCMOS	I/O		лог. единица
SRAM_A2	137	B8	3.3-V LVCMOS	I/O		лог. единица
SRAM_A3	136	B8	3.3-V LVCMOS	I/O		лог. единица
SRAM_A4	135	B8	3.3-V LVCMOS	I/O		лог. единица
SRAM_A5	119	B7	3.3-V LVCMOS	I/O		лог. единица
SRAM_A6	115	B7	3.3-V LVCMOS	I/O		лог. единица
SRAM_A7	114	B7	3.3-V LVCMOS	I/O		лог. единица
SRAM_A8	113	B7	3.3-V LVCMOS	I/O		лог. единица
SRAM_A9	112	B7	3.3-V LVCMOS	I/O		лог. единица
SRAM_A10	111	B7	3.3-V LVCMOS	I/O		лог. единица
SRAM_A11	110	B7	3.3-V LVCMOS	I/O		лог. единица
SRAM_A12	106	B6	3.3-V LVCMOS	I/O		лог. единица
SRAM_A13	105	B6	3.3-V LVCMOS	I/O		лог. единица
SRAM_A14	104	B6	3.3-V LVCMOS	I/O		лог. единица
SRAM_A15	144	B8	3.3-V LVCMOS	I/O		лог. единица
SRAM_A16	143	B8	3.3-V LVCMOS	I/O		лог. единица
SRAM_A17	142	B8	3.3-V LVCMOS	I/O		лог. единица
SRAM_D0	132	B8	3.3-V LVCMOS	I/O	Шина данных модуля памяти	лог. единица
SRAM_D1	129	B8	3.3-V LVCMOS	I/O		лог. единица
SRAM_D2	128	B8	3.3-V LVCMOS	I/O		лог. единица
SRAM_D3	127	B7	3.3-V LVCMOS	I/O		лог. единица
SRAM_D4	126	B7	3.3-V LVCMOS	I/O		лог. единица
SRAM_D5	125	B7	3.3-V LVCMOS	I/O		лог. единица
SRAM_D6	124	B7	3.3-V LVCMOS	I/O		лог. единица
SRAM_D7	121	B7	3.3-V LVCMOS	I/O		лог. единица

SRAM_D8	103	B6	3.3-V LVCMOS	I/O		лог. единица
SRAM_D9	101	B6	3.3-V LVCMOS	I/O		лог. единица
SRAM_D10	100	B6	3.3-V LVCMOS	I/O		лог. единица
SRAM_D11	99	B6	3.3-V LVCMOS	I/O		лог. единица
SRAM_D12	34	B2	3.3-V LVCMOS	I/O		лог. единица
SRAM_D13	10	B1	3.3-V LVCMOS	I/O		лог. единица
SRAM_D14	7	B1	3.3-V LVCMOS	I/O		лог. единица
SRAM_D15	3	B1	3.3-V LVCMOS	I/O		лог. единица
SRAM_we_n	120	B7	3.3-V LVCMOS	I/O	Сигналы управления модуля памяти	лог. ноль
SRAM_ble_n	2	B1	3.3-V LVCMOS	I/O		лог. ноль
SRAM_bhe_n	1	B1	3.3-V LVCMOS	I/O		лог. ноль
USB интерфейс						
USB_D0	38	B3	3.3-V LVCMOS	I/O	Шина данных	лог. единица
USB_D1	32	B2	3.3-V LVCMOS	I/O		лог. единица
USB_D2	33	B2	3.3-V LVCMOS	I/O		лог. единица
USB_D3	44	B3	3.3-V LVCMOS	I/O		лог. единица
USB_D4	50	B3	3.3-V LVCMOS	I/O		лог. единица
USB_D5	30	B2	3.3-V LVCMOS	I/O		лог. единица
USB_D6	28	B2	3.3-V LVCMOS	I/O		лог. единица
USB_D7	31	B2	3.3-V LVCMOS	I/O		лог. единица
USB_rdn	43	B3	3.3-V LVCMOS	I/O	Сигналы управления USB интерфейса	лог. ноль
USB_rxfn	39	B3	3.3-V LVCMOS	I/O		лог. ноль
USB_wr	98	B6	3.3-V LVCMOS	I/O		лог. ноль
USB_txen	42	B3	3.3-V LVCMOS	I/O		лог. ноль
SW1	53	B3	3.3-V LVCMOS	I/O	Сигнал с вывода 1 джампера MODE	лог. единица
Выводы разъема расширения Proto_A						
AA1	87	B5	3.3-V LVCMOS	I/O	Выводы разъема расширения Proto_A	лог. единица
AA2	86	B5	3.3-V LVCMOS	I/O		лог. единица
AA3	85	B5	3.3-V LVCMOS	I/O		лог. единица
AA4	84	B5	3.3-V LVCMOS	I/O		лог. единица
AA5	83	B5	3.3-V LVCMOS	I/O		лог. единица



AA6	80	B5	3.3-V LVCMOS	I/O		лог. единица
AB1	133	B8	3.3-V LVCMOS	I/O		лог. единица
AB2	77	B5	3.3-V LVCMOS	I/O		лог. единица
AB3	76	B5	3.3-V LVCMOS	I/O		лог. единица
AB4	75	B5	3.3-V LVCMOS	I/O		лог. единица
AB5	74	B5	3.3-V LVCMOS	I/O		лог. единица
AB6	73	B5	3.3-V LVCMOS	I/O		лог. единица
Выводы разъема расширения Proto_C						
CA1	51	B3	3.3-V LVCMOS	I/O	Выводы разъема расширения Proto_C	лог. единица
CA2	52	B3	3.3-V LVCMOS	I/O		лог. единица
CB1	11	B1	3.3-V LVCMOS	I/O		лог. единица

Принципиальная схема включения СБИС приведена в [отдельном документе](#).

### 3 Конфигурационная память СБИС CycloneIV

На плате miniDiLaB-CIV для энергонезависимого хранения конфигурационных данных СБИС CycloneIV, а так же пользовательских данных (например программ для процессора NIOSII), используется микросхема EPCS16SI8N фирмы Altera (в некоторых модификациях платы может быть использован ее аналог – микросхема M25P16-VMN6P), смотри Рис. 3.

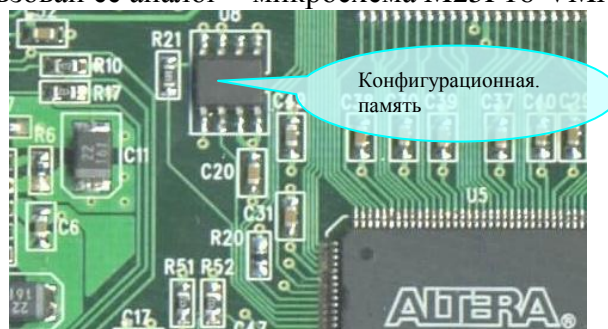


Рис. 3

Программирование конфигурационной памяти может осуществляться через СБИС Cyclone IV, например, с использованием [SFL](#).

Принципиальная схема подключения конфигурационной памяти приведена в [отдельном документе](#).

## 4 Переключатели

Плата miniDiLaB-CIV содержит 8 переключателей (см. Рис. 4.). В положении «1» переключатель передает логическую единицу, а в положении «0» - логический ноль.

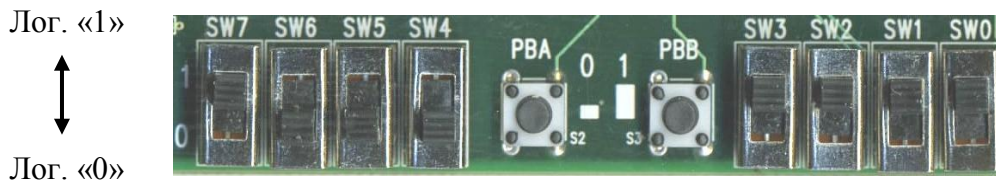


Рис. 4

Таблица соединения переключателей с выводами СБИС Cyclone IV приведена в разделе 2 данного документа.

Принципиальная схема включения переключателей приведена в [отдельном документе](#).

## 5 Кнопки

Плата miniDiLaB-CIV содержит 2 кнопки (см. Рис. 5): при нажатой кнопке передается логический ноль, при отжатой – логическая единица.

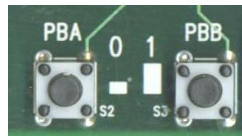


Рис. 5

Таблица соединения кнопок с выводами СБИС Cyclone IV приведена в разделе 2 данного документа.

Принципиальная схема включения кнопок приведена в [отдельном документе](#).

## 6 Светодиоды

Плата miniDiLaB-CIV содержит 8 светодиодов (см.Рис. 6).

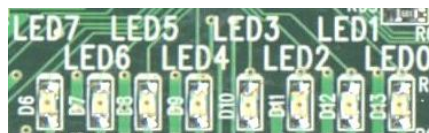


Рис. 6

Таблица соединения светодиодов с выводами СБИС Cyclone IV приведена в разделе 2 данного документа. Для включения светодиода на него с выхода СБИС следует подать логический ноль.

Принципиальная схема включения светодиодов приведена в [отдельном документе](#).

## 7 Микросхема статической памяти

На плате miniDiLaB-CIV использован модуль статической памяти объемом 256к\*16 бит. Параметры и характеристики микросхемы [IDT71V416LxxPH](#) приведены в описании производителя (в некоторых модификациях платы могут быть использованы микросхемы CY7C1041DV33-10ZSXI).

Таблица соединения выводов микросхемы статической памяти и выводов СБИС Cyclone IV приведена в разделе 2 данного документа.

Принципиальная схема включения микросхемы памяти приведена в [отдельном документе](#).

## 8 Кварцевый генератор

На плате miniDiLaB-CIV использован тактовый генератор GXO-7531 (25 MHz) фирмы Colledge . Параметры и характеристики микросхемы [GXO-7531](#) приведены в описании производителя (в некоторых модификациях платы может быть использован тактовый генератор KXO-V97 25.0 MHz фирмы GEYER).

Таблица соединения выводов микросхемы GXO-7531 с выводами СБИС Cyclone IV приведена в разделе 2 данного документа.

Принципиальная схема включения тактового генератора приведена в [отдельном документе](#).

## 9 USB интерфейс

Для подключения к USB интерфейсу на плате miniDiLaB-CIV использованы (см. Рис. 7):

- Разъем USB-miniB
- Микросхема FTDI - FT245R.

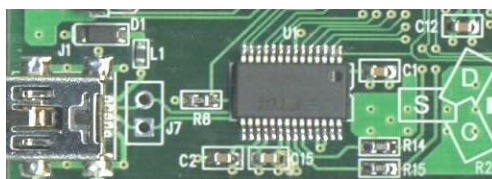


Рис. 7

Протокольный и физический уровни интерфейса USB реализуются на микросхеме FT245R фирмы FTDI. Параметры и характеристики микросхемы FT245R приведены в [описании](#) производителя.

Таблица соединения выводов микросхемы FT245R с выводами СБИС Cyclone IV приведена в разделе 2 данного документа.

Принципиальная схема включения разъема USB-miniB и микросхемы FT245R приведена в [отдельном документе](#).

**Питание платы осуществляется от USB разъема и не должно превышать 500 мА.**

## 10 JTAG интерфейс

Особенностями платы miniDiLaB-CIV являются:

- ✓ наличие встроенного USB Blaster (эмулирующего работу USB Blaster фирмы Altera)
- ✓ наличие разъема J4 (10-ти контактный разъем) который, в зависимости от режима работы платы, может использоваться для:
  - подключения стандартного средства программирования фирмы Altera (USB Blaster, Byte Blaster...);
  - программирования внешних (относительно платы) устройств, содержащих СБИС Программируемой Логики фирмы Altera.

Режимы работы платы задаются джамперами (см. Рис. 8).

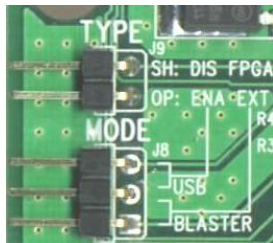


Рис. 8

Таблица режимов работы приведена ниже.

Джампер		Режим работы
MODE	TYPE	
Соединены 1 и 2 выводы (Blaster)	Джампер закорочен (SHort)	<b>(FPGA)</b> USB интерфейс используется для встроенного на плате USB Blaster. Встроенный USB Blaster осуществляет программирование СБИС Cyclone IV на плате. Если в пользовательском проекте СБИС Cyclone IV, расположенная на плате, используется обмен по USB интерфейсу, то он должен быть отключен (выводы переведены в Z состояние) по сигналу mode_usb_n (когда сигнал = 1).
	Джампер открыт (OPen)	<b>(External)</b> USB интерфейс используется для встроенного на плате USB Blaster. Встроенный USB Blaster осуществляет JTAG программирование (через разъем J4) внешних (относительно платы) устройств, содержащих СБИС программируемой логики. Светодиод PWR JTAG будет включен, когда внешнее устройство выдаст на вывод 4 разъема J4 питающее напряжение. СБИС Cyclone IV, расположенная на плате, загружает конфигурацию из конфигурационной памяти. Если в пользовательском проекте СБИС Cyclone IV, расположенная на плате, используется обмен по USB интерфейсу, то он должен быть отключен (выводы переведены в Z состояние) по сигналу mode_usb_n (когда сигнал = 1).
Соединены 2 и 3 выводы (USB)	Джампер закорочен (SHort)	<b>(Disable)</b> USB интерфейс не используется. Программирование СБИС Cyclone IV, расположенной на плате, может осуществляться внешним программатором, подсоединенным к разъему J4. При установке данного режима на выход 4 разъема J4 выдается питающее напряжение +3.3В, светодиод PWR JTAG включен.
	Джампер открыт (OPen)	<b>(Enable)</b> USB интерфейс используется для пользовательского проекта в СБИС Cyclone IV, расположенной на плате. Программирование FPGA может осуществляться программатором, подсоединенным к разъему J4. При установке данного режима на выход 4 разъема J4 выдается питающее напряжение +3.3В, светодиод PWR JTAG включен.

*Жирным шрифтом в таблице выделены обозначения, использованные на плате.*

Реализацию указанных выше режимов работы платы, а так же эмуляцию USB Blaster фирмы Altera, обеспечивает микросхема MAX3064 (EPM3064ATC44-10), характеристики которой приведены в описании [производителя](#).

Преобразователи уровней – микросхемы SN74LVC2T45DCTT, обеспечивают возможность JTAG программирования внешних устройств, имеющих напряжение питания от 1.65В до 5.5В (при питании менее 3.3В яркость свечения светодиода PWR JTAR уменьшается).

Принципиальная схема соединений приведена в [отдельном документе](#).

## 11 Разъемы расширения

Плата miniDiLaB-CIV содержит три разъема PR\_A, PR\_B, PR\_C для подключения плат расширения:

- ✓ PR\_A содержит 12 однополярных выводов, программируемых как вход/выход стандарта 3.3V CMOS или 3.3V LVTTL
- ✓ PR\_C содержит 3 однополярных вывода, программируемых как вход/выход стандарта 3.3V CMOS или 3.3V LVTTL
- ✓ PR\_B содержит 2 пары дифференциальных сигналов, программируемых как вход/выход стандарта BLVDS

Изображение разъема расширения PR\_A представлено на Рис. 9.

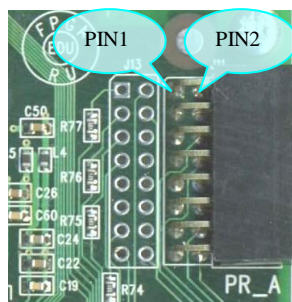
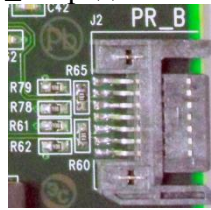


Рис. 9

Таблица сигналов разъема расширения PR\_A приведена ниже.

Контакт разъема	Имя сигнала	Номер вывода EP4CE6E22	Номер вывода EP4CE6E22	Имя сигнала	Контакт разъема
1	AA1	87	133	AB1	2
3	AA2	86	77	AB2	4
5	AA3	85	76	AB3	6
7	AA4	84	75	AB4	8
9	ключ		Земля	GND	10
11	VCC5_5V	Питание 5.5В	Питание 3.3В	VCC3_3V	12
13	AA5	83	74	AB5	14
15	AA6	80	73	AB6	16

Изображение разъема расширения PR\_B представлено на Рис. 10.



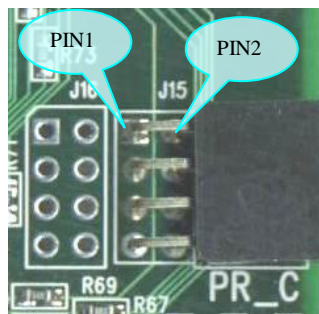
**Рис. 10**

Разъем предназначен для подключения стандартного кабеля SATA.

Таблица сигналов разъема расширения PR\_B приведена ниже.

Контакт разъема	Имя сигнала	Номер вывода EP4C6E22	Номер вывода EP4C6E22	Имя сигнала	Контакт разъема
1	GND	Земля	59	DP_A_P	2
3	DP_A_N	60	Земля	GND	4
5	DP_B_N	55	54	DP_B_P	6
7	GND	Земля			

Изображение разъема расширения PR\_C представлено на Рис. 11.



**Рис. 11**

Таблица сигналов разъема расширения PR\_C приведена ниже.

Контакт разъема	Имя сигнала	Номер вывода EP4CE6E22	Номер вывода EP4CE6E22	Имя сигнала	Контакт разъема
1	VCC3_3V	Питание 3.3В	Земля	GND	2
3	CA1	51	11	CB1	4
5	CA2	52	11	CB1	6
7	VCC5_5V	Питание 5.5В		ключ	8

Принципиальная схема подключения разъемов расширения приведена в [отдельном документе](#).



## 12 Питание платы

Питание (+5В ток до 0.5А) на плату miniDiLaB-CIV поступает от USB разъема. **Общее потребление платы, включая подсоединенные к разъемам расширения устройства, питающиеся от платы, не должно превышать 0.5А.**

Все необходимые для работы платы напряжения питания: 3.3В, 2.5В, 1.2В формируются на плате из входного напряжения +5В. Для их формирования используются линейные регуляторы (Рис. 12):

- ✓ Для напряжения 3.3В – регулятор NCP1117;
- ✓ Для напряжения 2.5В – регулятор NCP1117;
- ✓ Для напряжения 1.2В – регулятор LP38500.

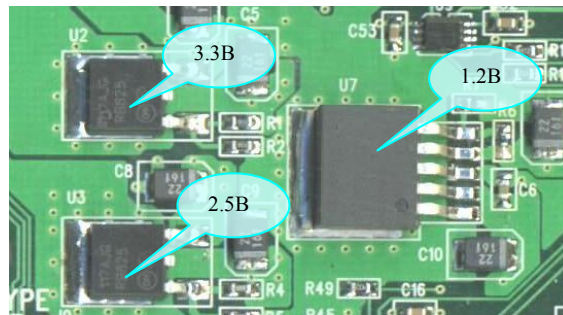
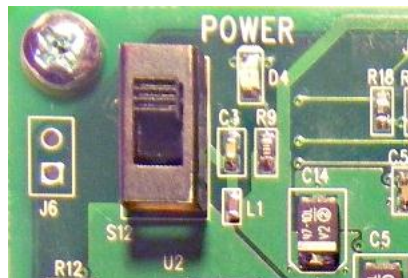


Рис. 12

Для включения/выключения платы используется переключатель S12.  
Светодиод Power включается при подаче на плату напряжения питания +5В.



Принципиальная схема источников питания приведена в [отдельном документе](#).