# **SPI**

1. Introduction

Structure

Property

2. Signal and Timing

Polarity and Phase

Polarity

Phase

Combinations

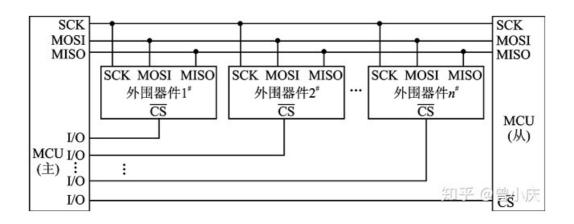
Example of Timing of SPI

FROM: <a href="https://zhuanlan.zhihu.com/p/150121520">https://zhuanlan.zhihu.com/p/150121520</a>
FROM: <a href="https://zhuanlan.zhihu.com/p/33356830">https://zhuanlan.zhihu.com/p/33356830</a>

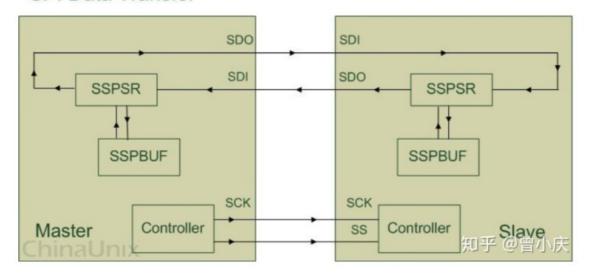
## 1. Introduction

SPI, 是一种高速的, 全双工, 同步的通信总线

### **Structure**



### SPI Data Transfer



- SSPBUF:泛指 SPI 设备里面的<u>内部缓冲区</u>,一般在物理上是以 FIFO 的形式,保存传输过程中的临时数据;
- SSPSR:泛指 SPI 设备里面的<u>移位寄存器</u>,它的作用是根据设置好的数据位宽(bit-width) 把数据移入或者移出 SSPBUF;
- Controller:泛指 SPI 设备里面的控制寄存器,可以通过配置它们来设置 SPI 总线的传输模式
- SCK:主要的作用是 Master(主)设备往 Slave(从)设备传输时钟信号, 控制数据交换的时机以及速率;
- SS/CS:用于 Master(主)设备片选 Slave (从)设备,使被选中的 Slave(从)设备能够被 Master(主)设备所访问;
- SDO/MOSI:在 Master(主)上面也被称为 Tx-Channel, 作为数据的出口, 主要用于 SPI 设备发送数据;
- SDI/MISO:在 Master(主)上面也被称为 Rx-Channel, 作为数据的入口, 主要用于SPI 设备接收数据;

### **Property**

- 支持全双工通信
- 通信简单
- 数据传输速率快

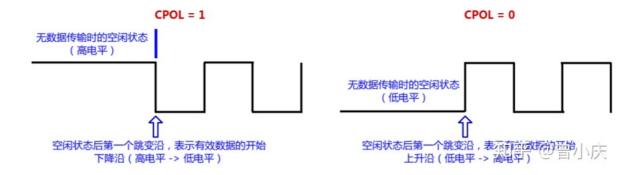
# 2. Signal and Timing

## **Polarity and Phase**

#### **Polarity**

极性,会直接影响SPI总线空闲时的时钟信号是高电平还是低电平。

- CPOL = 1:表示空闲时是高电平;
- CPOL = 0:表示空闲时是低电平。



### **Phase**

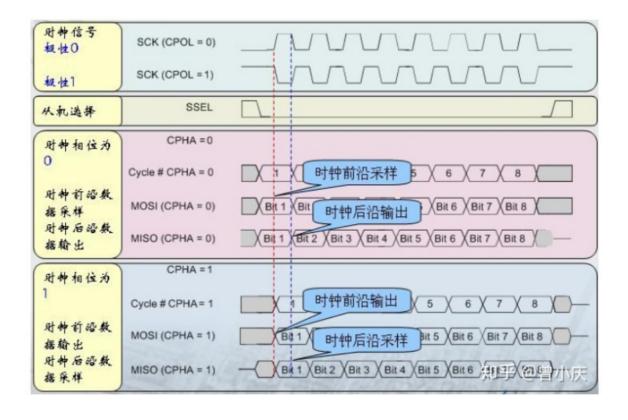
一个时钟周期会有2个跳变沿。而相位,直接决定SPI总线从那个跳变沿开始采样数据。

• CPHA = 0:表示从第一个跳变沿开始采样;

• CPHA = 1:表示从第二个跳变沿开始采样

#### **Combinations**

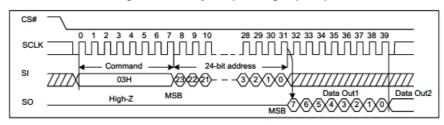
- CPOL=0, CPHA=0:此时空闲态时,SCLK处于低电平,数据采样是在第1个边沿,也就是SCLK由低电平到高电平的跳变,所以数据采样是在上升沿,数据发送是在下降沿。
- CPOL=0, CPHA=1:此时空闲态时,SCLK处于低电平,数据发送是在第1个边沿,也就是SCLK由低电平到高电平的跳变,所以数据采样是在下降沿,数据发送是在上升沿。
- CPOL=1, CPHA=0:此时空闲态时, SCLK处于高电平, 数据采集是在第1个边沿, 也就是SCLK由高电平到低电平的跳变, 所以数据采集是在下降沿, 数据发送是在上升沿。
- CPOL=1, CPHA=1:此时空闲态时,SCLK处于高电平,数据发送是在第1个边沿,也就是SCLK由高电平到低电平的跳变,所以数据采集是在上升沿,数据发送是在下降沿。



SPI 3

# **Example of Timing of SPI**

Figure 9 Read Data Bytes Sequence Diagram (ADS=0)



SPI 4