

Bit	7	6	5	4	3	2	1	0
Bit	0	1	1	1	0	0	1	0

Se selecciona el oscilador de frecuencia de 16 MHz (pag 30)

bit 6-4

IRCF<2:0>: Internal RC Oscillator Frequency Select bits⁽²⁾

111 = HFINTOSC – (16 MHz)

110 = HFINTOSC/2 – (8 MHz)

101 = HFINTOSC/4 – (4 MHz)

100 = HFINTOSC/8 – (2 MHz)

011 = HFINTOSC/16 – (1 MHz)⁽³⁾

Bit	7	6	5	4	3	2	1	0
Bit	0	1	1	1	0	0	1	0

El dispositivo está funcionando desde el oscilador interno (HFINTOSC, MFINTOSC o LFINTOSC)

000 = MFINTOSC/16 = (31.25 KHz)

bit 3

OSTS: Oscillator Start-up Time-out Status bit

1 = Device is running from the clock defined by FOSC<3:0> of the CONFIG1H register

0 = Device is running from the internal oscillator (HFINTOSC, MFINTOSC or LFINTOSC)

	Bit 7	6	5	4	3	2	1	0
Bit	0	1	1	1	0	0	1	0

La frecuencia HFINTOSC no es estable (para leer antes que se establezca)

bit 2

HFIOFS: HFINTOSC Frequency Stable bit

1 = HFINTOSC frequency is stable

0 = HFINTOSC frequency is not stable

Bit	7	6	5	4	3	2	1	0
Bit	0	1	1	1	0	0	1	0

Fuente reloj del sistema en oscilador interno (selección)

bit 1-0

1 = HFINTOSC frequency is stable

0 = HFINTOSC frequency is not stable

SCS<1:0>: System Clock Select bit

1x = Internal oscillator block

01 = Secondary (SOSC) oscillator

00 = Primary clock (determined by FOSC<3:0> in CONFIG1H).

Bit	7	6	5	4	3	2	1	0
Bit	0	1	1	1	0	0	1	0

Al ejecutar la instrucción `SLEEP`, **solo se apaga la CPU**, pero **los periféricos siguen activos**.



bit 7

IDLEN: Idle Enable bit

1 = Device enters Idle mode on `SLEEP` instruction

0 = Device enters Sleep mode on `SLEEP` instruction

ADCON 0

`ADCON0 = 0b00000001; // ADC encendido`

bit 0

0 = A/D conversion completed/not in progress

ADON: ADC Enable bit

1 = ADC is enabled

0 = ADC is disabled and consumes no operating current

ADCON 1:0b00000000

◆ Registro ADCON1 = 0b00000000

Poco	Nombre	Valor	Explicación clara
7	—	0	No usado
6	VCFG1	0	Voltaje de referencia negativo VSS (0 V)
5	VCFG	0	Voltaje de referencia positivo (Vref ⁺) = VDD (5V o 3.3V)
4	—	0	No
3-0	PCFG3:0	0000	Todos los pines ANx se usan como analógicos

ADCON2: 0b10101010;

bit 2-0

ADCS<2:0>: A/D Conversion Clock Select bits

000 = Fosc/2

001 = Fosc/8

010 = Fosc/32

011 = FRC⁽¹⁾ (clock derived from a dedicated internal oscillator = 600 kHz nominal)

100 = Fosc/4

101 = Fosc/16

110 = Fosc/64

111 = FRC⁽¹⁾ (clock derived from a dedicated internal oscillator = 600 kHz nominal)

EL TAD ES EL TIEMPO DE UN CICLO DEL ADC

✓ Ecuación del TAD

$$TAD = \frac{1}{\text{Frec. del reloj ADC}}$$

Eso significa:

$$TAD = \frac{1}{F_{osc}/32} = \frac{1}{8\,000\,000/32} = \frac{1}{250\,000} = 4\,\mu s$$

ESTE VALOR QUIERE DECIR QUE EL VALOR DEL TIEMPO DEL CICLO DEL ADC ES CORRECTO YA QUE EL MINIMO ES 1,6 PARA HACER UNA BUENA CONVERSION

ADCON2: 0b10101010;

bit 5-3

ACQT<2:0>: A/D Acquisition time select bits. Acquisition time is the duration that the A/D charge holding capacitor remains connected to A/D channel from the instant the $\overline{GO/DONE}$ bit is set until conversions begins.

000 = 0⁽¹⁾

001 = 2 TAD

010 = 4 TAD

011 = 6 TAD

100 = 8 TAD

101 = 12 TAD

110 = 16 TAD

111 = 20 TAD

TIEMPO TOTAL DE LO QUE SE TARDE EL ADC

Tiempo Total = (Tiempo de adquisición) + (Tiempo de conversión)

Tiempo Total = (12 × T A D) + (11.5 × T A D)

Tiempo Total = 23.5 × T A D

T A D = 4 μs

Tiempo Total = (12 × 4 μs) + (11.5 × 4 μs)

Tiempo Total = 48 μs + 46 μs = 94 μs

Esto significa que cada conversión ADC tarda 94 microsegundos

ADCON2: 0b10101010;

- BIT 6 NO SE USA

bit 7 **ADFM:** A/D Conversion Result Format Select bit
1 = Right justified
0 = Left justified

- EL ADFM ES EL RESULTADO DE LA CONVERSION (JUSTIFICADO A LA DERECHA)
- ES DECIR QUE ENVIA LOS BITS MAS SIGNIFICATIVOS A ADRESH Y LOS MENOS SIGNIFICATIVOS A ADRESHL

