

Escuela de Ciencias Físicas y Matemáticas Laboratorio de Electrónica Digital Practica #1 Compuertas lógicas MSc. Ing. Iván René Morales

Objetivos

Generales

Introducir a los alumnos a la práctica de ensamblado de circuitos digitales

Específicos

- Demostrar la necesidad de mantener un estado estable de entrada (pull-up/pull-down)
- Acondicionar los circuitos para mantener un voltaje de operación óptimo
- Mostrar las operaciones lógicas básicas en funcionamiento en un circuito implementado físicamente
- Contrastar los diseños teóricos con los resultados experimentales de los circuitos implementados físicamente

1. Introducción

1.1. Niveles lógicos

Cuando se trabaja con lógica digital la representación de un estado se hace utilizando lógica binaria, la cuál requiere de dos estados claramente definidos: 1 y 0.

A nivel físico, dichos estados pueden a su vez representarse con distintos tipos de magnitudes medibles, tales como un voltaje constante, una corriente, una temperatura, o un valor de luminosidad.

Asimismo, tal y como se ha explicado en clase, dependiendo de la tecnología utilizada (TTL, CMOS, LVCMOS, etc) los niveles lógicos se representan con un nivel de voltaje que obedece a los siguientes umbrales:

Estado	CMOS	TTL
0	0.0 V - 1.5 V	0.0 V - 0.8 V
1	3.5 V - 5.0 V	2.0 V - 5.0 V

Cuadro 1: Umbrales de voltaje para niveles lógicos

2. Desarrollo Experimental