

得分	评卷人

**一、单项选择题** (本大题共 10 小题，每题只有一个正确答案，答对一题得 1 分，共 10 分)

1、一台 40MHZ 的处理机执行某标准测试程序，其中包含的指令类型和指令数及所需时间如下所示，则该处理机的 CPI 为 **【     】**

指令类型	指令数（条）	平均时钟周期
整数运算	5000	1
数据传送	3000	2
控制转移	500	2

A. 2 周期/指令    B. 2.5 周期/指令    C. 3 周期/指令    D. 1.4 周期/指令

2、某计算机字长 32 位，其存储容量为 64MB，若按字编址，它的存储系统的地址线至少需要 **【     】**

A. 32            B. 16            C. 26            D. 64

3、下面不能作为运算器加减运算溢出的判断条件的是 **【     】**

A. 负数相加，和为正数            B. 正数相加，和为负数

C. 数值最高有效位有进位，符号位没有进位

D. 负数相减，差为正数

4、下列替换算法中能够较好的体现程序访问局部性原理的是 **【     】**

A. FIFO        B. LRU        C. LFU        D. RAND

5、下面陈述中，不属于接口主要功能的是 **【     】**

A. 反映设备的工作状态            B. 为 I/O 设备和主机缓冲数据

C. 控制外设操作            D. 建立主机和外设的数据传输通路

6、在机器数的表示法中，-127 表示为 00000001 的表示法是 **【     】**

A. 原码        B. 补码        C. 移码        D. 反码

7、外设数据传输方式中，适合选择 DMA 传输方式的是 **【     】**

A. 简单外设            B. 高速批量数据传送

C. 少量数据传输        D. 慢速外设

8、现代 CPU 一般由下列哪些器件组成 **【     】**

A. 控制器            B. 控制器、运算器

C. 控制器、ALU、主存        D. 控制器、运算器、CACHE

9、寄存器间接寻址方式中，操作数在 **【     】**

A. 通用寄存器            B. 主存单元

C. 程序计数器            D. 基址寄存器

- 10、机器指令与微指令之间的关系是【     】
- A. 用若干条微指令实现一条机器指令

B. 用若干条机器指令实现一条微指令

C. 用一条微指令实现一条机器指令

D. 用一条机器指令实现一条微指令

二、判断题(本大题共 10 小题，每题 1 分，共 10 分，答 A 表示说法正确，答 B 表示说法不正确，本题只需指出正确与错误，不需要修改)

得分	评卷人

- 11、从系统结构看，至今绝大多数计算机仍属于冯·诺依曼计算机。(     )
- 12、对数据 1011011 添加的偶校验位是 1。(     )
- 13、运算器只能够做算术运算。(     )
- 14、通常，RISC 指令系统指令长度固定，指令种类少。(     )
- 15、指令系统采用不同寻址方式的目的是缩短操作码长度。(     )
- 16、多体交叉存储器提高读/写操作速度的原因是采用流水技术。(     )
- 17、CPU 中跟踪指令后继地址的寄存器是指令寄存器 IR。(     )
- 18、SRAM 存储器比 DRAM 存储器速度慢但集成度高。(     )
- 19、主存和 CPU 之间增加 Cache，可以扩大主存的容量。(     )
- 20、中断方式下，CPU 一旦响应中断，就立即关中断。(     )

三、填空题(本大题共 5 小题，每空 1 分，共 10 分。)

得分	评卷人

- 21、哈弗型体系结构不同于冯·诺依曼型体系结构，\_\_\_\_\_和\_\_\_\_\_分别放在两个存储器中，因此指令的执行容易实现流水作业。
- 22、对存储器的要求是容量大、速度快、成本低，为了解决这三方面的矛盾，计算机采用多级存储体系结构，即\_\_\_\_\_、主存和辅存。
- 23、浮点数加法运算步骤中，尾数相加出现了溢出，则下一步需要执行的步骤是\_\_\_\_\_。
- 24、在计算机系统中，多个系统部件之间信息传送的公共通路称为\_\_\_\_\_。就其所以传送信息的性质而言，在公共通路上传送的信息包括\_\_\_\_\_、\_\_\_\_\_、\_\_\_\_\_。
- 25、IO 端口编址方式有\_\_\_\_\_和\_\_\_\_\_。

得分	评卷人

**四、计算题(本大题共 6 小题，每题 6 分，共 36 分。)**

- 26、假设机器数长度 8 位，用定点数整数补码表示，写出：
- ①最大正数的表示形式？最小负数的表示形式？
- ②若  $X=-0011011$ ， $Y=-1111111$ ，计算  $2X+Y/2$ (要求写出计算过程)

27、有两个浮点数  $N1=2^{j1} \times S1$ ,  $N2=2^{j2} \times S2$ ，其中阶码用 4 位补码、尾数用 8 位补码表示（都含 1 位符号位）。设  $j1=(+101)_2$ ,  $S1=(+0.0110011)_2$ ,  $j2=(+10)_2$ ,  $S2=(+0.1101101)_2$ ，求  $N1+N2$ ，写出运算步骤及结果。

28、在三台不同指令系统的计算机上运行同一程序 P 时，A 机器需要执行  $1.0 \times 10^9$  条指令，B 机器需要执行  $2.0 \times 10^9$  条指令，C 机器需要执行  $3.0 \times 10^9$  条指令，但三台机器的实际执行时间都是 100 秒。请分别计算出这三台机器的 MIPS，并指出运行程序 P 时哪台机器的性能最高？

29、某计算机的内存储器系统采用 L1Cache、L2Cache 和主存三级分层结构。访问第一级是命中率为 95%，未命中则访问第二级，访问第二级时，二级命中率为 50%，其余访问主存。假定访问 L1Cache 需要 1 个时钟周期 T，访问 L2Cache 需要 10T，访问主存需要 100T，计算三级存储器系统的平均访问时间  $T_a$ ？

30、在一个 32 位的系统中，按字节编址。CACHE 访问地址格式如下所示

组号 TAG (11 位)	行号 (2 位)	字节号 (3 位)
---------------	----------	-----------

问：①Cache 容量大小为多少？②Cache 映射的方式是什么？

③内存单元 28013H 可以映射到 Cache 的哪一块？

31、如果一条指令的执行过程分为取指令、指令译码、指令执行三个子过程，每个子过程所需时间分别为 100ns、80 ns、120 ns。

问：①分别计算在顺序方式和流水方式情况下，执行  $n=1000$  条指令所需的时间？②流水方式比顺序方式执行指令的速度提高了几倍？

得分	评卷人

**五、简述题**（本大题共 4 小题，每题 6 分，共 24 分）

32、Flynn 分类法中，按照指令流和数据流的不同组织方式，计算机系统的结构有哪几类？SMP（多处理机）属于哪一类？

33、有一个具有 22 位地址和 32 位字长的存储器，问：

- ①该存储器容量（按字编址）？
- ②如果存储器由 1M×16 位的 SRAM 芯片组成，说明设计方案？

34、简述中断处理的过程？

35、一种二进制 RS 型 32 位的指令结构如下：

6 位	3 位	6 位	17 位
OP	X	通用寄存器	位移量 D

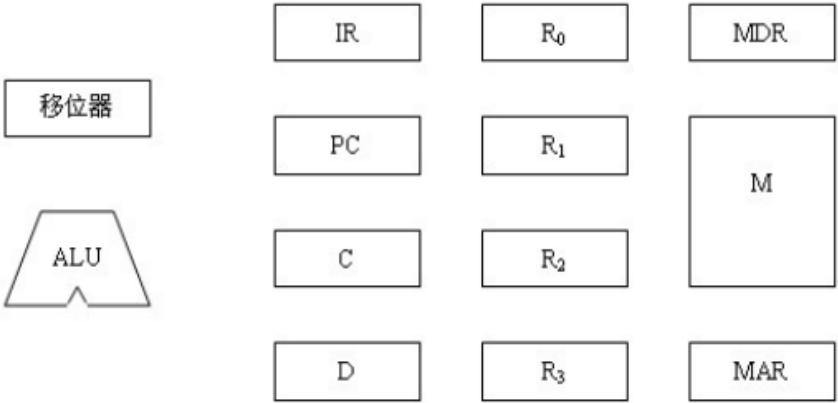
其中 OP 为操作码字段，X 为寻址模式字段，D 为偏移量字段，其寻址模式定义为有效地址 E 算法及说明如表所示，请填写出寻址方式的名称。

	X	有效地址	说明	寻址方式名称
①	000	D		
②	001	PC+D	PC 为程序计数器	
③	010	R2+D	R2 为变址寄存器	
④	011	R1+D	R1 为基址寄存器	
⑤	100	Ri	Ri 为通用寄存器	

得分	评卷人

六、综合题（本大题共 1 小题，每题 10 分，共 10 分）

36、某计算机有下图所示的功能部件，其中 M 为主存，指令和数据均存放在其中，MDR 为主存数据寄存器，MAR 为主存地址寄存器，R0～R3 为通用寄存器，IR 为指令寄存器，PC 为程序计数器（具有自动加 1 功能），C、D 为暂存寄存器，ALU 为算术逻辑单元，移位器可左移、右移、直通传送。①将所有功能部件连接起来，组成完整的数据通路，并用单向或双向箭头表示信息传送方向。②画出“ADD R1，（R2）”指令周期流程图。该指令的含义是将 R1 中的数与（R2）指示的主存单元中的数相加，相加的结果直通传送至 R1 中。



**一、单项选择题（每题只有一个正确答案，答对一题得 1 分，共 10 分）**

- 1、D      2、C      3、D      4、B      5、D  
6、C      7、B      8、D      9、B      10、A

**二、判断题(每题 1 分,共 10 分,答 A 表示说法正确.答 B 表示说法不正确,本题只须指出正确与错误,不需要修改)**

- 11、A  
12、A  
13、B  
14、A  
15、B  
16、A  
17、B  
18、B  
19、B  
20、A

**三、填空题（每空 1 分，共 10 分）**

- 21、指令、数据  
22、高速缓存 Cache  
23、右规（向右规格化、尾数右移）  
24、总线、数据、地址、控制  
25、存储器统一编址、I/O 独立编址。

#### 四、计算题（每题 6 分，共 36 分）

26、

答：①最大整数的表示形式：01111111

最小负数的表示形式：10000000

② $X = -0011011$ ,  $X_{补} = 11100101$ ,  $2X_{补} = 11001010$

$Y = -1111111$ ,  $Y_{补} = 10000001$ ,  $Y/2_{补} = 11000000$

$(2X + Y/2)_{补} = 10001010$ ,  $2X + Y/2 = -1110110$

27、

答：  $N1 = 00110011 \times 2^{0101}$  ,  $N2 = 01101101 \times 2^{0010}$

对阶  $E1 - E2 = 0101 + 1110 = 0011 = +3$ ,  $E1 > E2$ ,  $N2$  向  $N1$  看齐,

则  $N2 = 00001101 (101) \times 2^{0101}$

$N1 + N2 = 00110011 \times 2^{0101} + 00001101 (101) \times 2^{0101}$

$= 01000000 (101) \times 2^{0101}$

可看出已经规格化，采用就近舍入法， $N1 + N2 = 01000001 \times 2^{0101}$

不溢出，则  $N1 + N2 = 2^{+101} \times (+0.1000001)$

28、

答：A 机为  $1.0 \times 10^9 / 100 = 10\text{MIPS}$

B 机为  $2.0 \times 10^9 / 100 = 20\text{MIPS}$

C 机为  $3.0 \times 10^9 / 100 = 300\text{MIPS}$

性能相同

29、

答：  $T_a = 1T \times 90\% + (10T \times 50\% + 100T \times 50\%) \times 10\% = 6.4T$  ;

30、

答：①Cache 容量  $= 2^{16} = 64\text{KB}$

②Cache 映射的方式是 4 路组相连映射

③把内存地址 28013H 写成二进制为 0010100 0000000010 011,

对应的 CACHE 组号为 0000000010, 因此可以映射到 CACHE 的第二组中任一块,

也就是可以映射到 CACHE 的第 8 块、第 9 块、第 10 块、第 11 块中的任意一块。

31、

②流水方式比顺序方式执行指令的速度提高了几倍?

答：①顺序方式所需时间  $= 1000 \times (100 + 50 + 120) = 0.3\text{ms}$

流水方式所需时间  $= 120 \times 3 + 999 \times 120 = 0.15\text{ms}$

②流水方式比顺序方式执行指令的速度提高了  $0.3/0.15 = 2$  倍



## 五、简述题（本大题共 4 小题，每题 6 分，共 24 分）

32、

答：Flynn 分类法中，按照指令流和数据流的不同组织方式，计算机系统的结构有单指令流数据流（SISD）、单指令流多数据流（SIMD）、多指令流单数据流（MISD）、多指令流多数据流（MIMD）。SMP 属于 MIMD。

33、

答：①该存储器容量为  $2^{22} \times 32\text{bit} = 4\text{M} \times 4\text{B} = 16\text{MB}$

②如果存储器由  $1\text{M} \times 16$  位的 SRAM 芯片组成，需要  $4 \times 2 = 8$  片该芯片构成，其中两片一组做位扩展，将 16 位扩展为 32 位；这样的组需要 4 组，做字扩展。

34、

答：中断处理的过程关中断、保存断点、保护现场、判别中断条件转入中断服务程序、开中断、中断事件处理、关中断、恢复现场、恢复断点、返回断点。

35、

	X	有效地址	说明	寻址方式名称
①	000	D		直接寻址
②	001	PC+D	PC 为程序计数器	相对寻址
③	010	R2+D	R2 为变址寄存器	变址寻址
④	011	R1+D	R1 为基址寄存器	基址寻址
⑤	100	Ri	Ri 为通用寄存器	寄存器间接寻址

36、

答：答题要点：能够建立完整数据通路，线路有方向。根据连接图画出相应的流程图，流程图中应包含：取指令、取地址、加运算并保存结果三步。