

以下为试题区。

一、填空题（本题共 5 小题，每小题 2 分，共 10 分）

1、数码转换 $(C5.8)_{16} = (\quad)_{8421BCD}$ 。

2、根据反演规则写出逻辑函数 $Y = A(B + \bar{C}) + \overline{C \cdot \bar{D}}$ 的反函数 $\bar{Y} = (\quad)$ 。

3、4 位倒 T 形电阻网络 D/A 转换器电路中，若 $V_{REF} = 8V$ ， $R = R_f$ ，当输入数字量为 1001 时，输出电压为 $(\quad)V$ 。

4、设 ROM 地址为 $A_0 \sim A_7$ ，输出为 $D_0 \sim A_7$ ，则 ROM 容量为 $(\quad)b$ 。

5、用 74161 集成计数器构成 5 进制计数器，计数循环为 1~5，可采用反馈 (\quad) 法来实现。

二、函数化简题（本题共 2 小题，每小题 5 分，共 10 分）

1、用卡诺图化简逻辑函数，化简成最简与或式

$$L_1(A, B, C, D) = \sum m(2, 3, 4, 6, 7, 10, 11) + \sum d(8, 9, 12, 13, 14, 15)$$

第 1 页，共 3 页

2、用代数法化简逻辑函数，化简成最简与或式

$$L_1 = BC + \bar{A}C + \bar{A}\bar{D} + B(A + \bar{C}) + \bar{B}\bar{C}\bar{D} + \bar{A}BDE$$

下一题

|| hiexam.zhihuishu.com正在共享您的屏幕。

停止共享

隐藏

$$L_2 = BC + AC + AD + B(A+C) + BCL + AB$$

三、(10分)设计一个保密锁控制电路，保密锁有三个按键，分别用变量 A、B、C 表示，用变量 O 表示锁的状态，用变量 S 表示警报器的状态。功能如下：

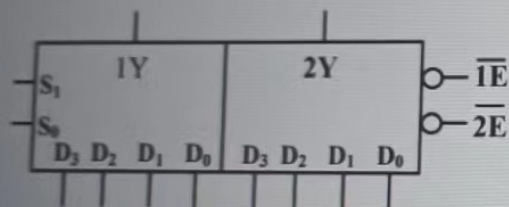
当只有一个按键按下时，锁不开，警报器报警；

当任意两个按键同时按下时，锁打开，警报器不报警；

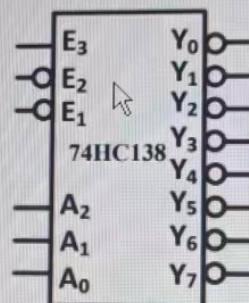
当三个按键同时按下时，锁打开，警报器报警。

试用：用 74153 双四选一数据选择器设计实现该电路。

(写出设计过程，包括真值表、输出逻辑表达式，画出电路连接图)。



第三题图



第四题图

四、(10分)用一片 74138 译码器和其他必要的门电路设计一个多输出的组合电路，要求写出设计过程，画出连线图，输出的逻辑函数为： $F = \bar{C}$ ， $L = AB + AC + BC$ 。

上一题

下一题

hiexam.zhihuishu.com正在共享您的屏幕。

停止共享

隐藏

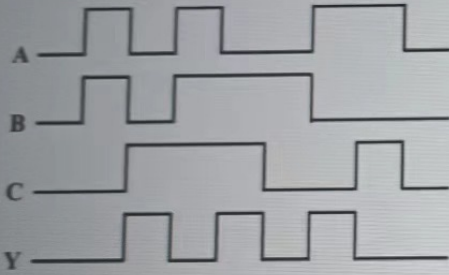
第三题图

第四题图

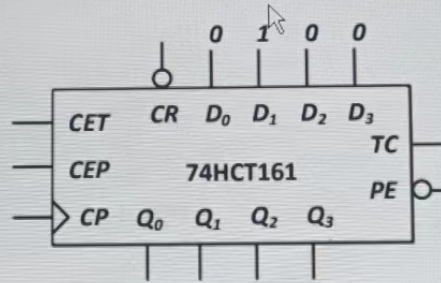
四、(10分) 用一片 74138 译码器和其他必要的门电路设计一个多输出的组合电路，要求写出设计过程，画出连线图，输出的逻辑函数为： $F = \overline{C}$ ， $L = AB + AC + BC$ 。

五、(10分) 设有三输入的组合逻辑电路，其输入波形 (A、B、C) 和对应的输出波形 (Y) 如图所示，试：

- (1) 写出真值表。
- (2) 写出逻辑表达式。
- (3) 仅用若干个 2 输入与非门实现该组合逻辑电路。



第五题图



第六题图

六、(10分) 用 74HCT161 分别采用异步清零法和同步置数法实现模值为 10 的计数器，

上一题

下一题

|| hiexam.zhihuishu.com正在共享您的屏幕。

停止共享

隐藏

已此题

(10分) 用 74HCT161 分别采用异步清零法和异步置数法 (74HCT161 如图所示, $D_3D_2D_1D_0=0010$)。画出 (1) 电路接线图; (2) 状态转换图。

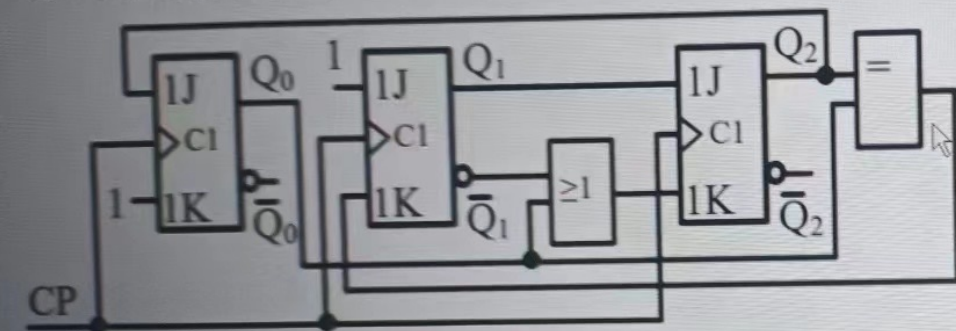
(10分) 时序电路如图所示。

(1) 写出驱动方程和状态方程;

(2) 画出状态转换真值表和完全状态图;

第 2 页, 共 3 页

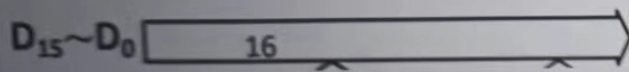
(3) 判断能否自启动



第七题图

八、(10分) 分析图示电路, ①试说明#1 存储器和#2 存储器分别在什么条件下被选中;

②以 16 进制形式分别写出#1 存储器和#2 存储器的地址范围;



下一题

|| hiexam.zhihuishu.com正在共享您的屏幕。

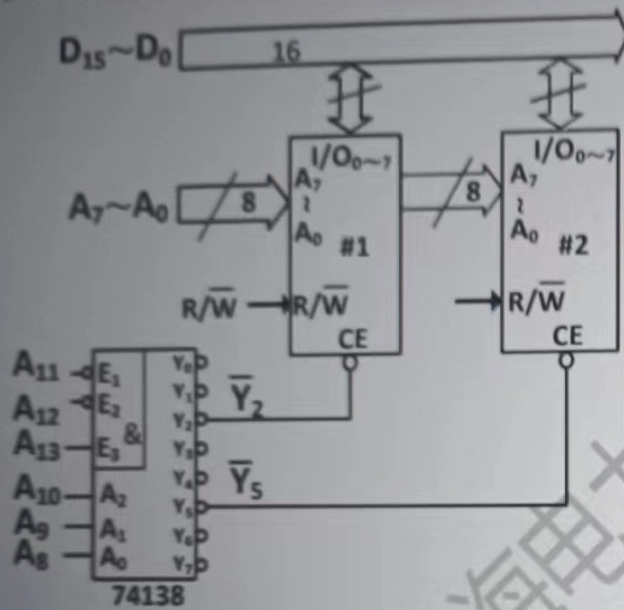
停止共享

隐藏

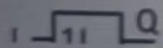
已此题

第七题图

八、(10分) 分析图示电路，①试说明#1 存储器和#2 存储器分别在什么条件下被选中；
②以 16 进制形式分别写出#1 存储器和#2 存储器的地址范围；



九、(15分) 试用如图所示 JK 触发器和必要的逻辑门电路设计一个同步七进制加法计数器。要求写出：(1) 状态表；(2) 确定激励方程组；(3) 画出逻辑电路图并检查自启动能力；(4) 画出电路的完全状态图。



上一题

下一题

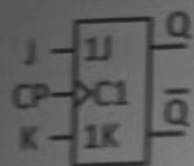
hiexam.zhihuishu.com正在共享您的屏幕。

停止共享

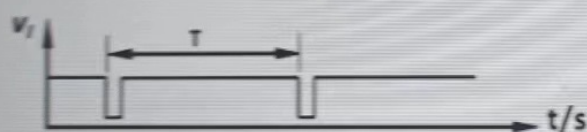
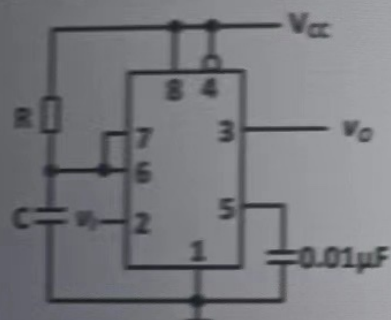
隐藏

此题

九、(15分) 试用如图所示 JK 触发器和必要的逻辑门电路设计一个同步七进制加法计数器。要求写出：(1) 状态表；(2) 确定激励方程组；(3) 画出逻辑电路图并检查自启动能力；(4) 画出电路的完全状态图。



十、(5分) 如图所示 555 定时器应用电路， v_i 为输入波形。问：(1) 这是一个什么电路；(2) 画出电容 C 上的电压 v_c 及输出端的 v_o 的波形；(3) 求输出脉冲宽度 t_w 。设 $T \gg RC$, $R=100k\Omega$, $C=0.01\mu F$ 。



第 3 页，共 3 页

下一题

|| hiexam.zhihuishu.com 正在共享您的屏幕。

停止共享

隐藏

已此题