

TP 231 - Comptage & Affichage multiplexé

17 février 2025

Ibrahim ELKASSIMI & Scott HAMILTON

Table des matières

I	Compteur - Décompteur à boutons	3
I.1	Entrée-Sortie du composant	3
I.2	Table de vérité du composant	4
I.3	Mise en œuvre en VHDL	5
I.4	Résultats après compilation du code	6
I.5	Bonus : délai anti-rebond	7
II	Chronomètre à la seconde sur une minute	9
II.1	Entrée-sortie du chronomètre	9
II.2	Affichage du chronomètre	11

I Compteur - Décompteur à boutons

I.1 Entrée-Sortie du composant

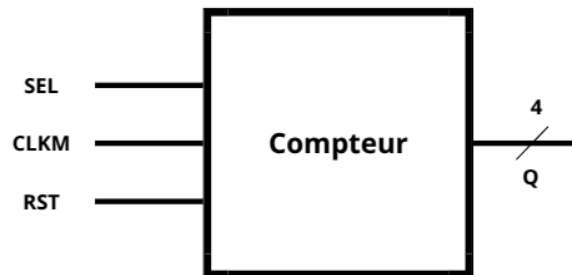


FIGURE 1 – Entité du compteur

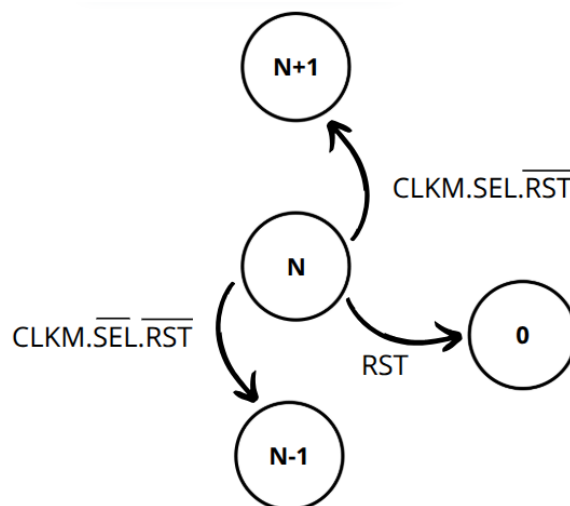


FIGURE 2 – Diagramme d'état du comteur(décompteur)

I.2 Table de vérité du composant

SEL	CLKM	RST	$(Q)_{10}$
0	0	0	N
0	0	1	0
0	1	0	N+1
0	1	1	0
1	0	0	N
1	0	1	0
1	1	0	N-1
1	1	1	0

FIGURE 3 – Table de vérité du compteur(décompteur)

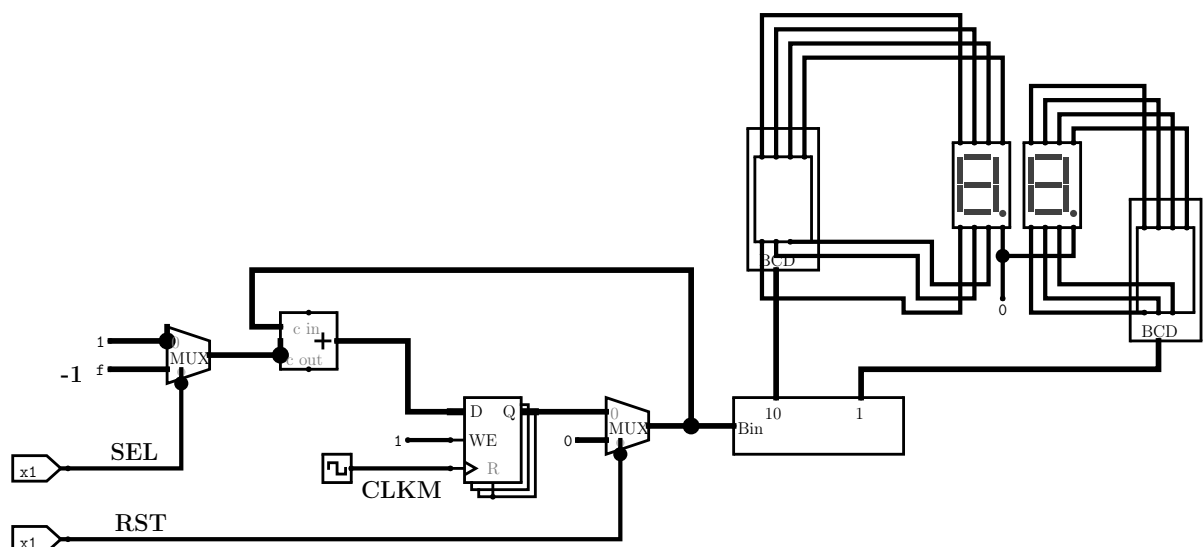


FIGURE 4 – Schéma logique du compteur/décompteur

I.3 Mise en œuvre en VHDL

```

1 DM <= STD_LOGIC_VECTOR(TO_UNSIGNED(TO_INTEGER(UNSIGNED(Q))+1, 4)) when SEL
   = '0' else
2   STD_LOGIC_VECTOR(TO_UNSIGNED(TO_INTEGER(UNSIGNED(Q))-1, 4)) when SEL
   = '1' else
3   Q;
4 Q <= "0000" when RST='1' else
5   DM when Qclk="11000011010100000";
6 Dclk <= STD_LOGIC_VECTOR(TO_UNSIGNED(TO_INTEGER(UNSIGNED(Qclk))+1, 17));
7 Qclk <= Dclk when rising_edge(CLKM);

```

Note sur l'utilisation d'une horloge "manuelle" CLKM

La User Constraint CLKM -> G12 (bouton poussoir de la carte) cf UCF ci-dessous :

```

1 NET "CLKM" LOC = G12;

```

donne l'erreur suivante dès que le code VHDL utilise *rising_edge(CLKM)*.

```

1 ERROR:Place:1018 - A clock IOB / clock component pair have been found that are not
   placed at an optimal clock IOB /
2 clock site pair. The clock component <CLK_BUFGP/BUFG> is placed at site <
   BUFGMUX_X2Y10>. The IO component <CLKM> is
3 placed at site <IPAD61>. This will not allow the use of the fast path between the
   IO and the Clock buffer. If this
4 sub optimal condition is acceptable for this design, you may use the
   CLOCK_DEDICATED_ROUTE constraint in the .ucf
5 file to demote this message to a WARNING and allow your design to continue. However
   , the use of this override is
6 highly discouraged as it may lead to very poor timing results. It is recommended
   that this error condition be
7 corrected in the design. A list of all the COMP.PINS used in this clock placement
   rule is listed below. These
8 examples can be used directly in the .ucf file to override this clock rule.
9 < NET "CLK" CLOCK_DEDICATED_ROUTE = FALSE; >

```

La solution trouvée est de rajouter *CLOCK_DEDICATED_ROUTE* (solution déconseillée par la littérature pour des raisons d'optimisation qui nous échappent).

```

1 NET "CLK" LOC = G12 | CLOCK_DEDICATED_ROUTE = TRUE;

```

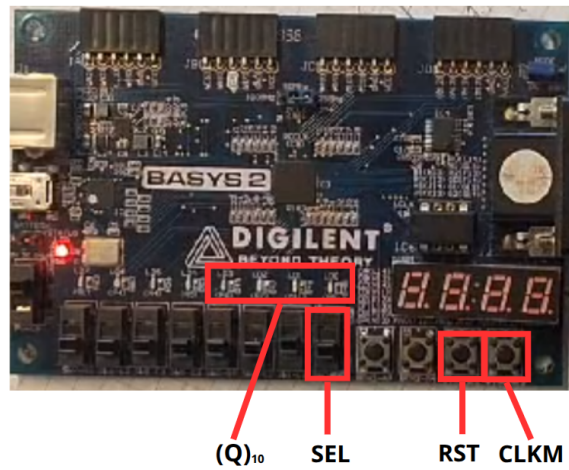


FIGURE 5 – Configuration des boutons

I.4 Résultats après compilation du code

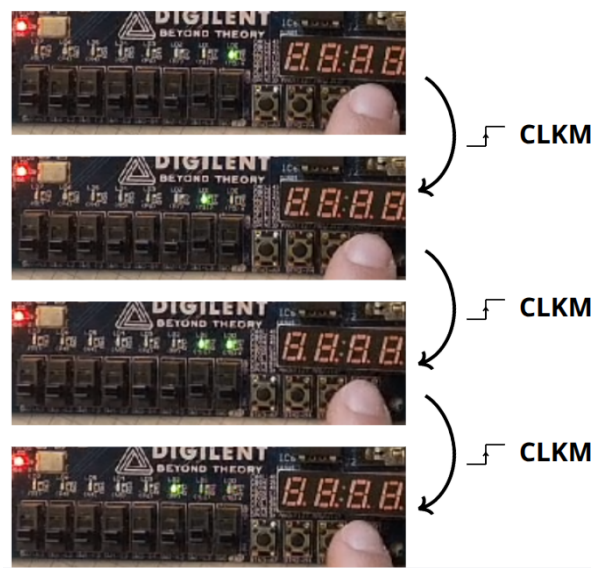


FIGURE 6 – SEL = 0 et RST = 0

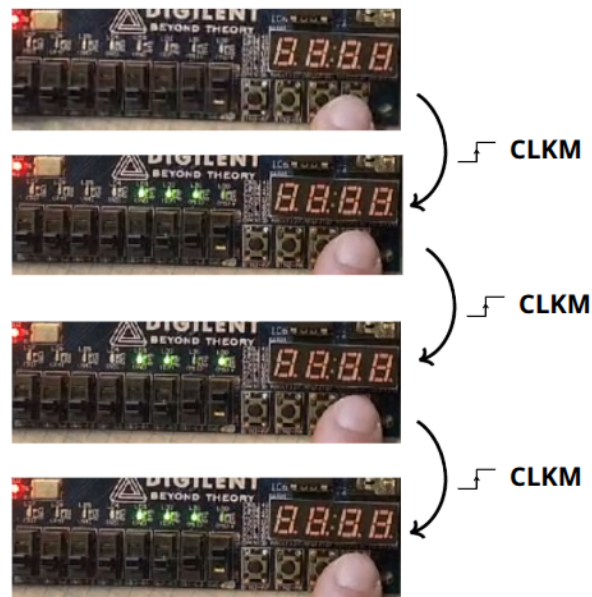


FIGURE 7 – SEL = 1 et RST = 0

I.5 Bonus : délai anti-rebond

Le signal d'horloge étant commandé manuellement et exploité sur front montant, il y a des risques d'activations parasites dus à des rebonds mécaniques de l'interface physique (bouton poussoir par exemple).

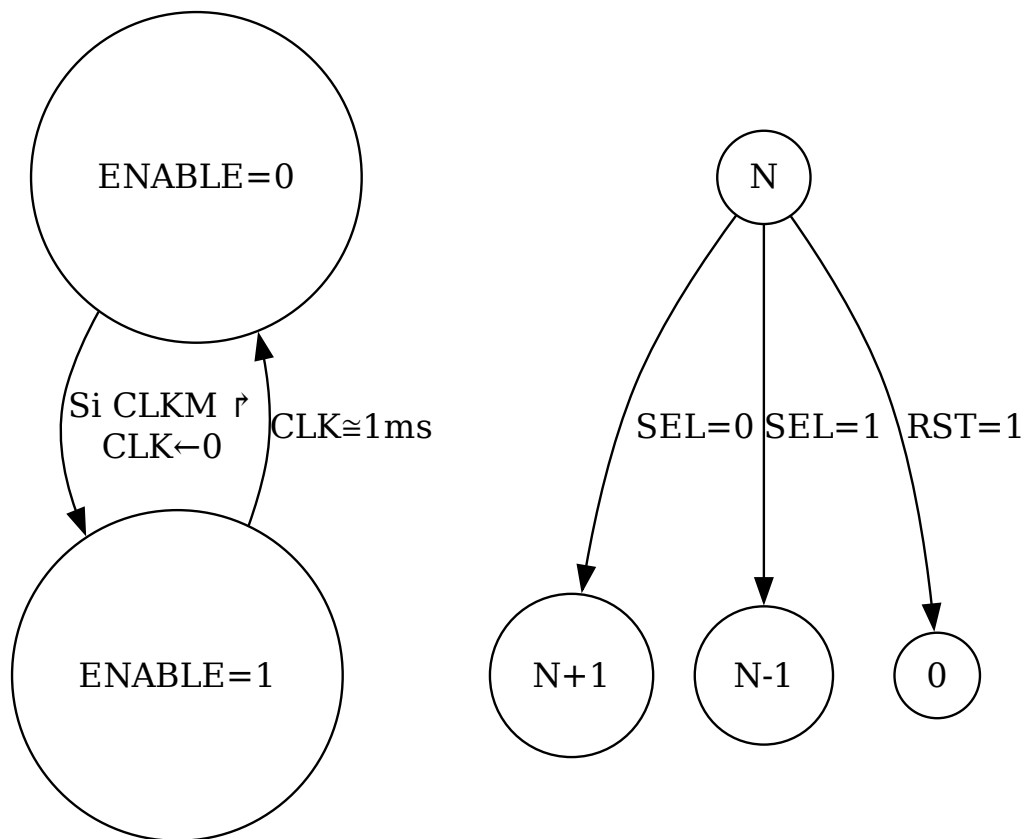


FIGURE 8 – À gauche, système de délai. À droite, mise à jour du compteur **exécuté sur front descendant de *ENABLE***

II Chronomètre à la seconde sur une minute

II.1 Entrée-sortie du chronomètre

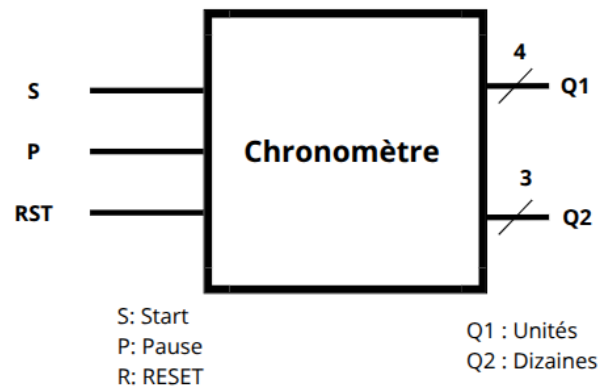


FIGURE 9 – Entité du chronomètre

$$RUN_{n+1} = RUN_n \cdot \overline{RST} + S + P + \overline{RST} \cdot S.$$

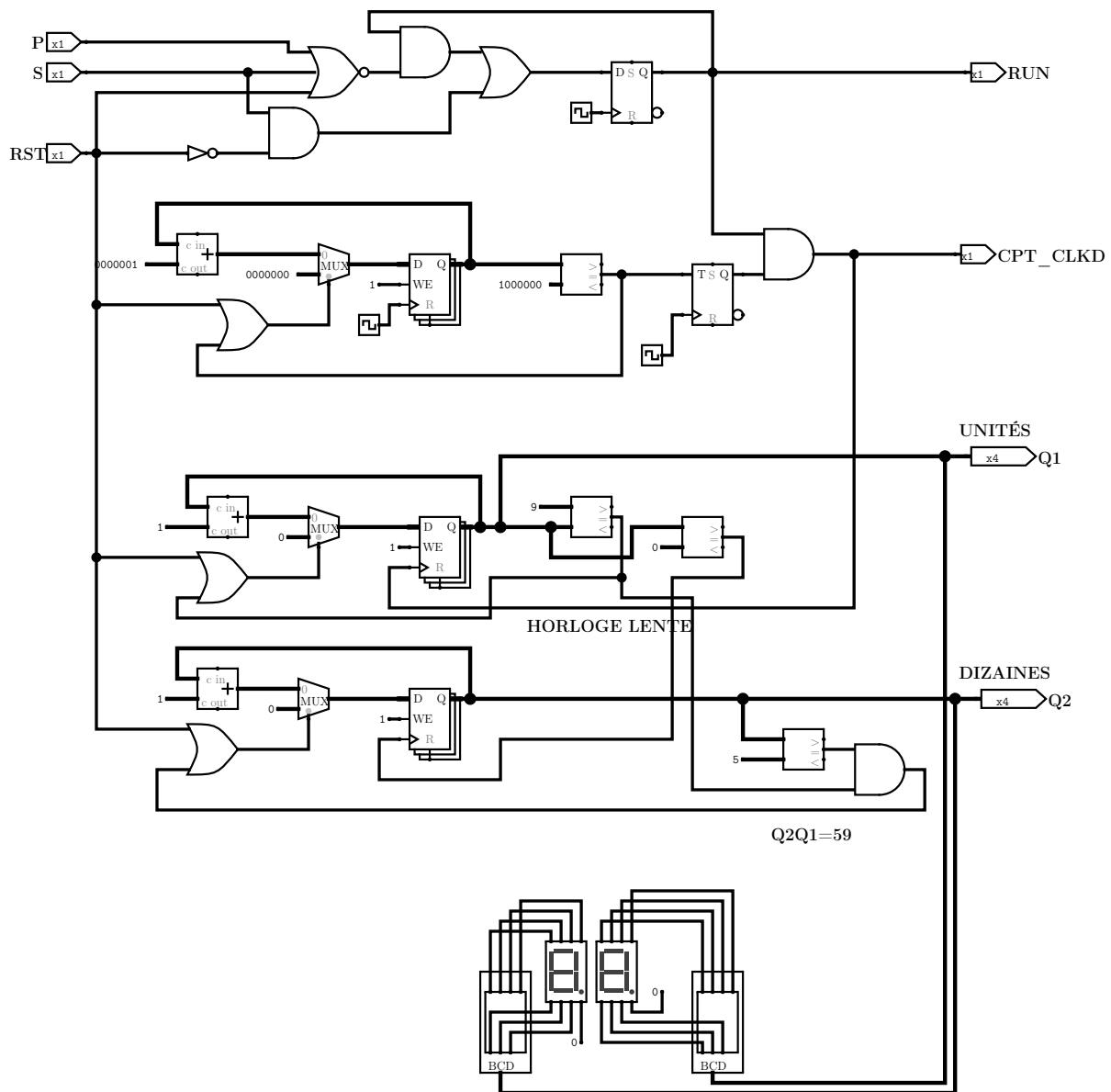


FIGURE 10 – Schéma logique du chronomètre

En réalité, l’affichage est multiplexé, un seul registre *C* de 7 bits code les valeurs des 7 sept segments. Un multiplexeur en select avec une horloge de 1kHz *DCLK* (Display CLoCK) est utilisée pour que ce bus code les dizaines ou les unités. En connectant $AN(0) \leq DCLK$ et $AN(0) \leq not(DCLK)$, on permet donc d’alterner entre affichage des dizaines et affichage des unités. On gagne 2 fois plus de luminosité qu’un multiplexeur sur compteur 0-3 qui ne donne que 25% de temps d’affichage par afficheur 7-segments.

II.2 Affichage du chronomètre

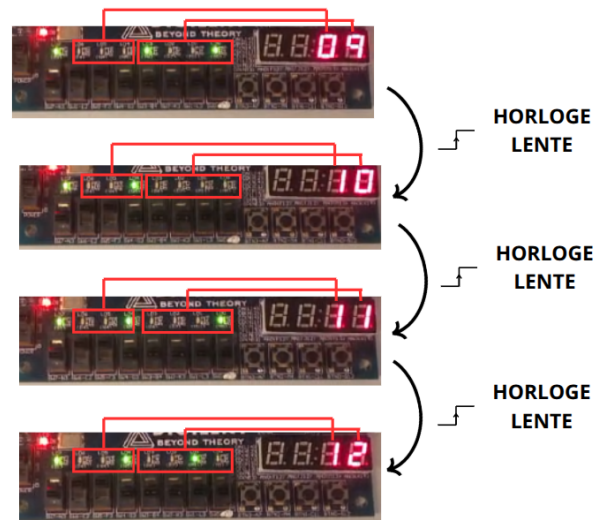


FIGURE 11 – Affichage du chronomètre (base décimale à droite, base binaire à gauche)