

SAPH-232

Physique des Semi-conducteurs et Electronique Analogique

SAPHIRE 2023 – 2024

Fabien Adam

Sommaire

A. Méthode générale d'analyse d'un circuit électronique.....	5
1. Introduction : l'analyse fonctionnelle.....	5
2. Cadre de l'étude.....	5
B. La diode.....	7
1. Rappels.....	7
2. Caractéristique statique	7
3. Notion de droite de charge, point de polarisation.....	7
4. Variations autour d'un point de polarisation : régime dynamique	8
5. Modèles de la diode.....	9
6. Applications.....	9
C. Quadripôles	10
1. Notion de quadripôle	10
2. Impédances d'entrée et de sortie	10
3. Exemples de quadripôles.....	11
4. Caractéristiques et modélisation <u>d'un amplificateur</u>	11
5. Mise en <u>cascade d'amplificateurs</u>	12
D. <u>Le transistor bipolaire</u>	13
1. Rappels	13
2. Régimes de fonctionnement	13
3. Caractéristiques statiques	13
4. Modèle(s) du transistor bipolaire.....	14
5. Polarisation du transistor	15
6. Application d'un signal alternatif	16
E. <u>L'amplification de puissance</u>	21
1. Rôle de l'amplification de puissance.....	21
2. Caractéristiques importantes	21
3. Les différentes classes d'amplification	22
4. L'amplificateur de classe A : exemple de l'émetteur commun	24
5. L'amplificateur de classe B / AB : push-pull	28
6. L'amplificateur de classe C	29
F. Le transistor à effet de champ	32
1. Rappels sur les transistors à effet de champ	32

2.	Caractéristiques statiques	37
3.	Modèles du transistor à effet de champ	38
G.	<u>L'amplificateur différentiel</u>	40
1.	Généralités	40
2.	Etude de la paire différentielle	40
H.	<u>L'amplificateur opérationnel</u>	43
1.	Structure interne.	43
2.	Stabilité d'un AO : compensation	44
I.	Le transistor en commutation	46
1.	Généralités	46
2.	Inverseur CMOS.....	47
3.	Conception de circuits logiques combinatoires CMOS.....	48
4.	Interrupteur commandé analogique (échantillonneur)	49

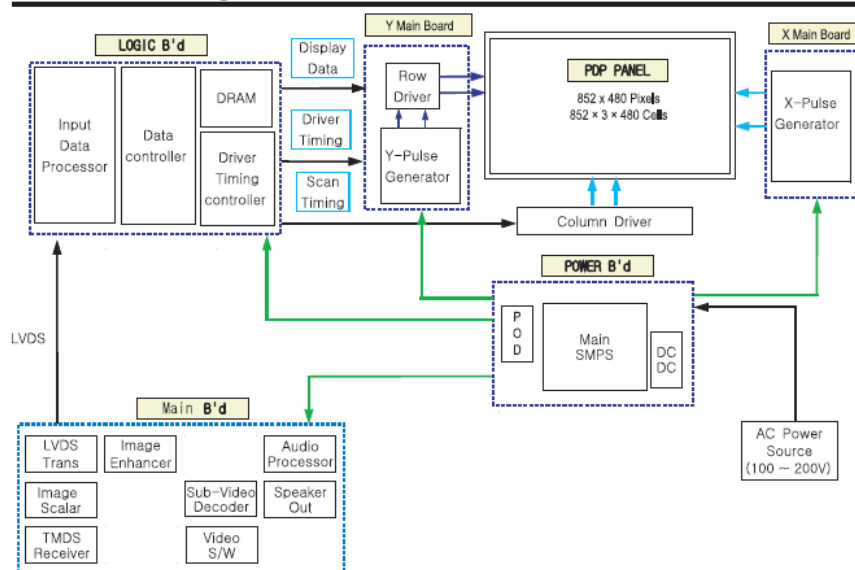
A. Méthode générale d'analyse d'un circuit électronique

1. Introduction : l'analyse fonctionnelle

De manière générale, un équipement électronique réalisant une ou plusieurs fonctions complexes peut être décomposé en un assemblage de blocs fonctionnels réalisant des fonctions simples. Les fonctions de filtrage, d'amplification, d'opérations mathématiques simples (addition, multiplication, ...) sont des exemples de fonctions élémentaires. L'analyse du fonctionnement d'un dispositif électronique, et a fortiori sa conception, passe par une étape de décomposition en blocs fonctionnels élémentaires, puis par la compréhension du fonctionnement de ces entités de base. Dans ce cours, plusieurs fonctions de base de l'électronique analogique vont être étudiées. Afin de faciliter cette étude, une méthode générale d'analyse des circuits électroniques analogiques va être présentée.

7. Block Diagram

7-1 Overall Block Diagram



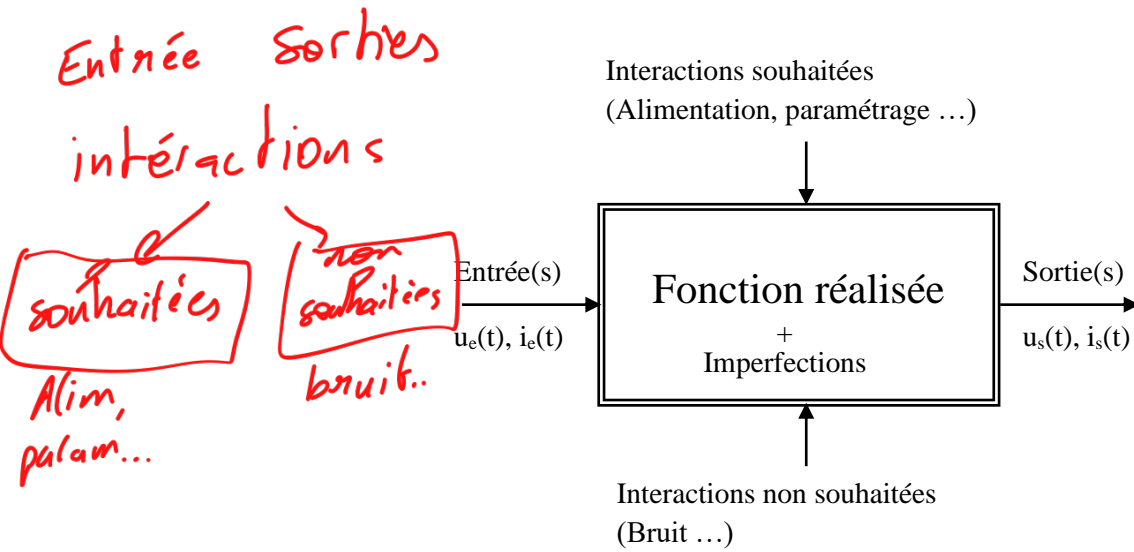
Exemple de décomposition fonctionnelle : téléviseur plasma (Samsung Service Manual)

2. Cadre de l'étude

L'électronique au sens large couvre de nombreux domaines aux frontières plus ou moins floues. On peut citer par exemple l'électronique de puissance, qui traite de transferts d'énergie, l'électronique numérique, l'électronique analogique, ... Bien sûr ces différentes entités ne sont pas cloisonnées, et il existe une intersection commune à ces domaines, les interfaces entre autre. Aujourd'hui, un équipement électronique un tant soit peu complexe regroupe souvent des fonctions afférentes à plusieurs domaines. Dans ce module, nous nous focaliserons sur les fonctions de l'électronique analogique et quelques bases de l'électronique numérique. De manière générale, une telle fonction a pour tâche de **traiter des signaux qui véhiculent une information**. Cette information est codée de façon continue (en opposition à l'électronique numérique) par l'évolution d'une grandeur physique, le plus souvent une valeur de tension ou de courant, ou par certaines caractéristiques de ces grandeurs (la fréquence d'un signal périodique par exemple).

Etudier une fonction de l'électronique analogique revient souvent à trouver le lien existant entre des signaux d'entrée et des signaux de sortie. Ce lien peut être linéaire ou non, invariant dans le temps ou non, il peut comporter des termes non souhaités qui seront regroupés sous le terme imperfections de la

fonction réalisée. De même, des interactions peuvent exister avec des éléments annexes au circuit réalisant la fonction. Certaines de ces interactions sont souhaitées (alimentation du circuit par exemple), d'autres ne le sont pas (bruit lié à l'environnement électromagnétique par exemple).

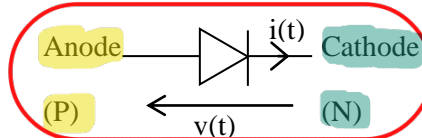


B. La diode

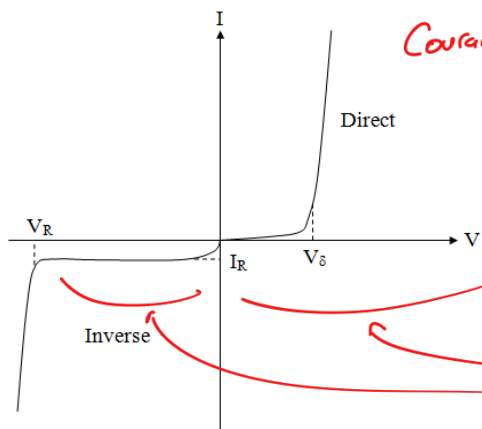
1. Rappels

La jonction de deux zones de semi-conducteur dopées P et N ou l'assemblage d'un semi-conducteur et d'un métal donne naissance à un dipôle nommé diode. Ce dipôle est à la base de nombreuses fonctions de l'électronique analogique. Décliné sous diverses formes et en association avec des éléments annexes, il peut assurer les fonctions de redressement (diode de redressement ou diode signal), de stabilisation de tension (diode zener), de signalisation lumineuse (Diode ElectroLuminescente), de récepteur de lumière (photodiode, cellule photovoltaïque), ...

Symbole électrique du dipôle diode :



2. Caractéristique statique



Ordres de grandeur (diode signal silicium) :

Courant direct : 1mA

Tension de seuil : $V_{\delta} = 0,6V$

Courant de fuite inverse : $I_R = 1\mu A$

Tension de claquage : $V_R = 100V$

Caractéristique statique d'une diode (attention, les échelles des axes I et V en régime direct et inverse sont différentes)

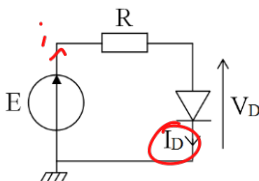
Sans tenir compte du phénomène de claquage inverse, un modèle physique simple de la jonction PN permet d'aboutir à l'équation régissant le comportement statique de la diode :

$$I = I_S \left(e^{\frac{qV}{k_B T}} - 1 \right) = I_S \left(e^{\frac{V}{V_T}} - 1 \right) \text{ avec } V_T = \frac{k_B T}{q} = 25mV \text{ à } 25^\circ C$$

$$I = I_S \left(e^{\frac{qV}{k_B T}} - 1 \right)$$

3. Notion de droite de charge, point de polarisation

La diode est maintenant placée dans le circuit suivant :



Comment calculer la valeur du courant I_{D0} traversant la diode et de la tension à ses bornes V_{D0} ? Dans ce circuit simple, la loi des mailles permet d'écrire :

$$E = RI_D + V_D = RI_S \left(e^{\frac{V_D}{V_T}} - 1 \right) + V_D$$

$$E = RI_D + V_D = RI_S \left(e^{\frac{V_D}{V_T}} - 1 \right) + V_D$$

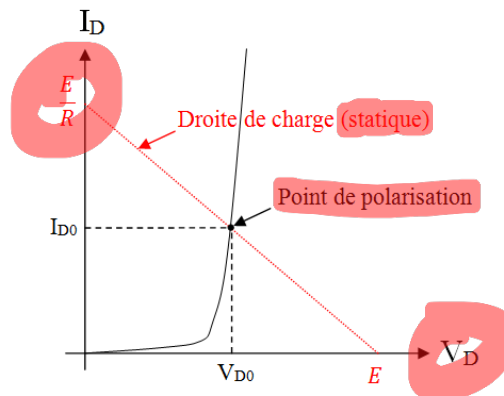
Cette équation non linéaire en V_D pourrait être résolue (analytiquement ou numériquement), ce qui donne directement le résultat attendu. Une autre façon de raisonner consiste à réécrire cette équation dans le plan (V_D, I_D) : $I_D = -\frac{V_D}{R} + \frac{E}{R}$ de la forme $y = ax + b$ avec $a = -\frac{1}{R}$ et $b = \frac{E}{R}$.

Il s'agit donc de l'équation d'une droite, appelée **droite de charge statique** (car toutes les grandeurs sont continues). Cette droite passe par les points :

$(V_D = 0, I_D = \frac{E}{R})$ qui correspond au **fonctionnement** en **court-circuit** du circuit alimentant la diode.

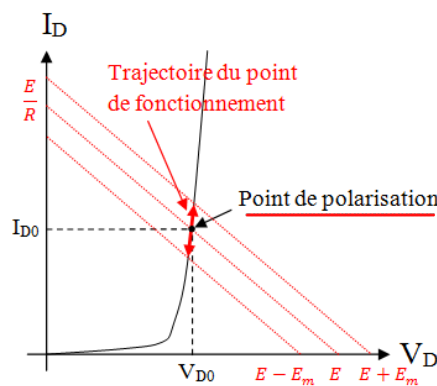
$(V_D = E, I_D = 0)$ qui correspond au **fonctionnement** à vide de ce circuit.

Le point de fonctionnement $M_0 : (V_{D0}, I_{D0})$, appelé **point de polarisation** ou point de repos vérifie l'équation de la droite de charge statique, ainsi que l'équation de comportement de la diode. Il se situe donc à l'intersection des deux caractéristiques statiques.



4. Variations autour d'un point de polarisation : régime dynamique

On superpose à la f.é.m. du générateur une tension sinusoïdale $e(t) = E_m \sin(\omega t)$. La pente de la droite de charge n'est pas modifiée. Sous réserve que caractéristiques statique et dynamique de la diode soient confondues (vrai à basse fréquence), le point de fonctionnement se déplace sur cette caractéristique autour du point de polarisation entre deux positions extrêmes.



Si les variations imposées par le générateur sont d'amplitude suffisamment faible pour pouvoir assimiler la trajectoire du point de fonctionnement à la tangente de la caractéristique, on dit alors que

le circuit fonctionne en **régime de petits signaux**, et on peut définir la **résistance dynamique** de la diode autour du point de polarisation comme le rapport :

$$\frac{1}{r_D} = \left. \frac{di_D}{dv_D} \right|_{M_0}$$

Il est important de remarquer que cette résistance dynamique n'a de sens qu'au voisinage d'un point de polarisation, et que sa valeur est susceptible de changer avec celui-ci.

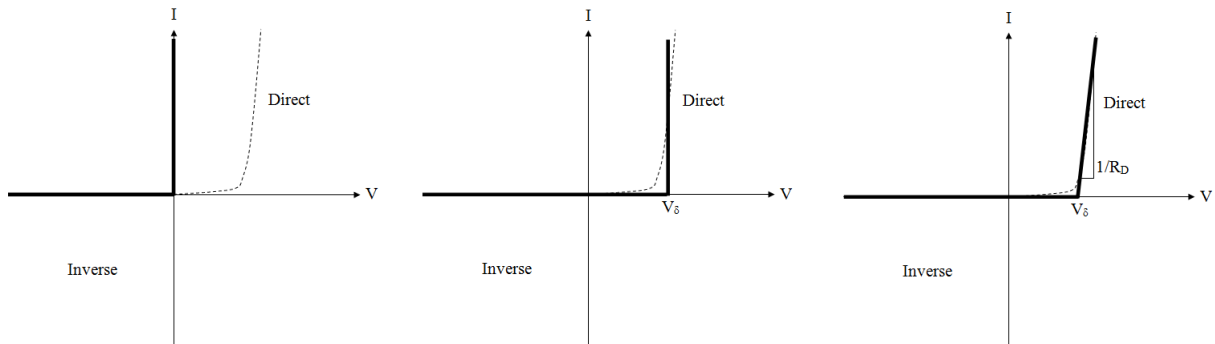
En régime de polarisation directe, cette résistance dynamique vaut :

$$\frac{1}{r_D} = \left. \frac{di_D}{dv_D} \right|_{M_0} = \frac{I_S}{V_T} e^{\frac{V_{D0}}{V_T}} \cong \frac{I_{D0}}{V_T}$$

La dépendance au point de polarisation est clairement visible ici.

5. Modèles de la diode

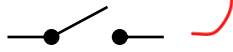
Selon le degré de finesse d'analyse d'un circuit désiré, divers modèles de la diode de complexité croissante sont disponibles. Le but de ces modèles est de remplacer la diode, composant au comportement fortement non linéaire, par un assemblage de composants simples permettant de retranscrire le comportement de la diode.



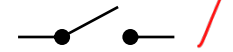
$$V < 0 \leftrightarrow I = 0$$



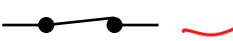
$$V < V_\delta \leftrightarrow I = 0$$



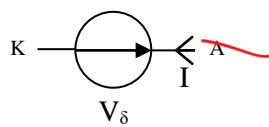
$$V < V_\delta \leftrightarrow I = 0$$



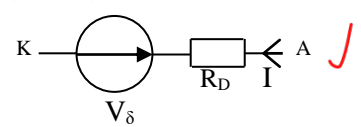
$$V = 0 \leftrightarrow I > 0$$



$$V = V_\delta \leftrightarrow I > 0$$



$$I = (V - V_\delta) / R_D \leftrightarrow I > 0$$



6. Applications

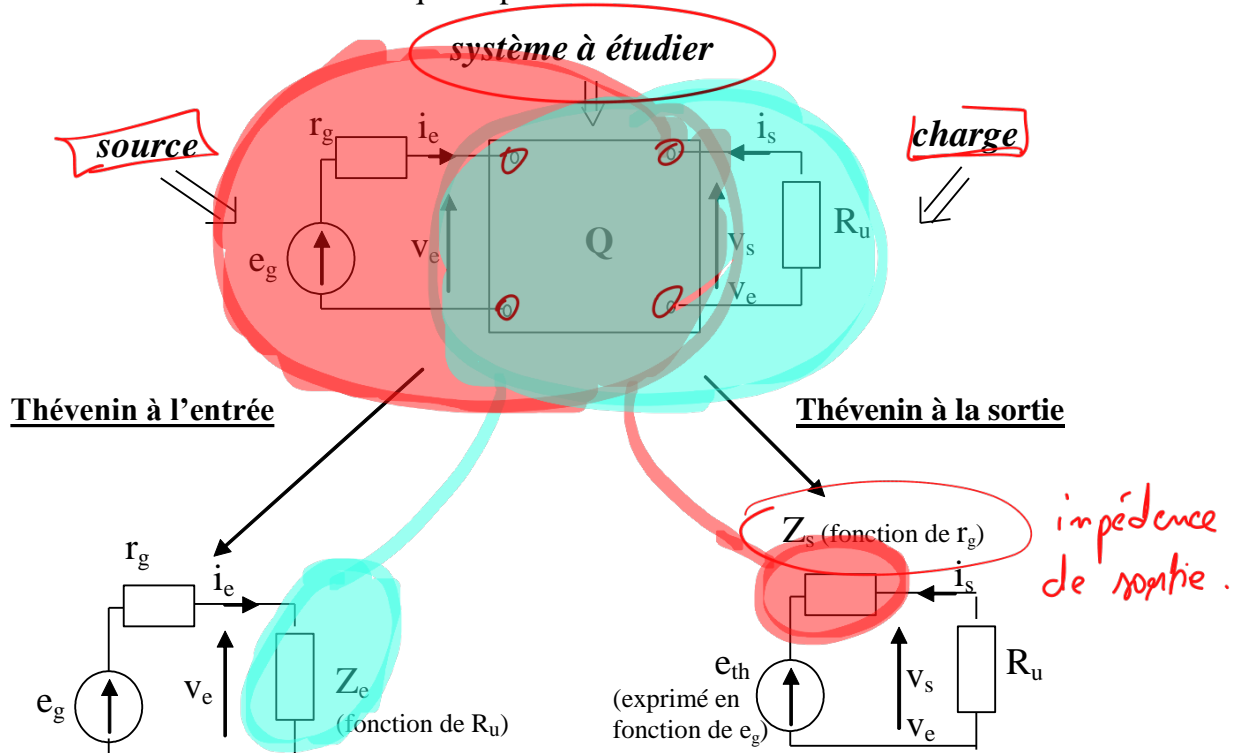
Redressement simple et double alternance

Détecteur de crête

Cf TD : stabilisation de tension par diode zener, LED blanche...

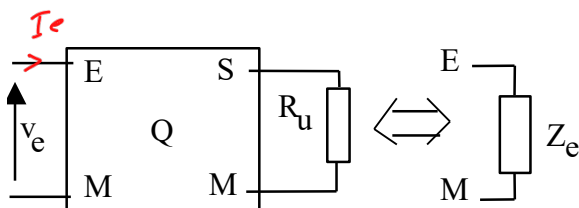
C. Quadripôles

1. Notion de quadripôle

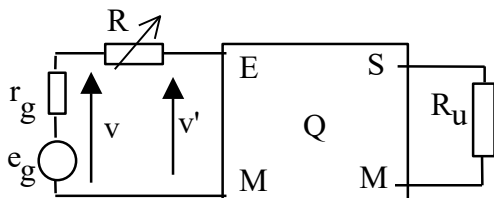


2. Impédances d'entrée et de sortie

a) Impédance d'entrée Z_e :

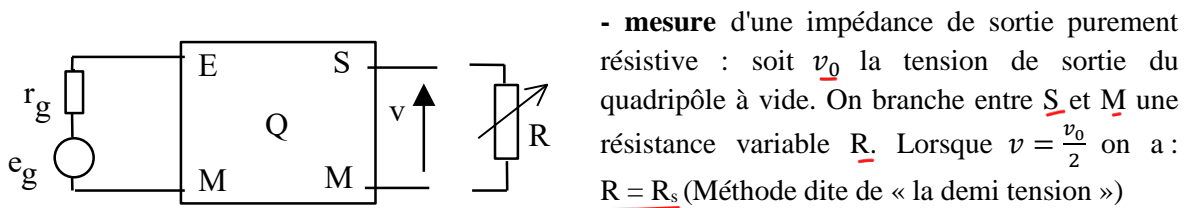
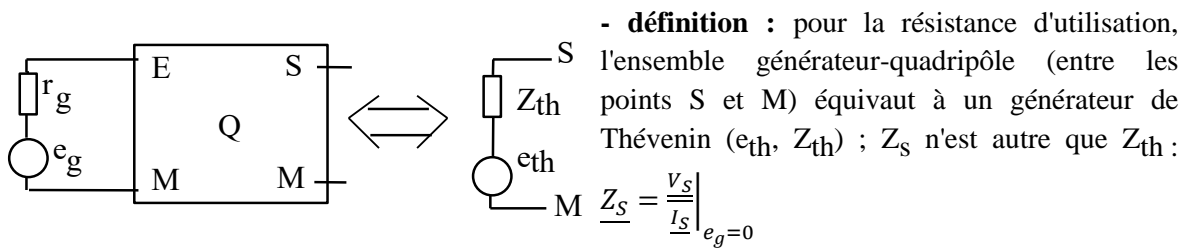


$$\underline{Z_e} = \frac{v_e}{I_e}$$



- **définition** : il s'agit de l'impédance du générateur équivalent de Thévenin vu de l'entrée du quadripôle. Pour le générateur, l'ensemble quadripôle-résistance (entre les points E et M) équivaut à une impédance Z_e de valeur complexe : $\underline{Z_e} = \frac{v_e}{I_e}$

- **mesure** d'une impédance d'entrée purement résistive : on place en série avec le générateur une résistance variable R. Lorsque $v' = \frac{v}{2}$ on a $R_e = R$ (Méthode dite de « la demi tension »)

b) Impédance de sortie Z_S :

3. Exemples de quadripôles

- Les filtres « passifs » :

Intérêt : la réponse en fréquence

Inconvénient : perte de signal et perte d'énergie

- Le transformateur :

Abaisseur de tension et élévateur de courant ou le contraire, mais à énergie constante

Impédances apparentes vues à l'entrée ou à la sortie

- Les amplificateurs :

Ampli

De tension sans amplification de courant

Ampli

De courant sans amplification de tension

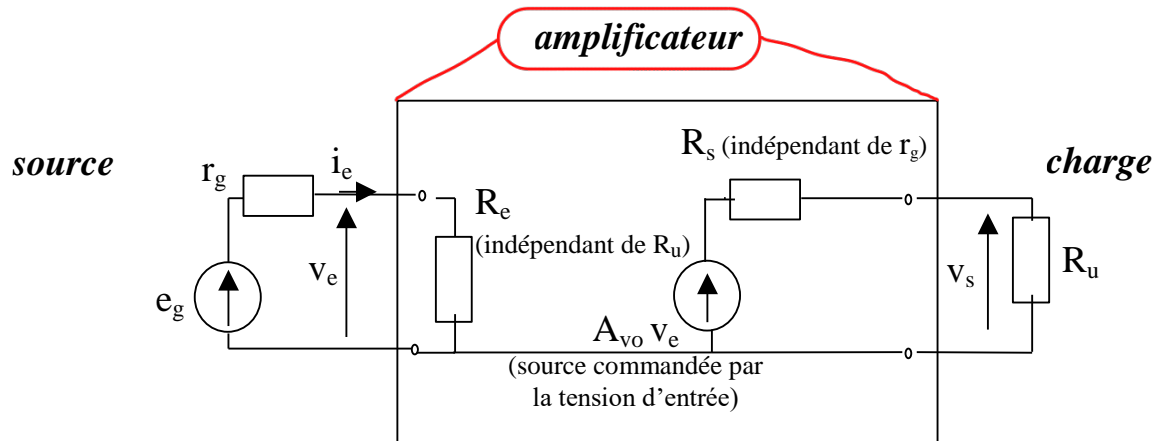
Ampli

De courant et de tension

Toujours de puissance par conversion d'une énergie continue de polarisation en énergie alternative transportée par le signal amplifié

4. Caractéristiques et modélisation d'un amplificateur de tension

Un amplificateur peut être appréhendé comme un quadripôle particulier. Ainsi, si R_e est indépendant de R_u et R_s indépendant de r_g , on peut utiliser le modèle de « l'amplificateur parfait » suivant (dans lequel A_{v0} désigne l'amplification en tension à vide du système étudié)



5. Mise en cascade d'amplificateurs de tension

L'amplification en tension A_v du montage chargé par R_U est d'autant moins dégradée par rapport à l'amplification à vide A_{v0} , que la résistance de sortie R_s est faible devant la charge R_U .

L'amplification A_v de 2 étages, caractérisés par $(A_{v0i})_{i=1,2}$, $(R_{ei})_{i=1,2}$, $(R_{si})_{i=1,2}$ et chargé par R_U , est donnée par l'expression suivante :

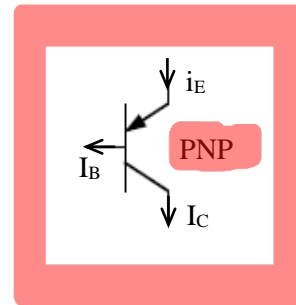
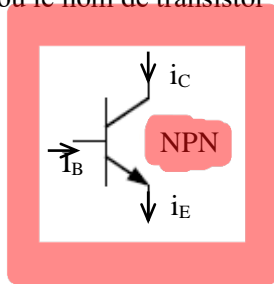
$$A_v = A_{v01} A_{v02} \frac{R_u}{R_u + R_{s2}} \frac{R_{e2}}{R_{e2} + R_{s1}} .$$

En règle générale, un montage à amplificateurs maintient un bon gain en tension si les amplificateurs qui le composent ont une forte impédance d'entrée et une faible impédance de sortie.

D. Le transistor bipolaire

1. Rappels

Un transistor bipolaire est constitué de **deux jonctions PN** montées têtes bêtes. Deux sortes de transistors bipolaires existent donc : les **PNP** et les **NPN**. Le semi-conducteur de la région centrale est connecté à l'électrode nommée base (B), les deux autres électrodes étant nommées émetteur (E) et collecteur (C). On notera que ces deux électrodes ne sont pas interchangeables, le dopage de l'émetteur étant plus important que celui du collecteur. Sans rentrer dans la physique des semi-conducteurs, pour un transistor NPN le fonctionnement du composant peut être réduit pour une première étude au raisonnement suivant. En régime de fonctionnement normal dans la zone active, la jonction BE est polarisée en direct et BC en inverse. Un courant d'électrons (majoritaires dans E) s'établit de l'émetteur vers la base (de même qu'un courant de trous s'établit de la base vers l'émetteur). Ces électrons (respectivement trous), lorsqu'ils arrivent au voisinage de la zone de charge d'espace de la jonction BC sont happés par le fort champ électrique qui y règne. Un courant peut s'établir dans la jonction BC pourtant bloquée : c'est **l'effet transistor. Ce courant de collecteur est principalement réglé par le courant i_B** . Il faut noter que les deux porteurs de charge (électrons et trous) participent à ce courant, d'où le nom de transistor bipolaire.



2. Régimes de fonctionnement

Les jonctions émetteur-base et base-collecteur peuvent être polarisées soit en direct, soit en inverse. Suivant les cas, on définit quatre régimes de fonctionnement décrits dans le tableau ci-dessous. Dans la suite du cours les transistors seront supposés fonctionner en régime normal direct, les régimes saturé et bloqué étant considérés comme des situations limites de fonctionnement (sauf dernier chapitre).

Polarisation directe :

$P \leftrightarrow \oplus$ de la batterie.

Polarisation inverse :

$P \leftrightarrow \ominus$ de la batterie.

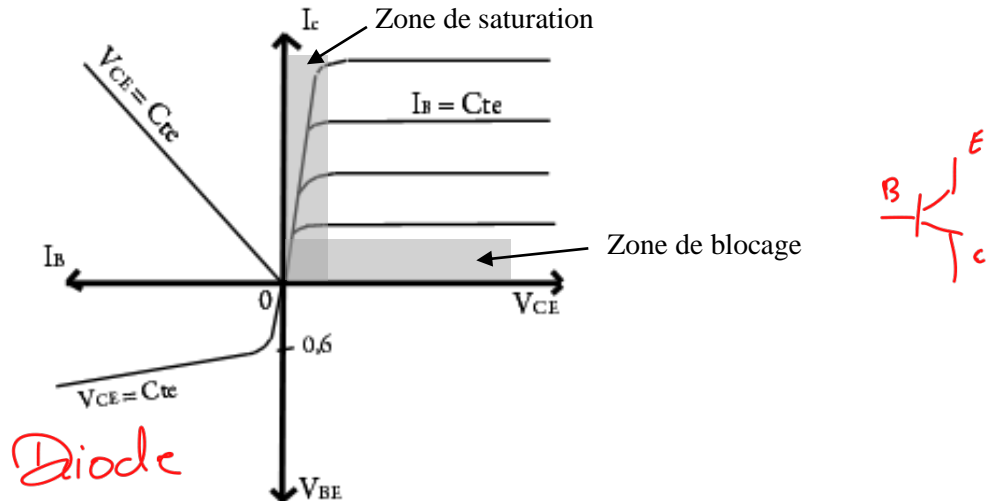
	jonction B/E	jonction B/C
normal direct	<u>direct</u>	<u>inverse</u>
normal inversé	<u>inverse</u>	<u>direct</u>
saturé	<u>direct</u>	<u>direct</u>
bloqué	<u>inverse</u>	<u>inverse</u>

3. Caractéristiques statiques

Six grandeurs électriques permettent de décrire complètement le fonctionnement d'un transistor : les tensions V_{BE} , V_{BC} , V_{CE} , et les courants I_B , I_C et I_E . La loi des mailles et la loi des nœuds permettent de lier ces grandeurs (leur somme est nulle), donc quatre signaux sont indépendants et suffisent à décrire l'état du composant. En réalité, les lois de la physique des semi-conducteurs établissent des relations

entre ces variables. On retiendra par exemple que la jonction base émetteur, qui se comporte comme une diode, est régie par l'équation : $I_B \approx I_S \exp(V_{BE}/V_T)$ avec I_S le courant de saturation de la diode BE et $V_T = \frac{kT}{q}$ environ égal à 25mV à la température ambiante.

Il est de coutume de représenter ces lois d'évolution par des réseaux de courbes paramétrées. La figure ci-dessous représente l'un de ces réseaux pour des grandeurs continues (au sens temporel du terme), appelé **caractéristiques statiques** du transistor.



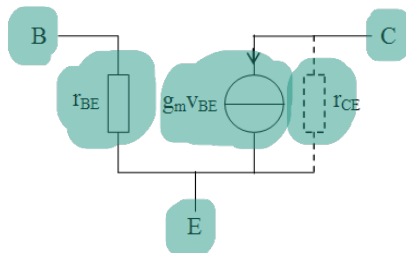
Première remarque sur la caractéristique $I_B(V_{BE})$: on retrouve le comportement de diode. Le domaine $I_C(V_{CE})$ peut être divisé en une région où le transistor est dit bloqué (très faible courant de collecteur), une zone de saturation (faible tension V_{CE}) et une zone où le comportement est assimilable à une source de courant commandée par le courant de base, ou zone de fonctionnement linéaire utilisée en amplification. Pour être complet on notera qu'une hyperbole de puissance maximale dissipable limite cette région.

4. Modèle(s) du transistor bipolaire

Comme la diode, le transistor bipolaire peut être modélisé à différents niveaux de finesse. Le premier modèle, à l'ordre 0, considère le composant comme un simple **amplificateur de courant**. Ce modèle est suffisant pour prévoir la polarisation du montage. On écrira alors : $I_C = \beta I_B$ avec β le gain en courant (aussi appelé parfois H_{fe}). La jonction BE est modélisée à l'ordre 0 par une source de tension de $V_{BE} \sim 0,6V$. Ce modèle est insuffisant pour l'étude du comportement dynamique du circuit pour plusieurs raisons. D'abord, le paramètre β est fortement variable d'un composant à l'autre (pour un même modèle de transistor). Une plage de variation de 100 à 200 est courante. Ensuite, il s'agit d'un paramètre statique, le « gain en courant » dynamique est différent. Enfin, ce paramètre n'est pas constant, la jonction BE ayant en réalité un comportement de jonction de diode.

Pour le régime de fonctionnement dynamique, il est nécessaire de disposer d'un modèle plus précis. Plusieurs modèles sont disponibles. Certains sont valables sur toute la caractéristique de fonctionnement (Ebers et Moll par exemple, réservé à la BF), d'autres, que nous allons utiliser, sont adaptés à l'étude en petits signaux, et valables sur une large gamme de fréquence lorsqu'ils sont complets. D'autres modèles enfin considèrent le transistor dans son circuit comme un quadripôle, et se basent sur le formalisme matriciel pour décrire le fonctionnement du circuit. En particulier, les paramètres hybrides (*h parameters*) du transistor pour une configuration donnée (émetteur commun ...) sont utilisés dans le domaine des hautes fréquences.

Lors de l'étude basse fréquence d'un montage amplificateur, le schéma équivalent en petits signaux suivant pourra être substitué au transistor. Il est important d'être bien conscient des limites de ce modèle. En particulier, il ne devra pas être utilisé pour une étude en grands signaux, et il ne permet pas en l'état de prévoir les limites hautes de la bande passante d'un circuit.



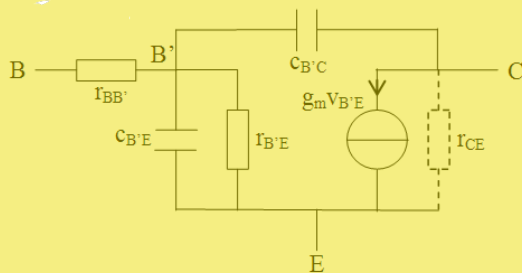
Ordres de grandeurs :

$$g_m \sim 100 \text{ mS} = 100 \text{ mA/V}$$

$$r_{BE} \sim 1 \text{ k}\Omega$$

$$r_{CE} \sim 100 \text{ k}\Omega$$

Pour une étude en hautes fréquences, il faut compléter ce schéma avec les capacités parasites (capacités de diffusion des jonctions essentiellement) du composant. La résistance parasite d'accès à la base $r_{BB'}$ (résistance du matériau semi conducteur) est également insérée. Suivant la gamme de fréquence de travail, les inductances parasites de la connectique du composant pourront être ajoutées. Le schéma équivalent petits signaux HF, appelé **modèle de Giacoletto**, est représenté ci-dessous.



Ordres de grandeurs :

$$r_{BB'} \sim 100 \Omega$$

$$C_{BE} \sim 10 \text{ pF}$$

$$C_{BC} \sim 1 \text{ pF}$$

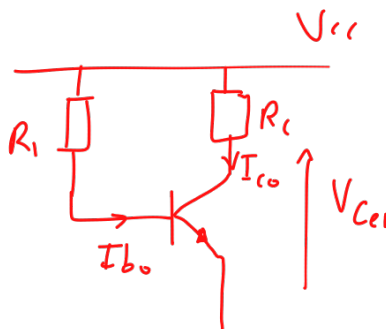
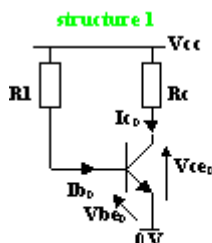
A partir de ce schéma on peut calculer la fréquence de transition, paramètre intrinsèque au transistor, définie comme la fréquence à laquelle le gain en courant du transistor est unitaire.

$$f_T = f \mid |\beta| = 1 \text{ avec } \beta = \frac{i_c}{i_b} \Big|_{v_{ce}=0}$$

$$\text{On trouve : } \beta(\omega) = \frac{g_m r_{BE}}{1 + j(C_{BE} + C_{BC}) r_{BE} \omega} \text{ et } f_T \cong \frac{g_m}{2\pi(C_{BE} + C_{BC})}$$

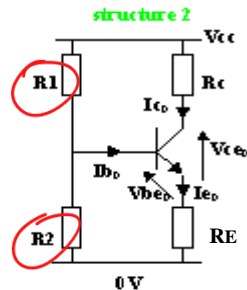
5. Polarisation du transistor

Structure1 :

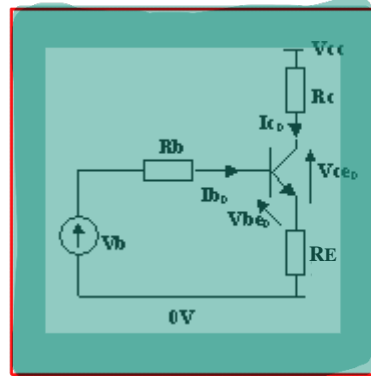


Inconvénient : Le point de repos dépend beaucoup de β . Mais β varie d'un transistor à l'autre bien que la référence soit la même et pour un même transistor en fonction de la température. Ce montage très simple est donc difficilement utilisable.

Structure 2 : la polarisation par pont diviseur avec stabilisation du point de repos



Application du Théorème de Thévenin sur la base :



$$\text{où } V_b = V_{cc} R_2 / (R_1 + R_2)$$

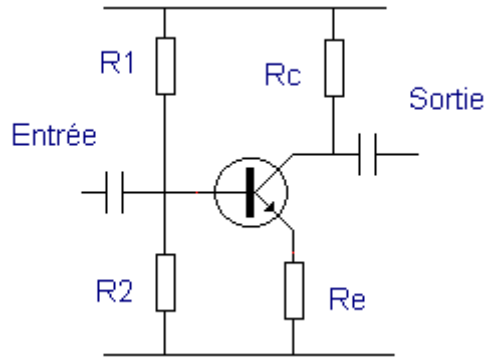
$$R_b = R_1 R_2 / (R_1 + R_2)$$

Cette contre-réaction assure une stabilisation par rapport à la température : si T augmente, alors le gain en courant β augmente entraînant I_C . Le même raisonnement que précédemment va alors permettre une stabilisation de I_C malgré l'augmentation de T .

Dans la structure 2, grâce à R_E , le point de polarisation est donc stable en température et l'interchangeabilité des transistors est possible.

6. Application d'un signal alternatif (capacités de liaison et de découplage)

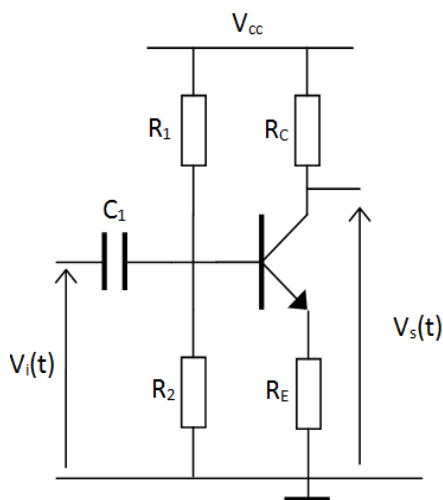
Nous voici en présence d'un amplificateur B.F. (basses fréquences) complet :



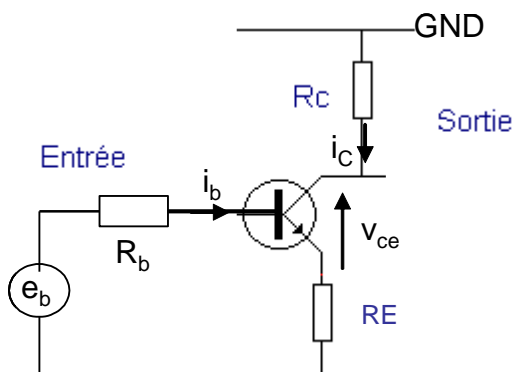
Comme le signal d'entrée ajouté est un signal alternatif, les alternances viendront s'ajouter à la tension de polarisation existante, comme le montre la figure ci-dessous. On se déplace alors sur la **droite de charge dynamique** du montage. Cette droite de charge dynamique est déterminée en se plaçant dans la bande passante du montage et en faisant un schéma dynamique du montage.

a Exemple du montage à charges réparties

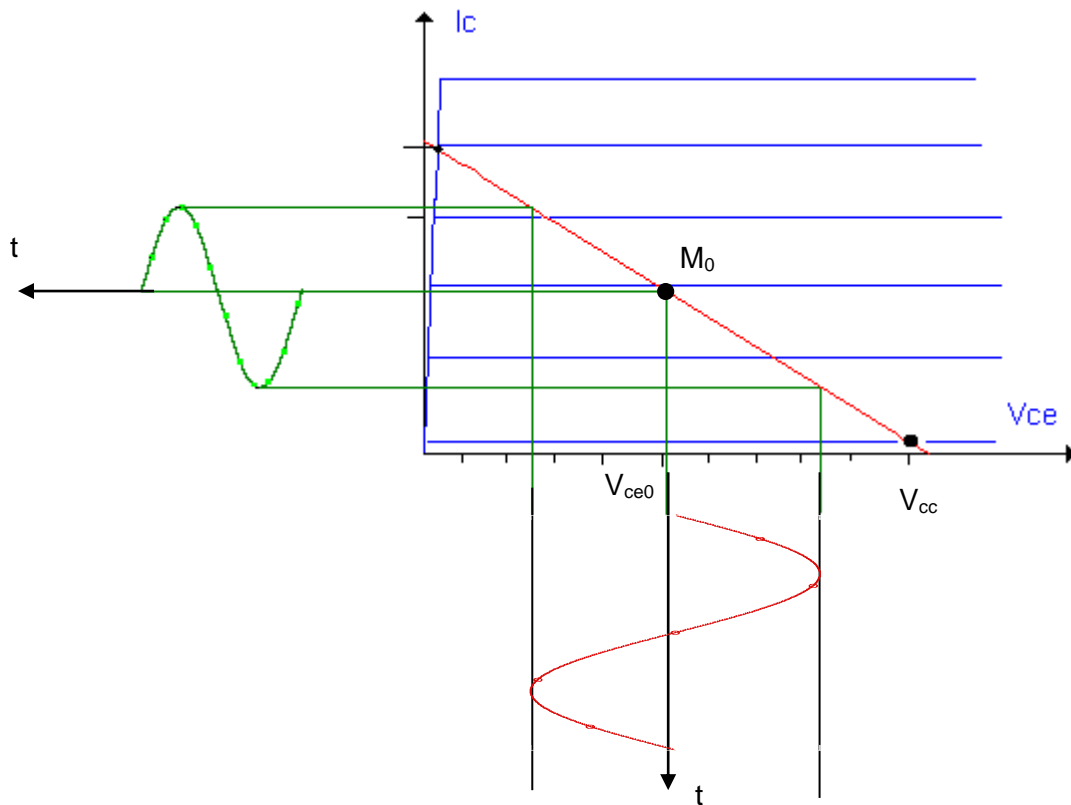
Soit le montage amplificateur à charges réparties suivant :



Dans la bande passante, les capacités de liaison sont des court circuits et pour faire le schéma dynamiques on éteint toutes les sources non commandées (source de tension éteinte = CC et source de courant éteinte = CO). Le schéma dynamique dans la bande passante du montage précédent est donc :



La droite de charge dynamique passe par le point de polarisation et est donc, dans ce cas, confondue avec la droite de charge statique. Si l'on veut rester en régime linéaire afin de ne pas déformer le signal, on voit comme le montre la figure ci-dessous, qu'il faut limiter l'amplitude des signaux : on reste en **petits signaux** (=faible amplitude).



Dans le cas contraire, on aura une déformation soit par blocage du transistor, soit par saturation.

Pour notre exemple :

La dynamique par saturation est : $v_{cesat} = V_{ce0}$

La dynamique par blocage est $v_{cebloc} = V_{cc} - V_{ce0}$

La dynamique maximale du montage est donc la plus petite des deux :

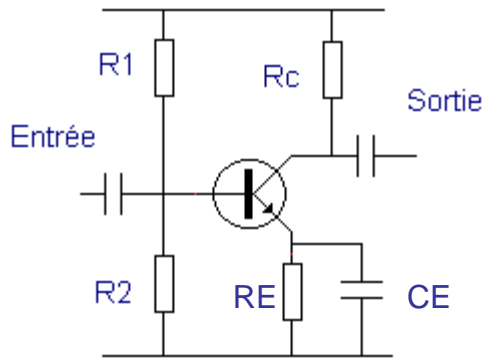
$$v_{cemax} = \min(v_{cesat}, v_{cebloc})$$

La dynamique de sortie est l'amplitude maximale que peut atteindre le signal de sortie sans déformation. Dans ce cas du montage à charge répartie, on a : $v_{smax} = R_C / [R_C + R_E] v_{cemax}$

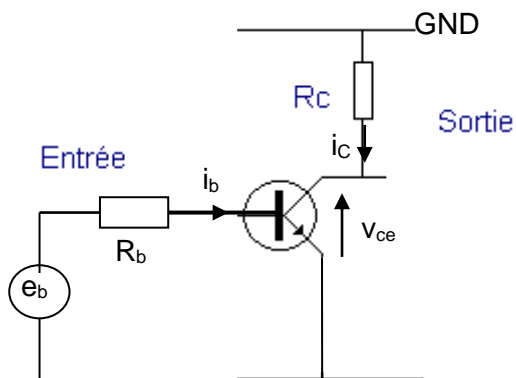
Pour assurer une dynamique maximale il faut placer le point de polarisation au milieu de la droite de charge dynamique, soit pour notre exemple : $V_{ce0} = V_{CC}/2$.

b Exemple du montage émetteur commun

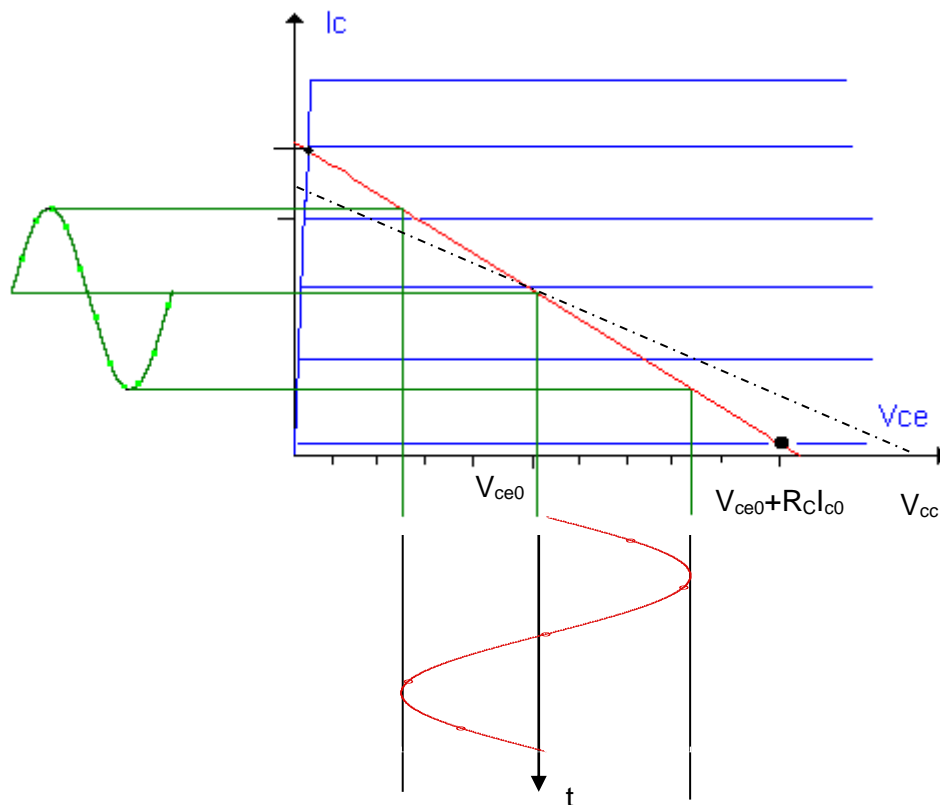
Soit le montage émetteur commun (=émetteur à la masse dans la bande passante) suivant :



Dans la bande passante, les capacités de liaison et la capacité de découplage C_e sont des court-circuits et pour faire le schéma dynamique on éteint toutes les sources non commandées. Le schéma dynamique dans la bande passante du montage précédent est donc :



La droite de charge dynamique (en trait continu sur la figure ci-dessous) passe par le point de polarisation et est donc, dans ce cas, est différente de la droite de charge statique (en pointillée sur la figure ci-dessous). Si l'on veut rester en régime linéaire afin de ne pas déformer le signal, on voit comme le montre la figure ci-dessous, qu'il faut limiter l'amplitude des signaux : on reste en **petits signaux** (=faible amplitude).



Dans le cas contraire, on aura une déformation soit par blocage du transistor, soit par saturation. Pour notre exemple :

La dynamique par saturation est : $v_{cesat} = V_{ce0}$

La dynamique par blocage est $v_{ceblo} = R_C I_{C0}$

La dynamique maximale du montage est donc la plus petite des deux :

$$v_{cemax} = \min(v_{cesat}, v_{ceblo}).$$

La dynamique de sortie, dans le cas du montage émetteur commun est : $v_{smax} = v_{cemax}$

Pour assurer une dynamique maximale il faut placer le point de polarisation au milieu de la droite de charge dynamique, soit pour notre exemple : $V_{ce0} = R_C I_{C0}$

E. L'amplification de puissance

1. Rôle de l'amplification de puissance

L'amplification, comme le filtrage, les opérations arithmétiques, la transmission de signaux, et d'autres, est une fonction clé de l'électronique analogique. Si aujourd'hui nombre de ces fonctions sont de plus en plus « numérisées », il n'en reste pas moins que les grandeurs physiques qui nous entourent sont de nature continue. L'interaction de ces grandeurs avec le monde de l'électronique, par le biais de capteur ou de transducteur, donne naissance à des signaux analogiques. C'est pourquoi peu d'équipement électronique (électrique) sont dépourvus de ces fonctions analogiques de base.

Dans un souci de généralité, considérons une chaîne de traitement électronique de signal. Cet équipement pourrait par exemple avoir pour but de mesurer, modifier, interagir ou transmettre un signal de nature électrique (lui-même issu d'un capteur par exemple), et éventuellement de le retranscrire après traitement en un signal physique (par le biais d'un actionneur par exemple). Dans l'immense majorité des cas, il faudra à un moment dans cette chaîne adapter entre deux étages de traitement les niveaux des signaux électroniques. Pour autant on ne parle pas systématiquement d'amplification de puissance. Généralement cette amplification de puissance n'est nécessaire qu'en fin de chaîne, pour l'alimentation d'un actionneur, d'un émetteur, ou d'un transducteur au sens général.

La **fonction** réalisée par un amplificateur de puissance est la suivante. Il s'agit à partir d'un signal à faible niveau de **retranscrire le plus fidèlement possible** l'évolution de ce signal avec un **niveau de puissance plus élevé**.

Afin de fixer les idées, voici quelques exemples d'utilisation d'un amplificateur de puissance. Le plus commun est **l'amplificateur audio**, qui permet d'exciter avec toute la puissance nécessaire un ou des hauts parleurs, pour le plus grand plaisir de nos oreilles. Moins connu, **l'amplificateur radiofréquence** permet de fournir la puissance à une antenne de transmission radio. A l'interface avec l'électronique de puissance, un **amplificateur pour servomoteur** permet d'alimenter une machine électrique (MCC en général) pour en gérer la vitesse ou la position.

2. Caractéristiques importantes

La première caractéristique importante d'un amplificateur est le **gain en puissance** qu'il apporte. Ce gain est directement lié au **niveau de puissance de sortie** que l'amplificateur est capable de délivrer. La **puissance dissipée** (pertes) dans l'étage d'amplification et le **rendement** de l'amplificateur sont également liés. Le schéma suivant illustre ces relations.

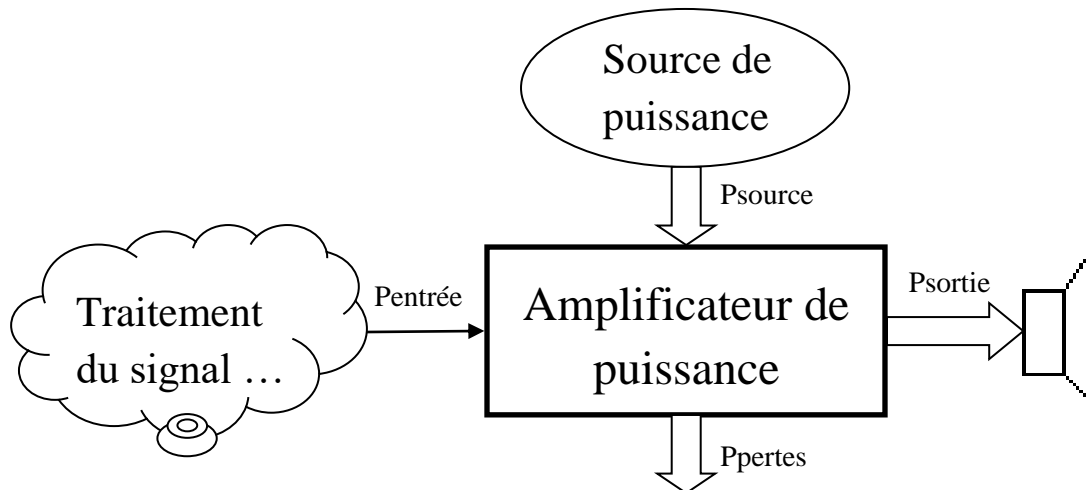


Schéma de principe de l'amplificateur de puissance dans son environnement

Le gain en puissance est défini par : $G(dB) = 10 \log \left(\frac{P_{sortie}}{P_{entrée}} \right)$ avec en général $P_{entrée} \ll P_{sortie}$

Le rendement de l'amplificateur est : $\eta = \frac{P_{sortie}}{P_{source}} = \frac{P_{sortie}}{P_{sortie} + P_{pertes}}$ (on notera que la contribution de la puissance d'entrée est légitimement négligée)

Une autre caractéristique au moins aussi importante d'un amplificateur de puissance est sa fidélité de restitution du signal d'entrée. En terme plus mathématique on parlera de **linéarité** de la chaîne d'amplification, ou bien, à l'inverse, du niveau de **distorsion** qu'elle introduit. Le **taux de distorsion harmonique** est un indicateur permettant de quantifier cette distorsion.

$$THD (\%) = \frac{\sqrt{A_2^2 + A_3^2 + A_4^2 + \dots + A_n^2}}{A_1}$$

Une autre caractéristique importante est la **plage fréquentielle** de travail de l'amplificateur, notamment la stabilité du gain sur l'ensemble de la gamme de fréquence. Enfin, comme pour tout amplificateur, les notions d'**impédances d'entrée et de sortie** sont critiques.

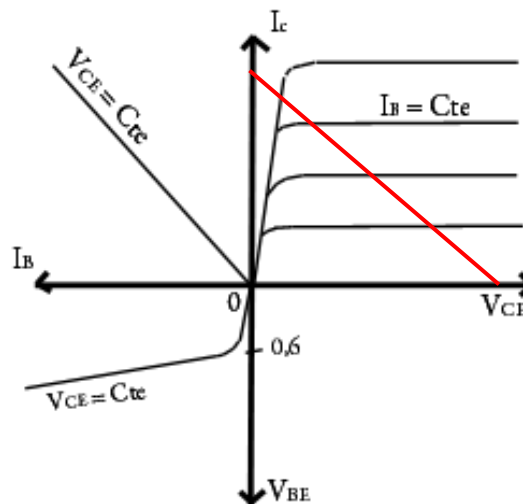
Note : Il existe au moins une exception à la demande de linéarité d'un amplificateur. Dans les années 60, un certain Jimi Hendrix a construit sa légende en utilisant son amplificateur de guitare à lampe au-delà de son niveau de saturation. La distorsion (en fait l'écrêtage) qui en résultait produisait un son pour le moins harmonieux. Depuis, cet effet sonore est largement utilisé par les guitaristes rock.

3. Les différentes classes d'amplification

Il existe plusieurs critères permettant de classer les différents types de circuits amplificateurs. Citons par exemple la plage de fréquence de travail, le nombre de composants actifs élémentaires, la gamme de puissance de sortie, le type de composant actif ... Le critère qui sera utilisé ici est l'**angle de conduction** d'un élément actif de l'amplificateur. Cette notion est directement liée à la notion de **point de polarisation**. Pour rappel ce point définit les grandeurs courant tension de repos (en régime continu) de l'élément actif du montage. Cette polarisation des éléments actifs des circuits amplificateurs est directement liée au caractère unidirectionnel (en courant tension) de ces composants (que ce soit

transistor bipolaire, FET ou tube). Pour pouvoir traiter des signaux alternatifs, il est nécessaire de décaler par la polarisation les grandeurs électriques.

Afin de clarifier et d'illustrer ces propos, attardons nous sur l'étude d'un amplificateur à transistor. Considérons l'association de ce composant avec une charge. Le point de repos se trouve à l'intersection d'une courbe du réseau avec la droite de charge statique. Plusieurs situations sont alors possibles.



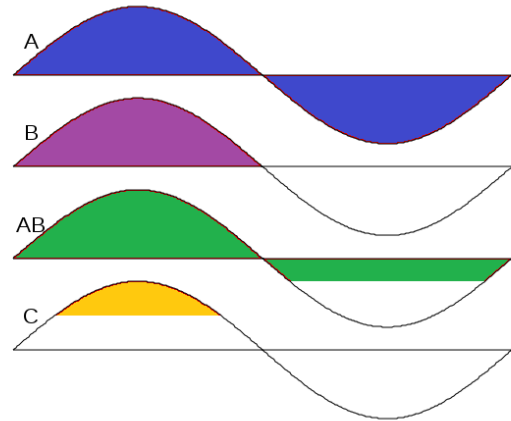
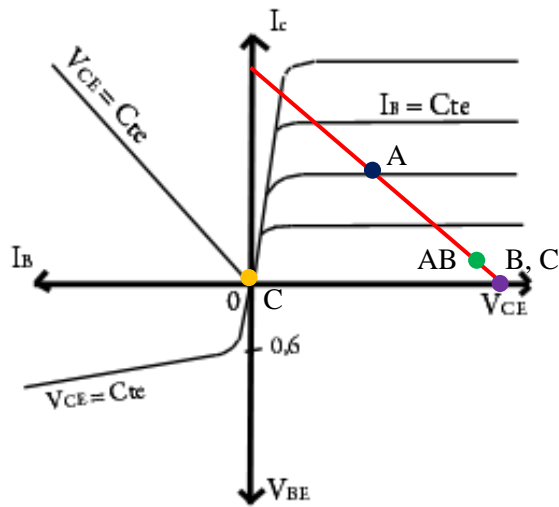
Le point de polarisation peut se situer vers le milieu de la droite de charge statique (pour profiter d'une excursion maximale en tension courant de sortie, il doit se situer au milieu de la droite de charge dynamique). Ce point de repos est dissipatif, le courant I_{C0} et la tension V_{CE0} étant tout deux non nuls. En revanche le transistor peut être utilisé de part et d'autre du point de repos, l'angle de conduction du transistor est maximal (360°). Ce type d'amplificateur est dit de **classe A**.

Seconde possibilité, le point de polarisation est placé en limite de la droite de charge, à $I_{C0}=0A$. Le transistor est bloqué, ce point de repos n'est pas dissipatif. En revanche le point de fonctionnement ne peut se déplacer que vers la partie gauche de la droite de charge, dit autrement l'angle de conduction est limité à 180° . Il faudra donc deux transistors utilisés de façon complémentaire pour amplifier la totalité du signal d'entrée. Ce type d'amplificateur fonctionne en **classe B**.

Dans une variante de cet amplificateur le point de repos est placé légèrement à gauche du point $I_{C0}=0A$. Le courant de collecteur est maintenu faible pour limiter la dissipation, mais le transistor n'est pas complètement bloqué, nous verrons plus tard pourquoi. Cette variante porte le nom d'amplificateur en **classe AB**.

Lorsque la jonction base-émetteur est polarisée en deçà de son seuil de conduction, seule une fraction d'une alternance du signal d'entrée parvient à mettre en conduction le transistor. L'angle de conduction est donc inférieur à 180° , et caractérise la **classe C**. Le comportement de l'amplificateur est fortement non linéaire, de nombreux harmoniques du signal d'entrée sont produits. Pour cette raison, les amplificateurs de classe C sont souvent utilisés avec des charges accordées, au comportement passe bande.

Récapitulatif :

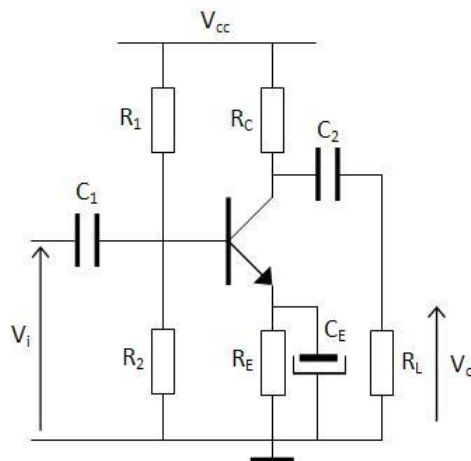


Polarisation des différentes classes

Angle de conduction

4. L'amplificateur de classe A : exemple de l'émetteur commun

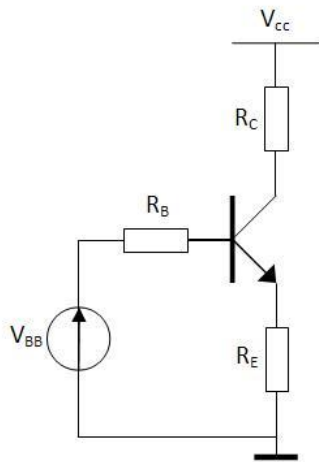
Les principales caractéristiques de l'amplification de puissance en classe A seront mise en évidence au travers de l'étude d'un exemple de montage à transistor en émetteur commun. Une mise en garde s'impose : il ne faut pas assimiler de façon systématique le type de montage et la classe de fonctionnement d'un amplificateur, car de façon générale un montage peut être polarisé de différentes manières.



Ce montage amplificateur servira d'exemple général pour la méthode d'étude d'un montage à transistor.

1 – Calcul de la polarisation

Pour le calcul de la polarisation les condensateurs de liaison et de découplage sont assimilés à des circuits ouverts, ce qui permet d'utiliser le schéma suivant, avec V_B et R_B les éléments du modèle équivalent de Thévenin vu de la base du transistor.



$$\text{Avec : } V_{BB} = V_{CC} \frac{R_2}{R_1 + R_2} \quad R_B = \frac{R_1 R_2}{R_1 + R_2}$$

$$\text{Loi des mailles : } V_{BB} = R_B I_{B0} + V_{BE0} + R_E I_{E0}$$

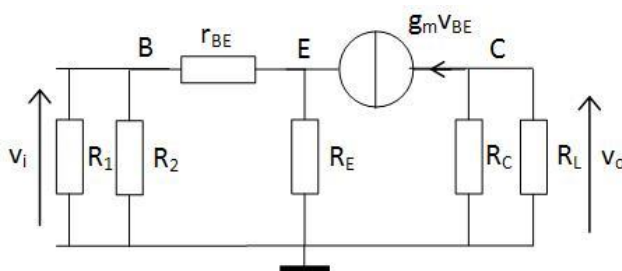
$$\text{Avec : } I_{C0} = \beta I_{B0}, \quad \beta \gg 1 \quad \text{et} \quad V_{BE0} = cte = V_J$$

$$\text{On a alors : } I_{C0} = \frac{V_{BB} - V_J}{R_E + \frac{R_B}{\beta}} \quad \text{et} \quad V_{CE0} = V_{CC} - (R_E + R_C) \frac{V_{BB} - V_J}{R_E + \frac{R_B}{\beta}}$$

Remarque : outre les notions de **dynamique** de sortie et de **dissipation** au repos, le point de polarisation doit être caractérisé par une bonne **stabilité** vis-à-vis d'un échange de composant (β différent) et d'un changement des paramètres environnementaux (température essentiellement, qui fait varier β et V_J (coefficient $-2,5\text{mVK}^{-1}$ pour le silicium)). Dans ce but, on tentera dans la mesure du possible (compromis avec la bande passante, le gain, les impédances d'entrée sortie etc.) de respecter les conditions : $V_{BB} \gg V_J$ et $\beta R_E \gg R_B$

2 – Etude en petits signaux dans la bande passante

Dans la bande passante de l'amplificateur les condensateurs de liaison et de découplage sont assimilés à des courts-circuits, et pour des petites variations du signal d'entrée le transistor est remplacé par son schéma équivalent en petits signaux. Sans condensateur de découplage d'émetteur, on aboutit au schéma suivant :



Le **gain en tension** du montage est :

$$\frac{v_o}{v_i} = - \frac{R_L R_C}{R_L + R_C} \frac{1}{R_E + \frac{r_{BE}}{\beta}} \quad \text{avec} \quad \beta = g_m r_{BE}$$

Si la charge est directement la résistance de collecteur, et si la condition $R_E \gg \frac{r_{BE}}{\beta}$ est vérifiée le gain en tension se réduit à :

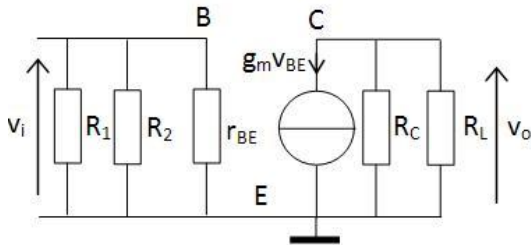
$$\frac{v_o}{v_i} = - \frac{R_C}{R_E}$$

Plusieurs remarques peuvent être faites sur ces résultats. La première concerne le caractère inverseur de l'amplificateur, qui se traduit par la négativité du gain en tension. Il est important également de noter que le gain dépend du point de polarisation, via le paramètre r_{BE} identifié au voisinage du point de repos. Une exception intéressante à cette dépendance se produit lorsque la relation $R_E \gg \frac{r_{BE}}{\beta}$ est vérifiée, le gain du montage étant alors indépendant des paramètres du transistor, et fixé simplement par le rapport des résistances de collecteur et d'émetteur. On remarque néanmoins que la résistance d'émetteur, qui stabilise le point de polarisation, a tendance à faire chuter le gain du circuit. Le choix de sa valeur, ainsi que son découplage (qui peut être partiel), est affaire de compromis, d'autant qu'elle

intervient également positivement dans l'**impédance** (résistance ici) **d'entrée** de l'amplificateur : $R_i = R_B // (r_{BE} + (\beta + 1)R_E)$

La **résistance de sortie** du montage vaut : $R_o = R_C$

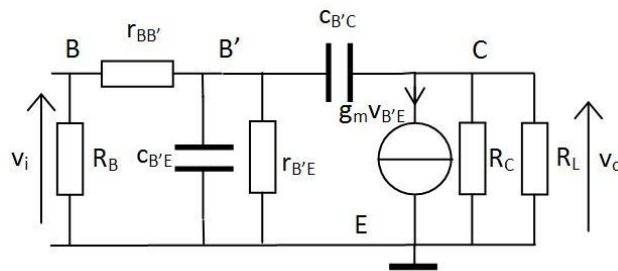
Avec un découplage total de la résistance d'émetteur le schéma équivalent petits signaux devient :



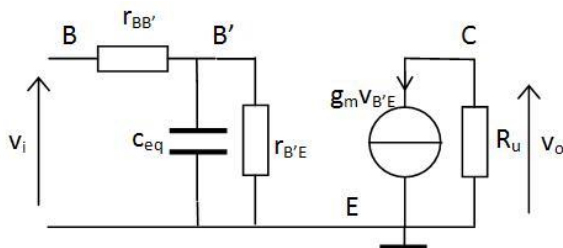
Le gain en tension vaut alors : $\frac{v_o}{v_i} = -g_m \frac{R_L R_C}{R_L + R_C}$
Et la résistance d'entrée : $R_i = R_B // r_{BE}$

3 – Etude des limites de la bande passante

Deux études sont à mener, pour déterminer les **fréquences de coupures basses et hautes** de l'amplificateur. Ces fréquences de coupures sont dues respectivement aux condensateurs physiques de liaison et de découplage, et d'autre part aux capacités parasites du composant transistor. A titre d'exemple, voici le schéma équivalent en petits signaux de l'amplificateur en hautes fréquences.



Le calcul de la fonction de transfert de ce circuit est rendu complexe par la capacité $C_{B'C}$. Pour simplifier ce calcul une transformation du schéma est nécessaire. L'application du **théorème de Miller** permet de réaliser facilement cette transformation. On aboutit alors après quelques simplifications (on suppose que la capacité renvoyé en sortie est négligeable, ce qui est légitime puisque sa valeur est divisée par le gain en tension) au schéma suivant :



Avec : $R_u = R_C // R_L$

et $C_{eq} = C_{B'E} + C_{B'C}(1 + g_m R_u)$

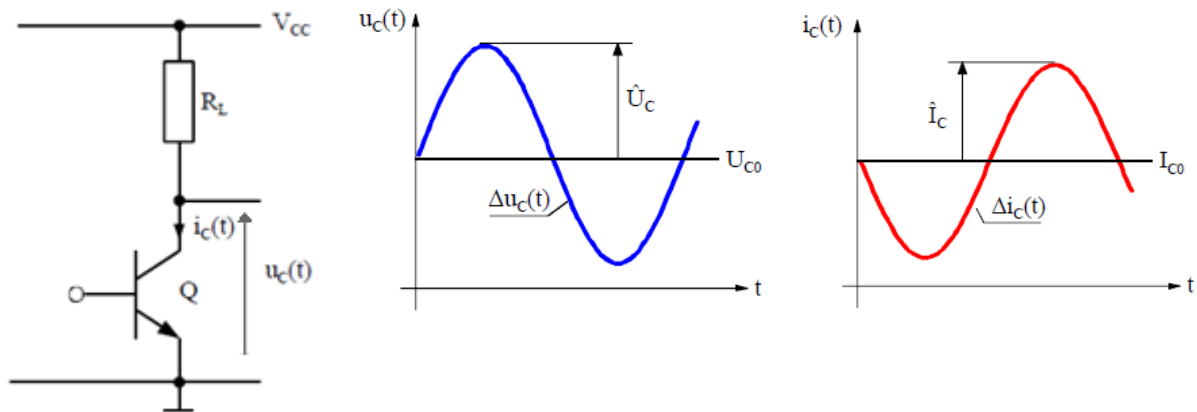
La fonction de transfert du montage est :

$$\frac{V_o}{V_i}(\omega) = \frac{A_{v0}}{1 + j \frac{\omega}{\omega_0}}$$

Avec : $A_{v0} = -\frac{g_m R_u r_{B'E}}{r_{B'E} + r_{BB'}}$ et $\omega_0 = \frac{r_{B'E} + r_{BB'}}{r_{B'E} r_{BB'} C_{eq}}$

4 – Etude énergétique

Le schéma de la figure suivante représente le montage émetteur commun simplifié sans son circuit de polarisation.



On a en régime sinusoïdal :

$$u_c(t) = U_{c0} + \Delta u_c = U_{c0} + \widehat{U}_c \sin(\omega t)$$

$$i_c(t) = I_{c0} + \Delta i_c = I_{c0} - \widehat{I}_c \sin(\omega t)$$

La puissance instantanée dissipée dans la charge est donc :

$$p_L(t) = (V_{cc} - U_{c0} - \widehat{U}_c \sin(\omega t)) \cdot (I_{c0} - \widehat{I}_c \sin(\omega t))$$

Et la puissance moyenne dissipée dans la charge est :

$$P_L = (V_{cc} - U_{c0}) \cdot I_{c0} + \frac{\widehat{U}_c \widehat{I}_c}{2}$$

Cette puissance moyenne peut être décomposée en deux parties : une due à la polarisation, qui ne porte pas d'information, et l'autre qui porte le signal utile. On peut donc écrire :

$$P_{Lutile} = \frac{\widehat{U}_c \widehat{I}_c}{2}$$

Le même calcul permet de déterminer la puissance dissipée par le transistor :

$$P_{Tr} = U_{c0} \cdot I_{c0} - \frac{\widehat{U}_c \widehat{I}_c}{2}$$

On retrouve finalement par un bilan de puissance que la puissance moyenne fournie par l'alimentation est :

$$P_{totale} = V_{cc} \cdot I_{c0}$$

Ce qui permet de calculer le rendement de l'amplificateur de classe A :

$$\eta = \frac{P_{Lutile}}{P_{totale}} = \frac{\frac{\widehat{U}_c \widehat{I}_c}{2}}{V_{cc} \cdot I_{c0}}$$

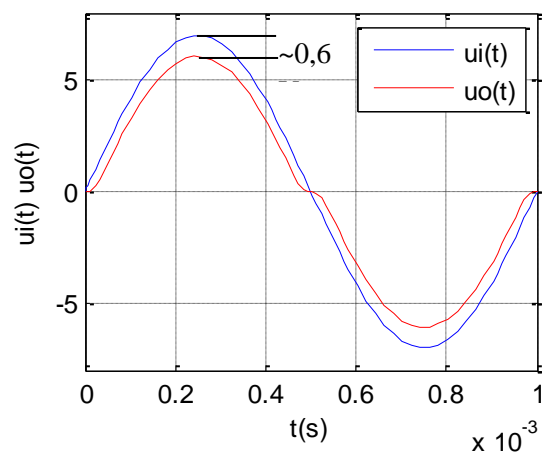
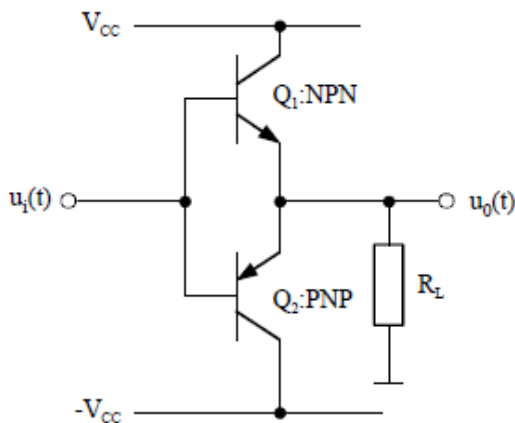
Considérons le rendement maximum. Il est atteint lorsque les amplitudes des variations des courant et tension u_c et i_c sont maximales. Le potentiel de collecteur est limité par la tension d'alimentation d'une part, et par la tension de saturation du transistor d'autre part. Cette tension de saturation, faible, est ici supposée nulle. L'amplitude maximale de u_c est donc obtenue pour la polarisation $U_{c0} = V_{cc}/2$ et vaut alors $V_{cc}/2$. L'amplitude du courant collecteur vaut alors $V_{cc}/2R_L$, et le courant de polarisation optimum est $V_{cc}/2R_L$. Le rendement maximum est donc :

$$\eta_{max} = \frac{\frac{V_{cc}V_{cc}}{8R_L}}{V_{cc} \cdot \frac{V_{cc}}{2R_L}} = \frac{1}{4} = 25\%$$

Ce rendement est particulièrement mauvais, d'autant plus qu'il s'agit du rendement maximum qui n'est jamais atteint en pratique (V_{cesat} négligé ...). Si certaines astuces permettent de porter ce rendement maximum à 50% (couplage de la charge par transformateur par exemple), on retiendra en général qu'un **amplificateur de classe A a un mauvais rendement**.

5. L'amplificateur de classe B / AB : push-pull

Le montage push-pull, qui met en œuvre deux **transistors complémentaires**, permet d'amplifier les deux alternances positives et négatives du signal d'entrée. Les deux transistors sont polarisés à la limite du blocage, l'amplificateur fonctionne donc en classe B.



Une analyse simplifiée du montage permet de comprendre aisément son fonctionnement : lors de l'alternance positive du signal d'entrée la jonction base émetteur de Q_1 est rendue passante, la tension de sortie suit donc l'entrée à une tension de seuil de diode près. Lors de l'alternance négative le scénario est identique avec Q_2 . Le gain en tension du montage est donc idéalement de 1. En réalité cette tension de diode engendre une **distorsion** dite **de croisement** ou de « cross-over » gênante. Pour s'en affranchir, plusieurs solutions sont possibles.

La première consiste à placer le push-pull dans la chaîne de rétroaction d'un amplificateur opérationnel. Ce dernier compensera de façon dynamique la tension de seuil à vaincre pour amplifier correctement le signal. La seconde solution consiste à polariser la jonction base émetteur des deux transistors légèrement passante (c'est-à-dire qu'un faible courant circule au collecteur). On s'affranchi

ainsi de la distorsion de croisement, au prix d'une dissipation de puissance au repos non nulle. Cette évolution de l'amplificateur de classe B constitue la classe AB.

On suppose, pour le calcul du rendement de tels montages que les composants sont idéaux (pas de tension de seuil...) et que la puissance dissipée dans le circuit de polarisation est faible devant la puissance de sortie.

Avec les mêmes notations que précédemment, la puissance moyenne dissipée dans la charge est :

$$P_{Lutile} = \frac{\widehat{U}_o^2}{2R_L}$$

La puissance moyenne sur une période dissipée par Q_1 (qui n'est passant que sur la demi-période 0 à $T/2$) est :

$$P_{Q1} = \frac{1}{T} \int_0^T v_{CE} i_c dt = \frac{1}{T} \int_0^{T/2} (V_{cc} - \widehat{U}_o \sin(\omega t)) \frac{\widehat{U}_o \sin(\omega t)}{R_L} dt = \frac{V_{cc} \widehat{U}_o}{\pi R_L} - \frac{\widehat{U}_o^2}{4R_L}$$

Le calcul est le même pour le transistor Q_2 , et finalement la puissance moyenne dissipée par les deux transistors est :

$$P_{Q1+Q2} = \frac{2V_{cc} \widehat{U}_o}{\pi R_L} - \frac{\widehat{U}_o^2}{2R_L}$$

La puissance délivrée par l'alimentation est la somme des puissances :

$$P_{totale} = P_{Lutile} + P_{Q1+Q2} = \frac{2V_{cc} \widehat{U}_o}{\pi R_L}$$

Le rendement d'amplification vaut donc :

$$\eta = \frac{P_{Lutile}}{P_{totale}} = \frac{\pi \widehat{U}_o}{4V_{cc}}$$

Le rendement maximum est atteint pour l'amplitude de tension de sortie maximale et vaut :

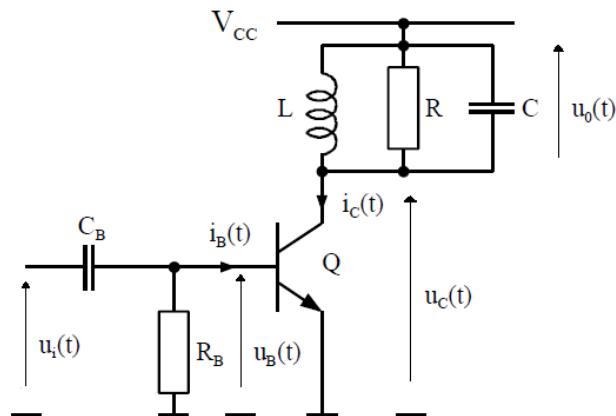
$$\eta_{max} = \frac{\pi}{4} = 78\%$$

On retiendra : au prix d'un montage plus riche (2 transistors, circuit de polarisation en classe AB plus compliqué...), **l'amplificateur de classe B/AB présente un bien meilleur rendement que celui de classe A**. En revanche, il faudra prendre garde à la distorsion qu'il peut introduire.

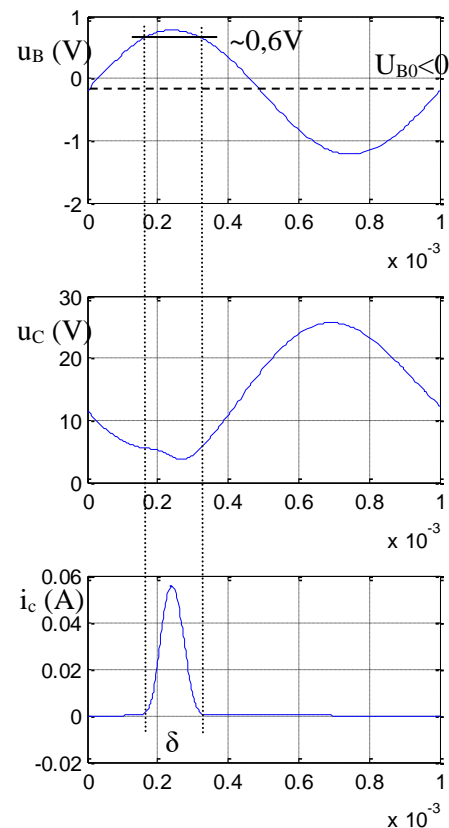
6. L'amplificateur de classe C

Le schéma suivant représente le circuit de principe d'un amplificateur de classe C. La charge est constituée d'un circuit RLC résonnant parallèle. La jonction base émetteur est bloquée au repos, seule une portion d'un signal d'entrée suffisamment élevé peut rendre le transistor conducteur. En fait, grâce au condensateur C_B , la jonction BE est même légèrement polarisée en inverse. De manière générale, le

comportement du circuit est fortement non linéaire, la distorsion du signal de sortie est directement visible.



Simulation réalisée avec un facteur de qualité du circuit résonant égal à 6. L'angle de conduction δ est délimité par les instants de début et de fin de circulation du courant i_c . Il correspond bien aux instants où la tension base émetteur dépasse 0,6V, et est donc passante.



Le rendement d'un tel amplificateur n'est pas aisé à calculer. On retiendra simplement qu'il dépend de l'angle de conduction (η augmente lorsque δ diminue), et qu'il peut atteindre des valeurs très élevées ($> 90\%$ pour de faibles valeurs de δ). En revanche, l'utilisation d'un circuit accordé est indispensable pour contrer la forte distorsion de l'amplificateur. Le domaine d'application privilégié de ce type d'amplificateur en classe C est l'amplificateur radiofréquence, où typiquement la charge à alimenter est une antenne. La forte non linéarité du montage peut alors poser problème. Elle interdit son utilisation pour la transmission de signaux modulés en amplitude par exemple. De plus, la bande de fréquence utilisable pour l'amplification est réduite.

Récapitulatif :

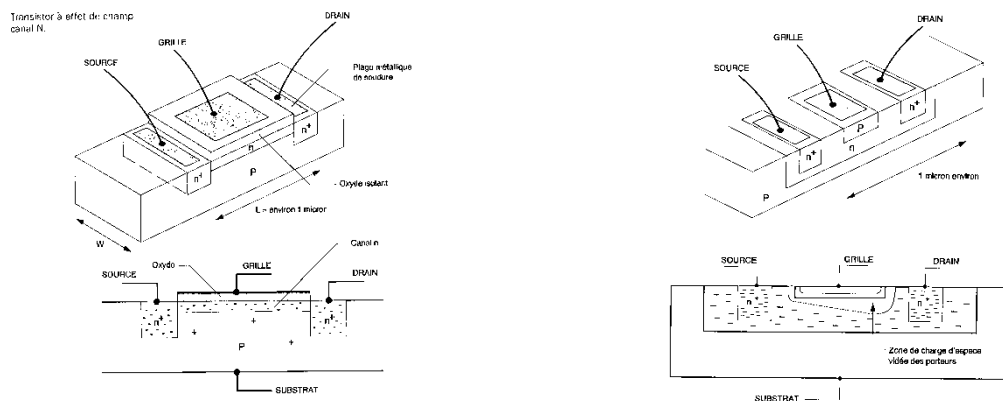
Classe d'amplification	Points forts	Points faibles	Utilisation courante
A	Linéarité élevée	Rendement médiocre	Faible puissance, préamplificateurs
B	Bon rendement	Distorsion de croisement	Avec contre réaction, mais AB préféré
AB	Bon rendement, linéarité correcte	Sensibilité du point de repos	Tous les amplis courants, du mW au kW
C	Excellent rendement	Distorsion élevé, utilisation quasi obligatoire d'un circuit accordé	Ampli radiofréquence

F. Le transistor à effet de champ

1. Rappels sur les transistors à effet de champ

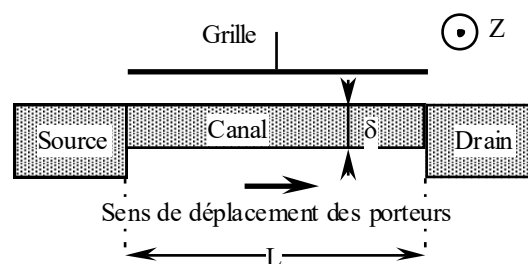
a) Idée générale

L'idée générale dans un transistor à effet de champ est de **moduler** par l'application d'un potentiel de grille (créant un champ électrique) la **conductivité d'un canal de conduction** reliant les deux électrodes de source et drain. Les transistors à effet de champ sont désignés par le sigle TEC en français (Transistor à Effet de Champ) et FET en anglais (Field Effect Transistor) que nous garderons par anglicisme. Deux types de transistors à effet de champ existent : les transistors à **grille isolée** (Métal Oxyde Semi-conducteur FET) et les **transistors à jonction** (JFET). Pour le premier type le champ électrique est créé par la différence de potentiel entre grille et canal, pour le second c'est la polarisation inverse de la jonction PN grille canal qui module l'épaisseur de la zone de charge d'espace et par là même l'épaisseur du canal.



(Images tirées de Principes et pratique de l'électronique, F.de Dieuleveult)

Les transistors à effet de champ fonctionnent avec un seul type de porteurs mobiles, à la différence des transistors bipolaires dans lesquels il faut prendre en compte à la fois les courants d'électrons et les courants de trous. Ce sont des composants **unipolaires** : la conduction est assurée par des électrons ou des trous. Cette conduction a lieu dans un canal limité par une source depuis laquelle les porteurs sont injectés et un drain dans lequel les porteurs sont collectés. Le champ électrique perpendiculaire (modulant) est créé par une tension appliquée sur une électrode appelée grille. On note L la longueur du canal, c'est-à-dire la distance entre la source et le drain, Z sa largeur, c'est-à-dire la profondeur et δ son épaisseur.



b) "Normally On" et "Normally Off", canal N et P

Le courant qui circule dans le canal est donné par $I = qnv\delta Z$ où v est la vitesse des porteurs qui dépend de la tension appliquée entre la source et le drain et n la densité volumique de porteurs.

Si on veut moduler le courant par une tension extérieure, il faut que celle-ci agisse, soit sur l'épaisseur du canal δ , soit sur la densité surfacique de charge dans le canal $n\delta$. Nous aurons donc deux grandes classes de transistors à effet de champ:

1°) Les transistors à effet de champ dans lesquels la tension extérieure module l'épaisseur δ du canal. Cette modulation résulte de la variation de l'épaisseur d'une zone de charge d'espace sous l'action de la tension de polarisation. La zone de charge d'espace peut être:

- Celle d'une jonction PN polarisée en inverse et on a les JFET (Junction Field Effect Transistor);
- Celle d'une diode Schottky polarisée en inverse et on a les MESFET (Métal Semiconducteur Field Effect Transistor);
- Celle d'une structure MOS (Métal Oxyde Semiconducteur) polarisée en régime de désertion et on a les MOSFET à désertion (ou déplétion).

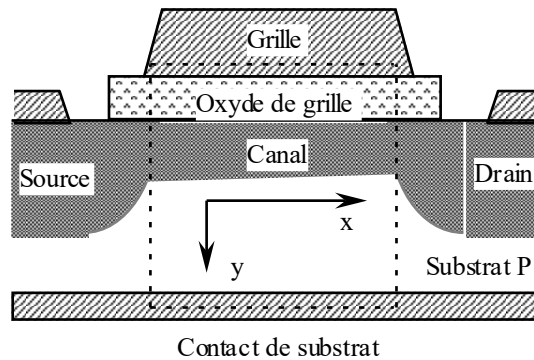
Pour ce type de transistors, le canal existe même en l'absence de polarisation sur la grille. Ils sont alors qualifiés de "**Normally On**". Une polarisation dans le sens convenable pince le canal, ce qui a pour effet de diminuer son épaisseur et donc le courant entre la source et le drain. Ce sont les FET à désertion, ou à **appauvrissement**.

2°) Les transistors à effet de champ dans lesquels la tension extérieure module la densité surfacique de porteurs (produit de la densité volumique de porteurs dans le canal par son épaisseur). Cette modulation résulte de la variation de charges sur l'armature d'un condensateur sous l'action de la tension de polarisation. Le condensateur peut être:

- Une structure MOS (Métal Oxyde Semiconducteur) polarisée en régime d'inversion et on a les MOSFET à enrichissement;
- Une structure Métal-Semiconducteur-Semiconducteur et on a les HEMT (High Electron Mobility Transistor) ou TEGFET (Two dimensional Electron Gas Field Effect Transistor).

Pour ce type de transistors, en l'absence d'une polarisation sur la grille le canal n'existe pas. Ils sont alors qualifiés de "**Normally Off**". Une polarisation dans le sens convenable induit un canal, ce qui a pour effet de permettre le passage du courant entre la source et le drain. Ce sont les FET à **enrichissement**.

Dans ce module, on se limitera à l'étude des MOSFET à enrichissement ou Normally Off. Comme pour le transistor bipolaire, l'étude complète du transistor ne peut se faire analytiquement en raison des effets bi-dimensionnels. La coupe d'un MOSFET à enrichissement est représentée sur la figure suivante. Nous traiterons le problème en découplant l'effet de la tension appliquée sur la grille (direction du champ résultant suivant Oy) de celui de la tension appliquée entre la source et le drain (direction du champ résultant suivant Ox). La nature du canal de conduction permet de distinguer les transistors à effet de champ à **canal N** et à **canal P**, ce qui ajoute à la diversité des composants rencontrés. L'étude suivante est focalisée sur un transistor à enrichissement à canal N.



c) **Fonctionnement phénoménologique**

Un MOSFET à enrichissement à canal N est constitué de deux zones très dopées de type N (la source et le drain) réalisées dans un substrat de type P sur lequel on a déposé un oxyde et une grille métallique (voir figure a). Nous allons analyser le fonctionnement du transistor lorsque le substrat est au même potentiel que la source, pris comme potentiel de référence.

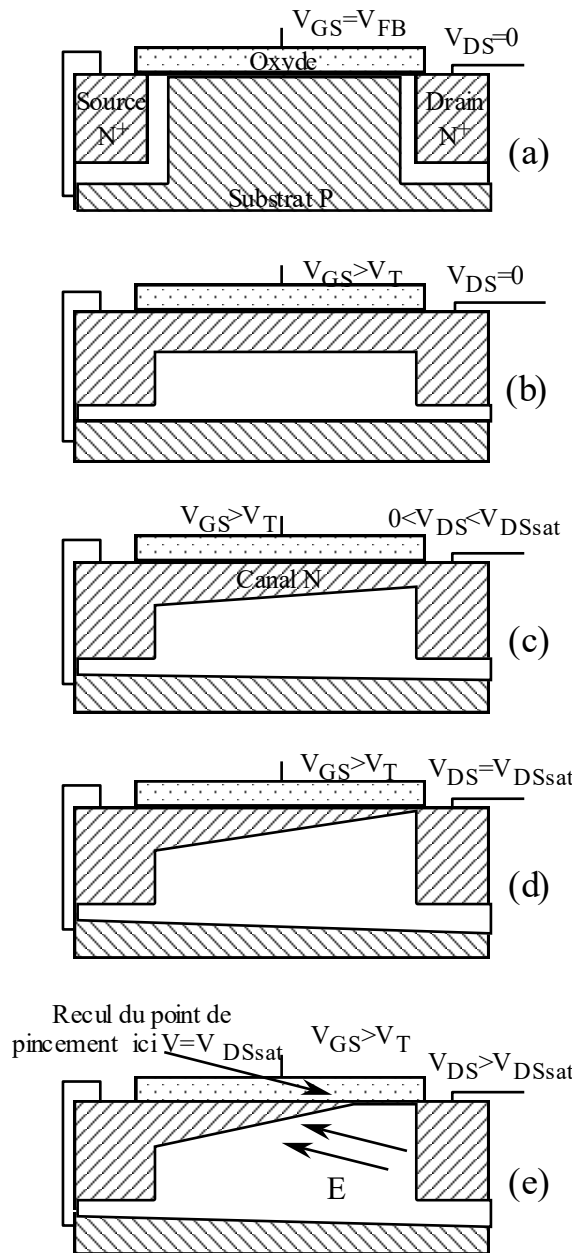
Tant que la tension appliquée sur la grille est insuffisante pour induire une couche d'inversion à la surface du semiconducteur ($V_{GS} < V_T$), si on polarise le drain, aucun courant ne peut circuler car on a deux jonctions PN tête-bêche dont l'une est en inverse. Le transistor est bloqué (cas de la figure a). On peut noter la présence d'une zone de charge d'espace autour des deux jonctions PN.

Si on applique sur la grille une tension supérieure à la tension de seuil, on induit une couche d'inversion (le canal) à la surface du semiconducteur (figure b) : lorsque la polarisation appliquée sur la grille est supérieure à une certaine tension appelée tension de seuil et notée V_T , non seulement on repousse les trous (zone de charge d'espace), mais de plus on induit une couche d'inversion riche en électrons près de la surface du semiconducteur. Nous sommes en régime d'inversion. On définira ce régime d'inversion comme celui pour lequel la densité volumique d'électrons en surface (n_s) est supérieure à la densité volumique de trous dans le semiconducteur à l'équilibre (p_v). Ici la couche d'inversion est créée par diffusion des électrons depuis les zones de source et de drain. Ce phénomène est très rapide et l'établissement de la couche d'inversion peut se faire en quelques picosecondes, voire moins.

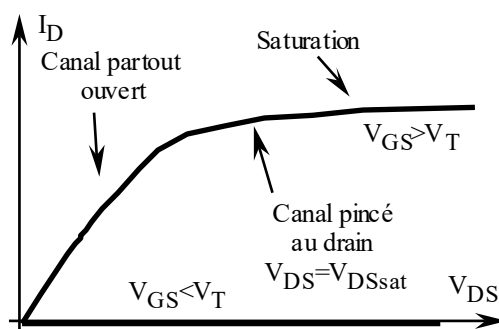
Une polarisation V_{DS} appliquée sur le drain crée alors un flux d'électrons de la source vers le drain et il en résulte un courant de drain I_D . On peut remarquer que la tension dans le canal est plus faible du côté du drain que du côté de la source, ce qui conduit à une diminution de la densité surfacique d'électrons dans le canal depuis la source jusqu'au drain (illustration figure c).

Lorsque la tension appliquée sur le drain conduit à une valeur $V_{GS} - V_{DS}$ égale à la tension de seuil, le canal est coupé au niveau du drain (figure d).

Si on continue à augmenter la tension de drain, on a un fort champ électrique entre la fin du canal et le drain qui catapulte les électrons vers le drain (figure e). La tension sur le canal ouvert devient constante et égale à $V_{DSsat} = (V_{GS} - V_T)$. Si on suppose que la position du point de pincement varie peu, le courant sature à une valeur I_{Dsat} .



L'allure du réseau de caractéristiques de drain est reportée sur la figure suivante. Ici la tension de seuil V_T est positive.



d) Relations fonctionnelles

Le potentiel de la source est pris comme potentiel de référence. Les potentiels respectifs sur la grille, sur le drain et sur le substrat sont notés V_{GS} , V_{DS} et V_{BS} . Le potentiel dans le canal à une abscisse x le long de l'interface silicium-oxyde est notée $V(x)$. On traite du cas d'un transistor à canal N, c'est à dire avec un substrat de type P.

e) Calcul du courant en régime ohmique

Nous sommes en mesure d'établir la relation entre les tensions appliquées sur le drain, la grille et le substrat et le courant circulant dans le canal lorsque celui-ci est ouvert. Le courant I_D dans le canal est constant. Connaissant $\delta(x)$ l'épaisseur du canal et Z la largeur du transistor (dimension du canal parallèlement à l'interface dans la direction perpendiculaire à la direction source-drain), on peut calculer le courant. En prenant le sens positif pour le courant du drain vers la source, on a:

$$I_D = q n(x) v_n(x) \delta(x) Z \quad (1)$$

Si on suppose que l'on est en régime de mobilité, la vitesse des électrons est proportionnelle au champ électrique, soit:

$$v_n(x) = -\mu_n E(x) = \mu_n \frac{dV}{dx} \quad (2)$$

et en introduisant:

$$Q_i(x) = -q n(x) \delta(x) \quad (3)$$

C_{ox} est la capacité par unité de surface de la couche d'oxyde, donnée par:

$$C_{ox} = \frac{\epsilon_{ox} \epsilon_0}{e_{ox}} \quad (4)$$

$\epsilon_{ox} \epsilon_0$ est la permittivité de l'oxyde et e_{ox} son épaisseur.

On a aussi :

$$Q_i(x) = -C_{ox} (V_{GC}(x) - V_T) \quad (5)$$

C étant un point quelconque du canal.

On a donc $V_{GC}(x) = V_{GS} - V(x)$ avec $V(x)$ la tension entre un point C en x dans le canal et la source.

L'équation donnant le courant devient:

$$I_D = \mu_n Z C_{ox} (V_{GS} - V_T - V(x)) \frac{dV(x)}{dx} \quad (6)$$

En séparant les variables et en intégrant entre la source ($V=0$ et $x=0$) et le drain ($V=V_{DS}$ et $x=L$), on a:

$$I_D = \frac{\mu_n Z C_{ox}}{L} \left[(V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \right] \quad (7)$$

Pour établir l'équation, nous avons supposé que le canal existe partout et que l'on est en régime de mobilité. Nous allons mieux préciser ce que cela suppose. La couche d'inversion doit exister tout au long du canal. Cela implique que Q_i est partout négatif. La tension V est maximale au niveau du drain et vaut V_{DS} . La condition pour un canal partout ouvert est donc:

$$V_{DS} \leq (V_{GS} - V_T) \quad (8)$$

On vérifie bien alors que le courant de drain est positif

f) Saturation du courant par pincement

Lorsque la condition définie par l'équation 8 n'est plus vérifiée, c'est à dire lorsque la tension de drain est supérieure à V_{DSsat} définie par:

$$V_{DSsat} = (V_{GS} - V_T) \quad (9)$$

le canal est pincé au niveau du drain. Nous entrons alors dans un régime de saturation du courant illustré sur la figure 6e. L'expression du courant est alors donnée par l'équation 7 écrite pour $V_{DS}=V_{DSsat}$, soit:

$$I_{Dsat} = \frac{\mu_n Z C_{ox}}{2L} (V_{GS} - V_T)^2 \quad (10)$$

La transconductance définie par:

$$g_m = \left. \frac{dI_{Dsat}}{dV_{GS}} \right|_{V_{DS} \geq V_{DSsat}} \quad (11)$$

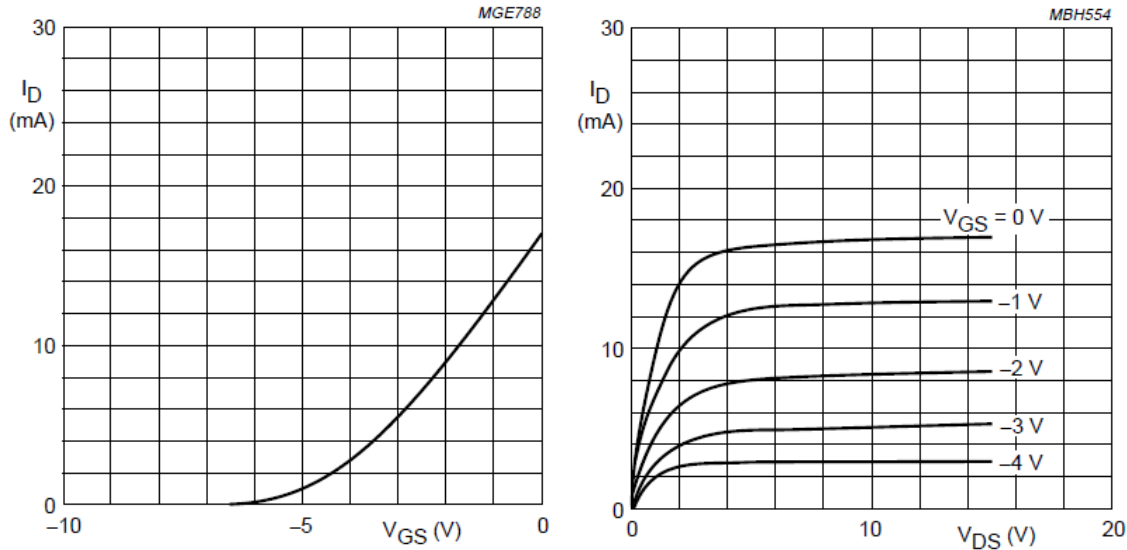
est égale à:

$$g_m = \frac{\mu_n Z C_{ox}}{L} (V_{GS} - V_T) \quad (12)$$

La commande du courant de saturation est quadratique en $V_{GS}-V_T$.

2. Caractéristiques statiques

De part sa constitution (grille isolée) et son utilisation (jonction polarisée en inverse), le courant de grille d'un transistor à effet de champ pourra toujours être négligé vis-à-vis des autres courants d'un montage (en régime statique). On retiendra donc : $I_G = 0$. Le comportement d'un transistor à effet de champ est assez bien décrit en régime de saturation (appelé aussi zone source de courant) par la relation quadratique liant le courant de drain à la tension V_{GS} : $I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_T}\right)^2$ avec I_{DSS} le courant de drain à tension V_{GS} nulle, et V_T la tension de seuil ou de pincement (JFET). Ces deux grandeurs sont caractéristiques du composant, et sont fortement variables d'un composant à l'autre (dispersion importante). Le tracé suivant illustre cette loi de comportement.

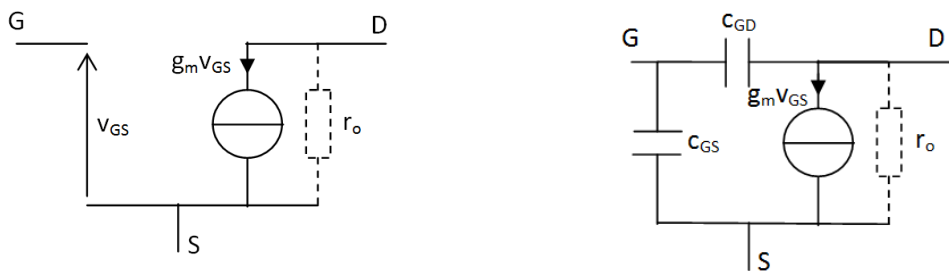


(Extrait de la datasheet du BF245)

La caractéristique $I_D(V_{DS})$ laisse apparaître deux zones distinctes. Une première à V_{DS} faible où le comportement du composant semble linéaire, la pente des courbes liant courant et tension étant paramétrée par V_{GS} . Cette zone est appelée zone ohmique, elle donnera lieu à l'utilisation du composant comme résistance commandable en tension. Après une zone coudée, le comportement du transistor devient assimilable à une source de courant paramétrée par V_{GS} . Cette région porte le nom de zone pincée ou zone de saturation, ou encore zone source de courant, et sera la zone privilégiée de fonctionnement du composant dans un montage amplificateur. On notera que zone ohmique et zone pincée sont délimitées par la courbe vérifiant : $V_{DS} = V_{GS} - V_T$

3. Modèles du transistor à effet de champ

Dans la zone pincée et en basses fréquences, un schéma équivalent valable en petits signaux permet de rendre compte du comportement de source de courant commandée du transistor. Le modèle présenté est valable autour d'un point de fonctionnement pour de petites excursions. L'imperfection de la source de courant est retranscrite par la résistance r_o . L'influence de cette dernière pourra souvent être négligée vis-à-vis des autres résistances du montage.



En hautes fréquences (en limite haute de la bande passante d'un montage amplificateur) le fonctionnement du composant est altéré par les capacités parasites. On notera concernant la capacité grille source d'un transistor MOS qu'il s'agit d'un véritable condensateur physique. D'après les définitions précédentes, on a : $C_{GS} \propto C_{ox} ZL$

Comme pour le transistor bipolaire, cherchons la fréquence à laquelle le gain en courant du transistor à effet de champ est unitaire.

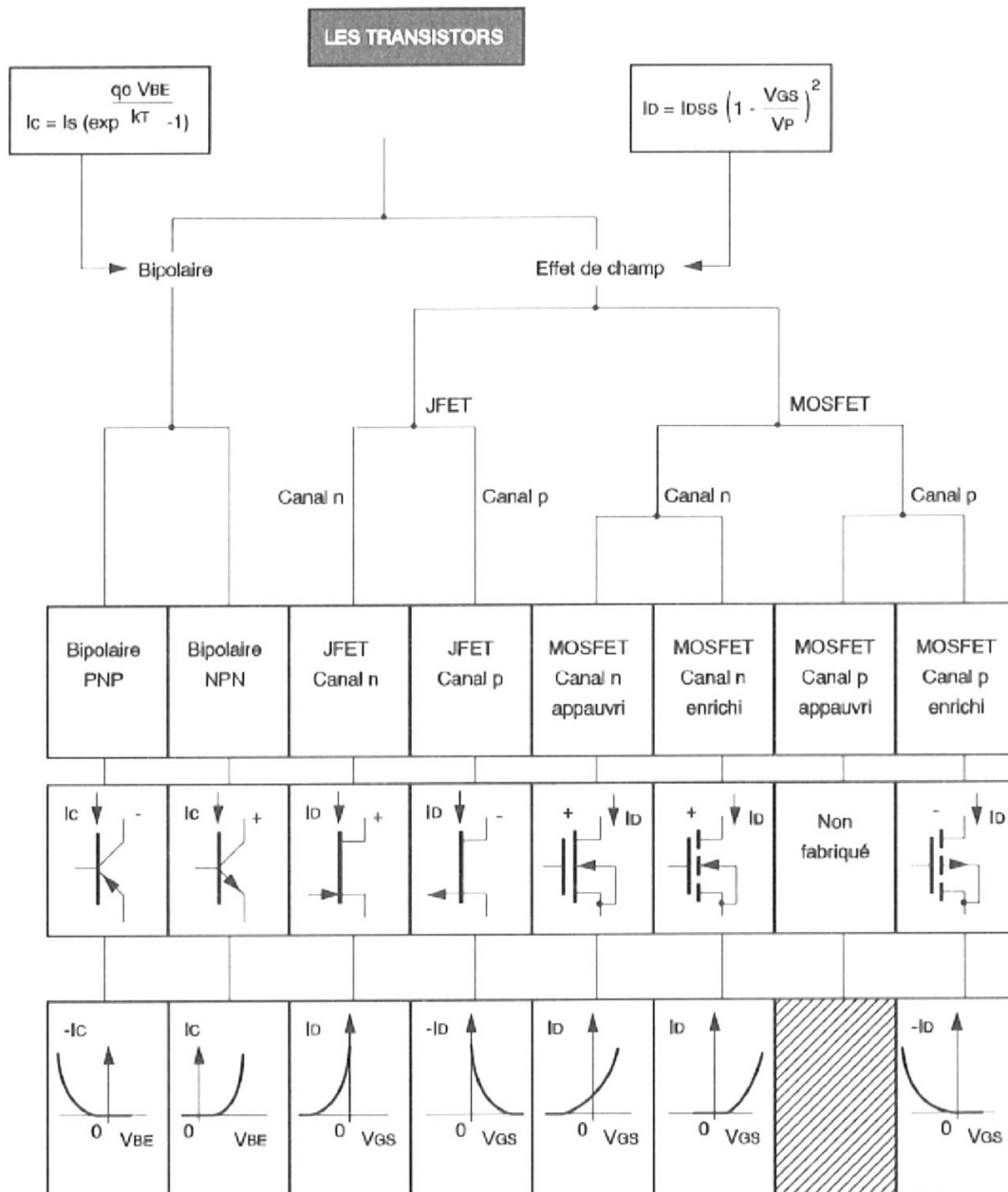
$$f_T = f \quad | \beta | = 1 \text{ avec } \beta = \left. \frac{i_d}{i_g} \right|_{v_{ds}=0}$$

$$\text{On trouve : } \beta(\omega) = \frac{g_m}{jC_{GS}\omega} \text{ et } f_T = \frac{g_m}{2\pi C_{GS}}$$

Soit en remplaçant dans l'expression les termes g_m et C_{GS} par leurs expressions physiques :

$$f_T = \frac{1}{2\pi} (V_{GS} - V_T) \frac{\mu_n}{L^2}$$

On a donc tout intérêt à avoir la mobilité la plus élevée (canal N plutôt que P) et une faible longueur de grille (évolutions technologiques).



G. L'amplificateur différentiel

1. Généralités

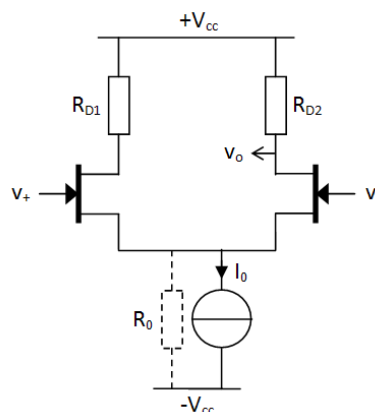
Dans de nombreux cas en électronique il est nécessaire d'amplifier la différence entre deux signaux noyés dans un bruit commun. On peut citer comme exemple les capteurs de température, de pression ou les jauges de déformation montés dans un pont de Wheatstone (qui joue le rôle de conditionneur de signaux). La sortie d'un amplificateur de différence (ou différentiel) doit restituer une image amplifiée de la différence des signaux d'entrée (souvent faibles niveaux), en rejetant l'influence du bruit commun (du même ordre de grandeur, voir très supérieur au signal utile). Cette sortie peut elle-même être différentielle, ou bien référencée à la masse. Il est important de noter que, comme dans les exemples cités, la grandeur dont l'image électrique est à amplifier peut être lentement variable (température ...). L'amplificateur différentiel devra donc être à liaison continue.

De manière générale, la tension de sortie d'un amplificateur différentiel peut s'écrire comme : $v_o = A_d(v_+ - v_-) + A_c \left(\frac{v_+ + v_-}{2} \right)$, avec $(v_+ - v_-)$ la **tension différentielle** à amplifier, A_d le **gain de mode différentiel**, $\left(\frac{v_+ + v_-}{2} \right)$ la composante parasite de **mode commun**, et A_c le **gain de mode commun**. Pour un amplificateur différentiel idéal cette amplification de mode commun tend vers zéro.

La capacité d'un amplificateur différentiel à rejeter correctement la composante de mode commun est quantifiée par son **taux de réjection de mode commun** (TRMC, en anglais Common Mode Rejection Ratio CMRR), défini comme le rapport de l'amplification différentielle (désirée élevée) à l'amplification de mode commun (désirée nulle) : $TRMC = \left| \frac{A_d}{A_c} \right|$ ou bien, exprimé en décibels : $TRMC_{dB} = 20 \log \left| \frac{A_d}{A_c} \right|$

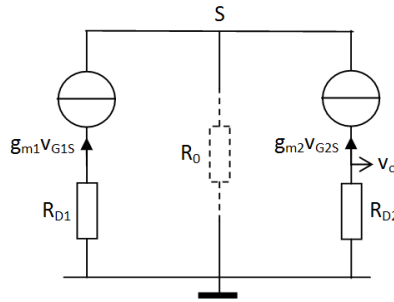
2. Etude de la paire différentielle

La brique de base de l'amplificateur différentiel est le circuit suivant, appelé paire différentielle. On retrouve ce montage utilisant des transistors bipolaires ou à effet de champ. L'étude de son fonctionnement est très similaire dans les deux cas.



a) Etude en petits signaux

Le schéma équivalent petits signaux du circuit est représenté ci-dessous. Dans un premier temps on supposera les résistances de drain égales, et les transistors parfaitement appairés.



Loi des nœuds en S : $g_m v_{G1S} + g_m v_{G2S} = \frac{v_S}{R_0} = g_m(v_+ - v_S) + g_m(v_- - v_S)$

$$\text{d'où : } v_S = \frac{v_+ + v_-}{2 + \frac{1}{g_m R_0}}$$

De plus, on a : $v_o = -g_m v_{G2S} R_D$ avec $v_{G2S} = v_- - v_S$

$$\text{d'où : } v_o = \frac{g_m R_D}{2} (v_+ - v_-) - \frac{R_D}{2R_0 + \frac{1}{g_m}} \left(\frac{v_+ + v_-}{2} \right)$$

Soit un taux de réjection de mode commun : $TRMC = \frac{1}{2} + g_m R_0$

Ces résultats méritent plusieurs remarques. Concernant la tension de sortie : elle se compose de la somme d'un terme du au mode différentiel, de gain positif, et d'un terme du au mode commun négatif. Cette contribution de mode commun est d'autant plus réduite que R_0 est élevé, ce qui traduit la bonne qualité de la source de courant constant I_0 . On retiendra donc que l'on a tout intérêt à polariser un montage à paire différentiel par une (bonne) source de courant. Cette remarque se retrouve au niveau du taux de réjection de mode commun, qui évolue comme R_0 , et tend vers l'infini dans le cas d'une source de courant parfaite. On remarque également que le gain différentiel du circuit varie comme la résistance de drain. En pratique, pour augmenter ce gain, des charges actives remplacent les résistances de drain.

b) Etude en grands signaux

Afin d'étudier les limites de fonctionnement dans le régime linéaire des petits signaux de la paire différentielle, une étude en grands signaux est nécessaire. Pour cette étude les grandeurs courants tensions seront notées en majuscule, l'indice (t) étant supprimé afin alléger l'écriture, pour les distinguer du régime variationnel petits signaux. Il ne faut pas pour autant les confondre avec les grandeurs de repos (DC).

Première remarque : considérons une variation ΔI du courant de drain I_{D1} . On a alors :

$$I_{D1} = \frac{I_0}{2} + \Delta I \text{ et } I_{D2} = \frac{I_0}{2} - \Delta I \text{ car } I_{D1} + I_{D2} = I_0$$

$$\text{On a également : } I_{D1} = I_{DSS} \left(1 - \frac{V_{G1S}}{V_T}\right)^2 \text{ (de même pour } I_{D2})$$

$$\text{d'où } V_{G1S} = V_T \left(1 - \sqrt{\frac{I_0 + \Delta I}{I_{DSS}}}\right) \text{ et } V_{G2S} = V_T \left(1 - \sqrt{\frac{I_0 - \Delta I}{I_{DSS}}}\right)$$

$$\text{De plus, on a : } V_{G1S} - V_{G2S} = V_+ - V_- = V_{diff}$$

On connaît donc la relation liant la variation de courant ΔI à la tension différentielle d'entrée. Après transformation on obtient :

$$\Delta I = \frac{\sqrt{I_0 I_{DSS}}}{V_T} V_{diff} \sqrt{1 - \frac{I_{DSS}}{4I_0 V_T^2} V_{diff}^2} = G_m V_{diff} \sqrt{1 - a V_{diff}^2}$$

La tension de sortie de la paire différentielle s'écrit alors :

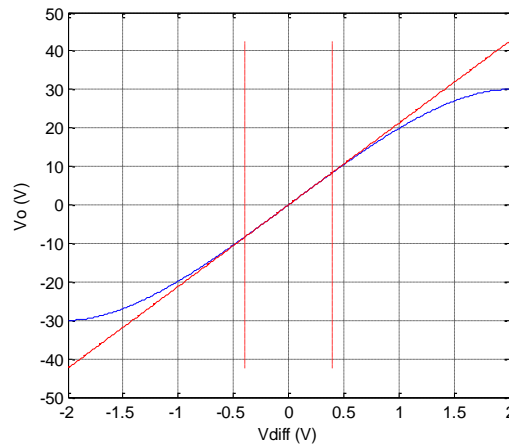
$V_o = V_{cc} - R_D I_{D2} = V_{cc} - R_D \left(\frac{I_0}{2} - \Delta I\right)$ et si courant de polarisation et résistance de drain ont été choisis tels qu'en l'absence de tension différentielle d'entrée (ce qui impose $\Delta I=0$) la tension de sortie soit nulle, on a :

$$V_o = R_D G_m V_{diff} \sqrt{1 - a V_{diff}^2}$$

Le comportement en grands signaux de la paire différentielle n'est donc pas linéaire (ce qui était prévisible). Cherchons la limite pour laquelle l'erreur due à la non linéarité soit inférieure à 1%. On utilise l'approximation valable pour $x \ll 1$: $\sqrt{1-x} \approx 1 - \frac{x}{2}$

$$V_o \approx R_D G_m V_{diff} \left(1 - \frac{a}{2} V_{diff}^2\right) \text{ et donc on doit vérifier : } \frac{a}{2} V_{diff}^2 < \frac{1}{100} \rightarrow -\frac{\sqrt{2}}{10\sqrt{a}} < V_{diff} < \frac{\sqrt{2}}{10\sqrt{a}}$$

$$\text{A.N. } V_{cc}=15\text{V, } I_0=1\text{mA, } R_D=30\text{k}\Omega, I_{DSS}=2\text{mA, } V_T=-2\text{V : } -0,4\text{V} < V_{diff} < 0,4\text{V}$$



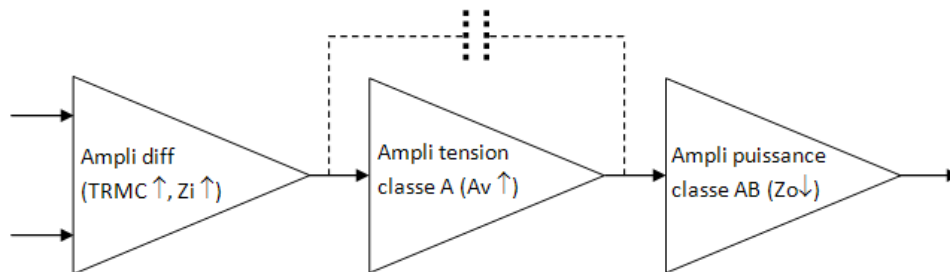
H. L'amplificateur opérationnel

1. Structure interne.

Si l'on ajoute au cahier des charges de l'amplificateur différentiel un gain très élevé (en mode différentiel) et la possibilité de piloter une charge à basse impédance, on obtient l'esquisse d'un amplificateur opérationnel (AO). L'AO idéal devrait donc avoir les caractéristiques suivantes :

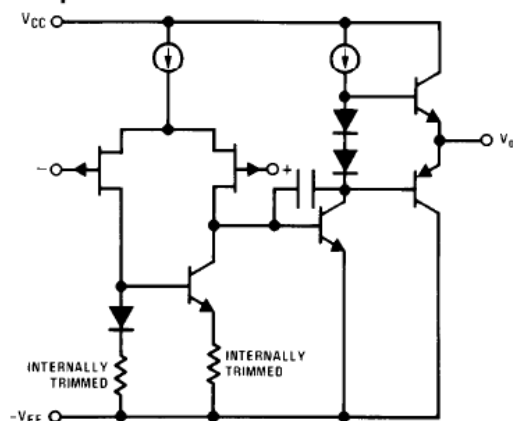
- un gain différentiel très élevé (typiquement $> 10^5$)
- un taux de réjection de mode commun grand (80dB)
- une impédance d'entrée importante ($M\Omega$)
- une impédance de sortie faible (Ω)

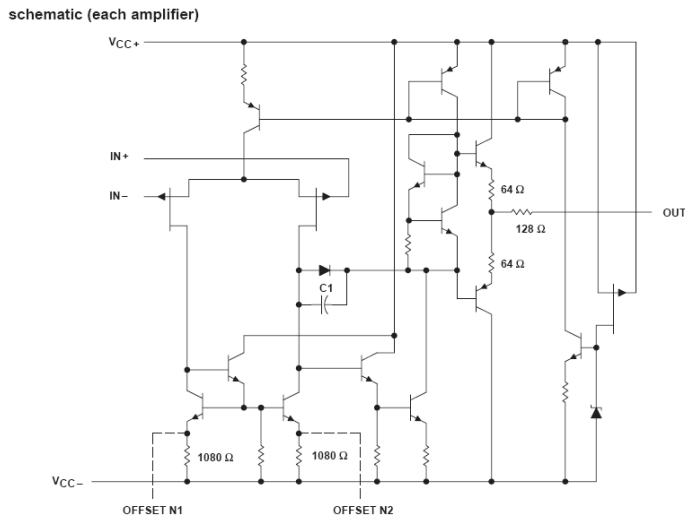
Afin de satisfaire ces exigences une association de briques de bases servira à l'élaboration du composant AO. Le schéma de principe générique d'un amplificateur opérationnel basique est donc :



Le rôle du condensateur représenté en pointillés sera explicité plus tard. On retrouve bien dans ce schéma les différents montages élémentaires déjà étudiés. Plus précisément, en partant de la sortie de l'AO, l'amplificateur de puissance, qui permet de piloter la charge de sortie à basse impédance pourra être une configuration push-pull polarisé en classe AB (moins de distorsion qu'en classe B). Cet étage ne présente pas de gain en tension, mais un gain en courant. Ce qui n'est pas le cas de l'étage qui le précède, qui pourrait être un émetteur commun polarisé en classe A. Cet amplificateur est responsable d'une grande partie du gain en tension de l'AO. Enfin, un étage amplificateur différentiel, constitué d'une paire différentielle se charge d'améliorer le TRMC de l'AO. On notera que pour satisfaire l'exigence d'impédance d'entrée élevée, des transistors à effet de champ sont ici tout à fait adaptés. On gagnera également à piloter cette paire différentielle par une bonne source de courant, ainsi que de la charger par une charge active afin de maximiser le TRMC. Finalement, le schéma interne simplifié de l'amplificateur opérationnel TL081 confirme tout cela.

Simplified Schematic



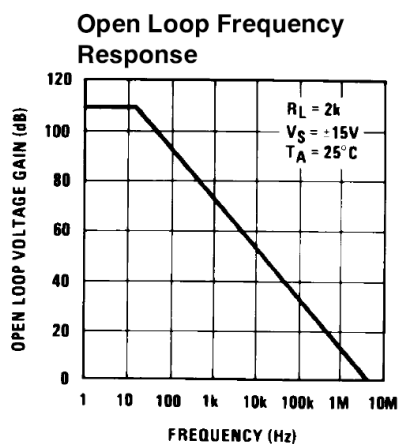


(Extrait de la datasheet du TL081)

2. Stabilité d'un AO : compensation

Une étude détaillée de chaque étage d'un AO montre que leur comportement fréquentiel s'assimile à des filtres passe bas. Ce sont les imperfections des transistors élémentaires (capacités parasites) qui créent cet effet de bande passante limitée. Un AO simple à trois étages se comporte donc à minima comme un filtre du troisième ordre (assimilable à une FTBO). Or l'autre caractéristique d'un AO est de posséder un gain en tension très élevé. La combinaison de ces deux effets peut conduire à des instabilités des circuits à AO, qui pour leur majorité utilisent un réseau de rétroaction.

Pour palier ce risque d'instabilité, plusieurs stratégies sont mises en place par les fabricants. Pour la plupart il s'agit de dégrader le gain en boucle ouverte de l'AO à haute fréquence. On dit que le constructeur **compense** le gain de l'AO. Ces AO compensés sont donc **inconditionnellement stable** (quel que soit le gain en boucle fermé). Parmi les techniques de compensation, la technique du pôle dominant est la plus usitée (et la plus simple). Elle consiste à placer un pôle de la FTBO suffisamment bas en fréquence pour écraser le gain HF.



Le gain en boucle ouverte d'un tel AO (exemple ci-contre : TL081) se comporte donc finalement comme un premier ordre, avec une fréquence de coupure relativement basse (le gain à étouffer est particulièrement élevé). Pour le TL081 on retiendra environ 20Hz.

$$A(\omega) = \frac{A_0}{1 + j \frac{\omega}{\omega_0}}$$

La réalisation de la compensation par pôle dominant est relativement simple : elle consiste à placer sur le trajet du signal un filtre passe bas type RC. Le fabricant détourne en fait l'effet Miller, qui nous était apparu comme un problème majeur de l'émetteur commun, et profite du fort gain de cet étage pour

diminuer d'autant la valeur du condensateur à intégrer. Il s'agit du condensateur représenté en pointillés sur le schéma bloc précédent.

La compensation des AO a des conséquences importantes sur les performances d'un circuit. Par exemple, on retiendra qu'un AO type TL081 présente un **produit gain bande** passante constant. Autre conséquence : en régime de grands signaux, et à l'extrême en fonctionnement en commutation (comparateur), la vitesse de variation de la tension de sortie est limitée par la vitesse de charge et de décharge de la capacité de compensation par les sources de courant de polarisation. C'est le phénomène de **slew rate**, ou vitesse de balayage limité des AO. On retiendra pour le TL081 : $SR=13V/\mu s$. On retiendra également qu'un AO ne doit pas être utilisé en lieu et place d'un comparateur, qui possède des performances bien supérieures pour son utilisation.

Note : Tous les AO ne sont pas compensés, notamment lorsque des performances hautes fréquences sont attendues. C'est alors au concepteur du circuit d'utilisation de s'assurer que dans les conditions de gain souhaité le montage global soit stable. A titre d'exemple la figure ci-dessous illustre la réponse fréquentielle en boucle ouverte d'un AO compensé et non compensé.

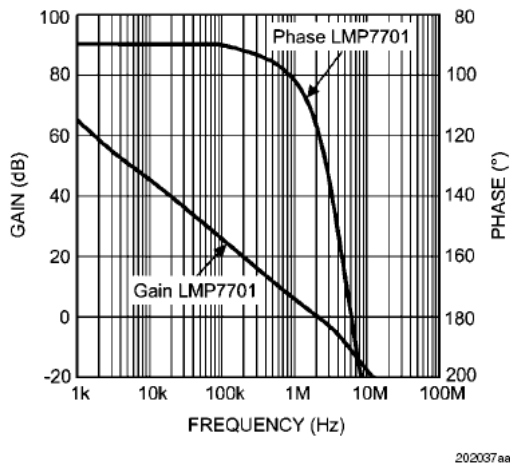


FIGURE 6. Open Loop Frequency Response
Compensated Amplifier (LMP7701)

(Extrait de la datasheet du LMP7701/07)

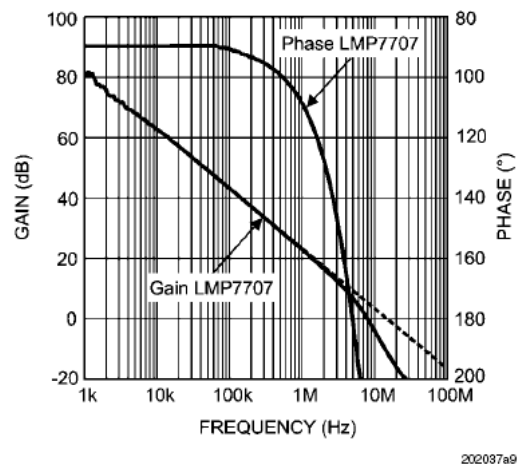


FIGURE 7. Open Loop Frequency Response
Decompensated Amplifier (LMP7707)

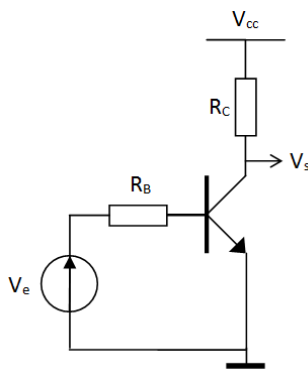
I. Le transistor en commutation

1. Généralités

Idée : utiliser le transistor dans les régimes extrêmes de blocage ou de saturation (transistor bipolaire) ou en zone ohmique (transistor à effet de champ).

Applications : électronique de puissance (conversion d'énergie), électronique numérique (traitement et transmission de signaux logiques), électronique analogique (capacités commutées, échantillonnage, amplification en classe D, ...).

Transistor bipolaire sur charge résistive



La résistance R_C constitue la « charge » à piloter. La tension de commande V_e ne peut prendre que deux valeurs : 0V ou V_{cc} . Comment dimensionner la résistance de base R_B pour assurer un fonctionnement en commutation ?

Lorsque $V_e = 0V$: la jonction base émetteur est polarisée en inverse, si bien que le courant de base est nul (ou presque, au courant de fuite inverse près). Par conséquent le courant collecteur est nul $I_C = 0A$, et le transistor est bloqué.

Lorsque $V_e = V_{cc}$: cette fois-ci la jonction BE est polarisée en direct, un courant collecteur peut donc circuler. Si le transistor est saturé, le courant collecteur vaut $I_{Csat} = \frac{V_{cc} - V_{CEsat}}{R_C}$

Pour s'assurer du fonctionnement en régime de saturation, il faut injecter sur la base du transistor un courant permettant d'atteindre au moins ce courant collecteur, soit : $I_B \geq \frac{I_{Csat}}{\beta}$

Or, le courant de base est donné par : $I_B = \frac{V_{cc} - V_{\delta}}{R_B}$

Dans le cas le plus défavorable on doit donc avoir : $R_B \leq \beta R_C \frac{V_{cc} - V_{\delta}}{V_{cc} - V_{CEsat}}$

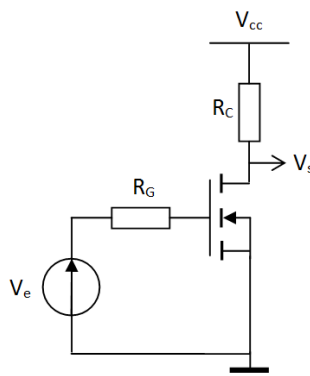
Avec $V_{\delta} \approx 0,6V$ et $V_{CEsat} \approx 0,2V$ donc : $R_B \leq \beta_{min} R_C$

En pratique, pour s'assurer de la saturation, un coefficient de sécurité est choisi : $I_B = 2 \times \frac{I_{Csat}}{\beta_{min}}$ par exemple.

Ce circuit simple présente plusieurs inconvénients. Si la puissance dissipée par le transistor à l'état bloqué reste faible (au courant de fuite près), la puissance dissipée à l'état saturée est non négligeable : $P_{sat} = V_{CEsat} I_{Csat}$

La puissance dissipée dans le circuit de commande de base peut être non négligeable également (le gain en courant des transistors de puissance est plus petit que celui des transistors de signaux et peut atteindre 10).

Une amélioration possible de ce circuit consiste à remplacer le transistor bipolaire par un transistor à effet de champ, un MOSFET canal N normally off par exemple.



Le fonctionnement est très similaire au cas du transistor bipolaire. En régime permanent aucun courant ne circule dans la résistance de grille R_G . Par conséquent deux situations peuvent exister.

Lorsque $V_e = 0V < V_T$ le transistor est bloqué : $I_D = 0A$.

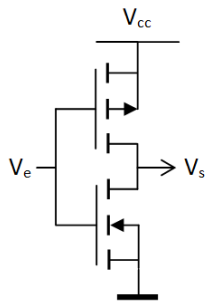
Lorsque $V_e = V_{cc} > V_T$: un courant de drain peut circuler. Pour que le transistor fonctionne en régime ohmique, il faut assurer : $V_{DS} < V_{cc} - V_T$. Sous cette hypothèse on a : $V_{DS} = R_{ON} I_D$ avec R_{ON} la résistance à l'état passant du FET. Il faut donc vérifier : $V_{DS} = \frac{R_{ON}}{R_{ON} + R_D} V_{cc} \leq V_{cc} - V_T$

Par rapport au montage précédent, la puissance dissipée à l'état passant devient $P_{ON} = R_{ON} I_D^2$, et aucune puissance n'est dissipée dans le circuit de commande (en régime établi).

Examinons le fonctionnement du montage précédent en considérant qu'il réalise une fonction logique, un niveau 0V correspondant à un 0 logique et un niveau V_{cc} à un 1. Cette fois-ci la résistance R_D ne joue plus le rôle de charge, mais de résistance de tirage au niveau haut (pull-up). La sortie de ce circuit logique élémentaire est V_s . La fonction réalisée est l'inversion logique. Cet inverseur présente un inconvénient majeur : sa puissance dissipée au repos (à l'état 0 en sortie). Dans le but d'intégrer de nombreuses fonctions logiques sur une même puce cette solution est donc inenvisageable (puissance dissipée, difficulté d'intégrer sur puce des résistances, ...). Il est donc nécessaire de changer de principe de réalisation de porte logique.

2. Inverseur CMOS

a) Caractéristique statique



Analyse rapide du fonctionnement :

Lorsque $V_e = 0V$: le transistor N est bloqué, le transistor P impose le niveau de sortie : $V_s = V_{cc}$.

Lorsque $V_e = V_{cc}$: le transistor P est bloqué, et cette fois c'est le transistor N qui impose : $V_s = 0V$.

Le comportement du circuit s'assimile donc bien à un inverseur logique. Etudions plus en détail la caractéristique statique entrée sortie de cet inverseur. Plusieurs zones de fonctionnement sont envisageables. On remarquera que pour le transistor N : $V_{GSN} = V_e$ et $V_{DSN} = V_s$. De même pour le transistor P : $V_{GSP} = V_e - V_{cc}$ et $V_{DSP} = V_s - V_{cc}$.

Si $V_e < V_{TN}$: le transistor N est bloqué : $I_{DN} = 0$

Si $V_e > V_{TN}$: deux cas possibles :

si $V_s < V_e - V_{TN}$: le transistor N est en régime ohmique : $I_{DN} = K_N (V_e - V_{TN}) V_s$

si $V_s > V_e - V_{TN}$: le transistor N fonctionne en zone source de courant : $I_{DN} = K_N (V_e - V_{TN})^2$

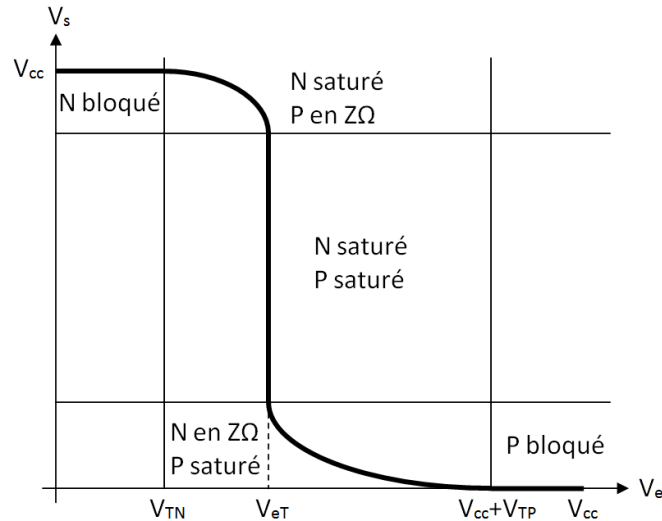
De même pour le transistor P :

Si $V_e - V_{cc} > V_{TP}$: le transistor P est bloqué : $I_{DP} = 0$

Si $V_e - V_{cc} < V_{TP}$: deux cas possibles :

si $V_s - V_{cc} > V_e - V_{cc} - V_{TP}$: le transistor P est en $Z\Omega$: $I_{DP} = K_P(V_e - V_{cc} - V_{TP})(V_s - V_{cc})$

si $V_s - V_{cc} < V_e - V_{cc} - V_{TP}$: le transistor fonctionne en régime saturé : $I_{DP} = K_P(V_e - V_{cc} - V_{TP})^2$



Consommation statique nulle : $P_{stat} = 0$

b) Fonctionnement en dynamique

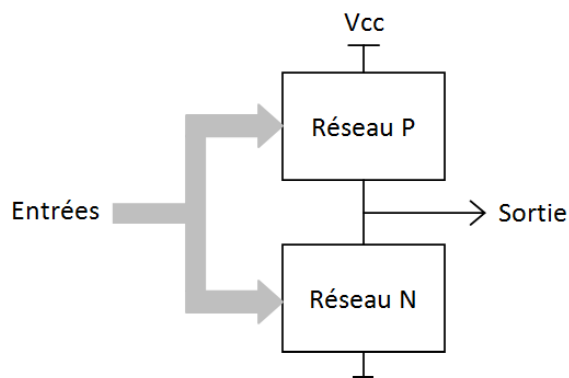
Formes d'onde

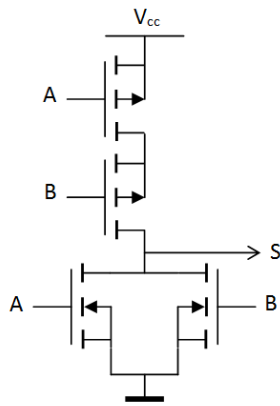
Puissance dissipée sur charge C_L : $P_{dyn} = f C_L V_{cc}^2$

Ordre de grandeur : la charge de chaque porte logique est constituée de $N_E = 10$ entrées de portes. En technologie 22nm, l'Intel Core i7 compte $N_T = 1$ milliard de transistors (ordre de grandeur). La fréquence interne de fonctionnement est de 2GHz.

$$P_{dissipée} = N_T f N_E \frac{\varepsilon_{ox} \varepsilon_0 Z L}{e_{ox}} V_{cc}^2$$

3. Conception de circuits logiques combinatoires CMOS

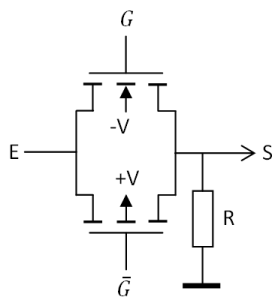
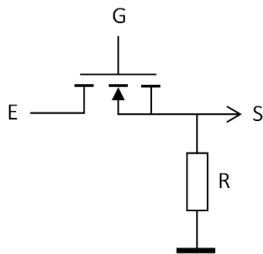




A	B	S
0	0	1
0	1	0
1	0	0
1	1	0

Equation logique : $S = \overline{A + B}$

4. Interrupteur commandé analogique (échantillonneur)



Bibliographie :

Amplificateurs fondamentaux et opérationnels, A.Lantz

Traité de l'électronique analogique et numérique, tome 1, P. Horowitz

Principes et pratique de l'électronique, tome 1, F. De Dieuleveult

Amplificateurs opérationnels, M.Girard

Electronique, théorie du signal et composants, F. Manneville

Les transistors, J. Blot

+ datasheets