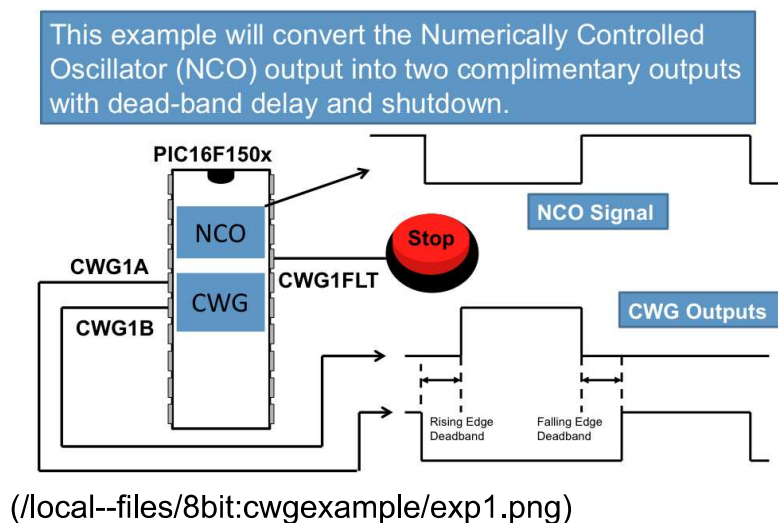


Ejemplo de generador de forma de onda complementaria

Esta página es un ejemplo paso a paso que utiliza el generador de formas de onda complementarias (CWG).

Este ejemplo utiliza la señal de salida del oscilador controlado numéricamente (NCO) (funcionando al 50 % del ciclo de trabajo) como entrada y el oscilador interno de alta frecuencia (HFINTOSC) como reloj.

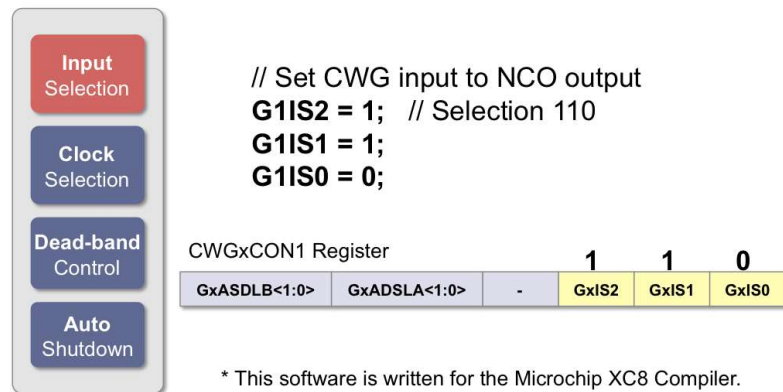
Este ejemplo también produce dos salidas complementarias y utiliza un interruptor externo como control de apagado, como se muestra en el siguiente diagrama de bloques.



Configuración de ejemplo de CWG

- 1 El **NCO** se selecciona como entrada para el módulo CWG.

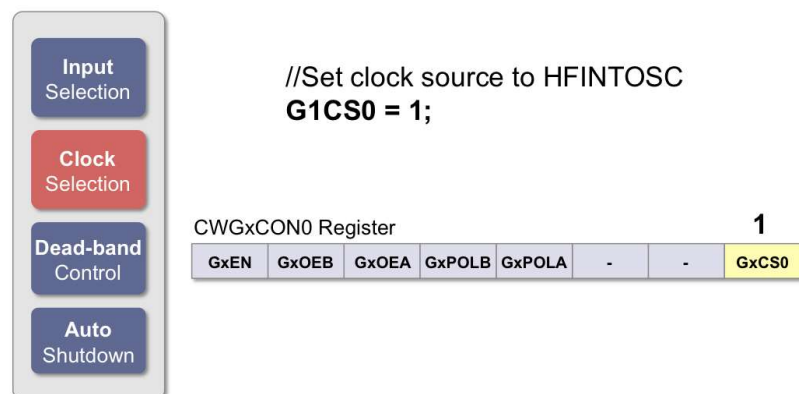
The NCO output is selected as the input signal for the CWG module in the CWGCON1 register.



(/local--files/8bit:cwgexample/exp2.png)

2 El oscilador interno de alta frecuencia se selecciona como fuente de reloj.

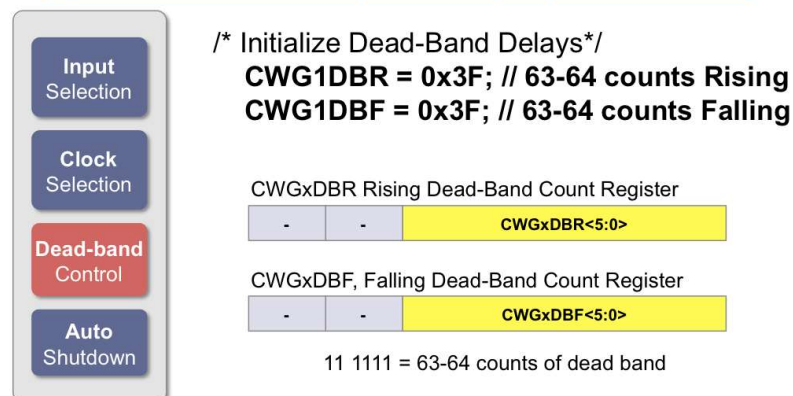
The clock source is selected in the CWGCON0 register.



(/local--files/8bit:cwgexample/exp3.png)

3 Los retrasos de banda muerta se establecen en 63-64 conteos de reloj .

The Dead-Band delays are setup for a 63-64 clock cycle count for both rising and falling edge.



(/local--files/8bit:cwgexample/exp4.png)

4 El pin CWGFLT1 está habilitado como una señal de apagado que está conectado a un interruptor momentáneo normalmente abierto. Cuando se presiona el interruptor,

aparece una señal baja en el pin CWG1FLT1 y activa el apagado.

The Shutdown control is set to the CWG1FLT I/O pin.

Input Selection

Clock Selection

Deadband Control

Auto Shutdown

//CWG1FLT pulled low causes shutdown

G1ASDSFLT = 1;

//CLC output no effect on shutdown

G1ASDCLC2 = 0;

CWGxCON2 Register*

GxASE	GxARSEN	-	-	-	1	0
					GxASDFLT	GxASDCLC2

* PIC16F1507

(/local--files/8bit:cwgexample/exp5.png)

- 5
- El reinicio automático está habilitado y el bit de apagado se borra para comenzar en modo de ejecución.

Auto restart is enabled.
The shutdown bit is cleared for proper operation.

Input Selection

Clock Selection

Deadband Control

Auto Shutdown

//Auto Restart enabled

G1ARSEN = 1;

//Clear shutdown mode

G1ASE = 0;

CWGxCON2 Register*

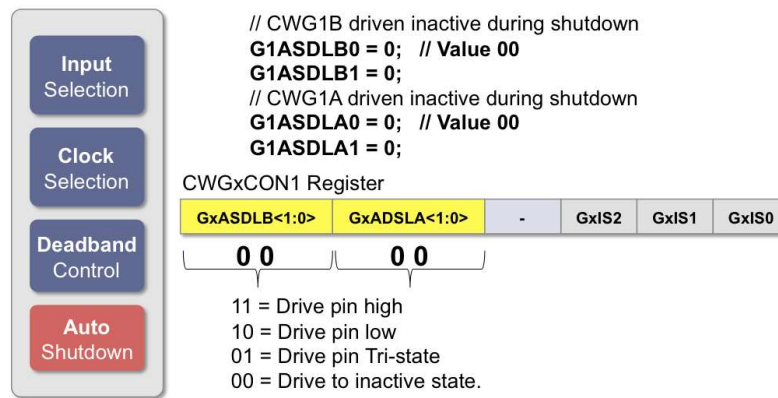
GxASE	GxARSEN	-	-	-	GxASDFLT	GxASDCLC2
0	1					

* PIC16F1507

(/local--files/8bit:cwgexample/exp6.png)

- 6
- Ambas salidas están configuradas para conducir a su respectivo modo inactivo cuando se produce la señal de apagado.

The Shutdown state of the outputs are set to inactive.

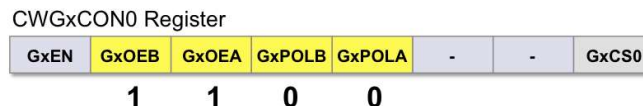


(/local--files/8bit:cwgexample/exp7.png)

- 7 Las **salidas CWG** están conectadas a los pines de E/S y la polaridad de salida está configurada en modo normal.

The CWG output signals are connected to the CWG I/O pins through the CWGCON0 register.

```
G1OEA = 1; //Output signal on CWG1A pin
G1OEB = 1; //Output signal on CWG1B pin
G1POLA = 0; //Output is normal polarity
G1POLB = 0; //Output is normal polarity
```



(/local--files/8bit:cwgexample/exp8.png)

- 8 The **CWG** is then enabled. For reference, the NCO setup code is also shown that produces the input signal.

The CWG module is then enabled as the last step.

```
G1EN = 1; //Enable CWG module
```

The NCO module is setup to produce a 50% duty cycle square wave input to the CWG.

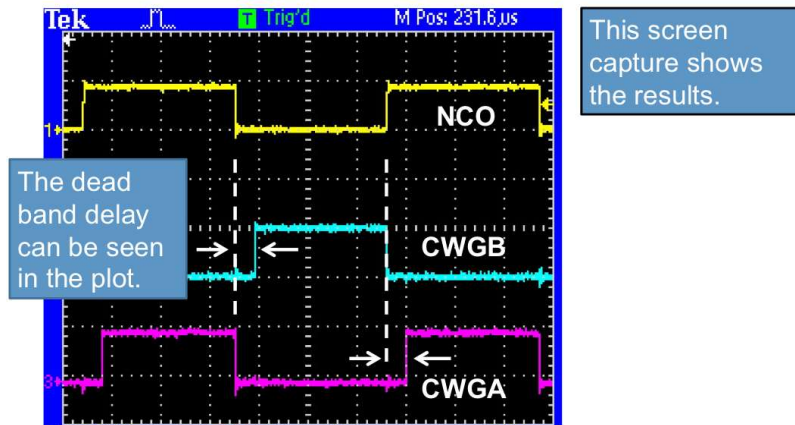
```
NCO1INCH = 8; // load NCO increment high register
NCO1INCL = 65;
NCO1CLK = 0b00000000; // Select HF internal OSC = 16 Mhz
NCO1CON = 0b11010000; // Enable NCO, Enable output, active hi, 50% dc mode
```

(/local--files/8bit:cwgexample/exp9.png)

CWG Example Operation

The CWG example is running and the screen capture below shows the results.

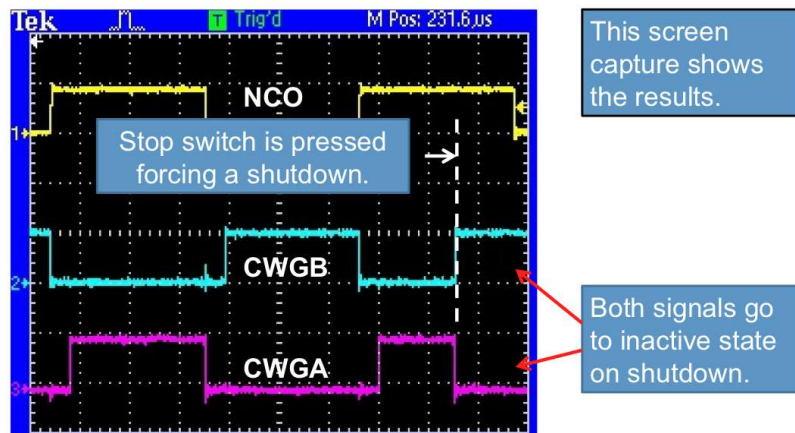
The NCO signal can be seen at the top of the screen capture along with the CWGA and CWGB signals. You can also see the dead-band delays that are triggered by the edges of the NCO input signal.



(/local--files/8bit:cwgexample/exp10.png)

The CWG is forced into shutdown mode.

When the momentary switch is pressed, the CWG outputs are driven to their inactive state showing the shutdown has occurred.



(/local--files/8bit:cwgexample/exp11.png)