

Registro de estado AVR® de 8 bits

El registro de estado contiene información sobre el resultado de la última instrucción aritmética ejecutada. Esta información se puede utilizar para alterar el flujo del programa con el fin de realizar operaciones condicionales. El registro de estado se actualiza después de todas las operaciones de la unidad lógica aritmética (ALU). En muchos casos, esto eliminará la necesidad de usar las instrucciones de comparación dedicadas, lo que dará como resultado un código más rápido y compacto.



El registro de estado no se almacena automáticamente al ingresar a una rutina de interrupción y se restaura al regresar de una interrupción. Esto debe ser manejado por el software.



Al direccionar registros de E/S como espacio de datos usando instrucciones LD y ST, se debe usar el desplazamiento proporcionado. Cuando se utilizan los comandos IN y OUT específicos de E/S, el desplazamiento se reduce en 0x20, lo que da como resultado un desplazamiento de la dirección de E/S dentro de 0x00-0x3F.

ESTADO: Registro de estado

L/E-0/0	L/E-0/0	L/E-0/0	L/E-0/0	L/E-0/0	L/E-0/0	L/E-0/0	L/E-0/0
yo	T	H	S	V	norte	Z	C
bit 7				bit 0			

bit 7 I: Habilitación de interrupción global: el bit de habilitación de interrupción global debe establecerse para que se habiliten las interrupciones. El control de habilitación de interrupción individual se realiza entonces en registros de control separados. Si se borra el registro de Habilitación de interrupción global, ninguna de las interrupciones se habilita independientemente de la configuración de habilitación de interrupción individual. El bit I (bit 7) se borra por hardware después de que se ha producido una interrupción y se establece mediante la instrucción RETI (Return from Interrupt) para habilitar las interrupciones subsiguientes. La aplicación también puede establecer y borrar el bit I con las instrucciones Set Global Interrupt Flag (SEI) y Clear Global Interrupt Flag (CLI), como se describe en la referencia del conjunto de instrucciones.

bit 6 T : Copy Storage: The Bit Copy instructions Bit Load (BLD) and Bit Store

(BST) use the T-bit as a source or destination for the operated bit. A bit from a register in the register file can be copied into T by the BST instruction and a bit in T can be copied into a bit in a register in the register file by the BLD instruction.

- bit 5 **H : Half Carry Flag:** The Half Carry Flag, H, indicates a half carry in some arithmetic operations. It is useful in Binary Code Decimal (BCD) arithmetic.
- bit 4 **S : Sign Flag, $S = N \text{ xor } V$:** The S-bit is always an exclusive or between the Negative Flag and the Two's Complement Overflow Flag.
- bit 3 **V : Two's Complement Overflow Flag:** The Two's Complement Overflow Flag, V, supports two's complement arithmetic.
- bit 2 **N : Negative Flag:** The Negative Flag, N, indicates a negative result in an arithmetic or logic operation.
- bit 1 **Z : Zero Flag:** The Zero Flag, Z, indicates a zero result in an arithmetic or logic operation.
- bit 0 **C : Carry Flag:** The Carry Flag, C, indicates a carry in an arithmetic or logic operation.