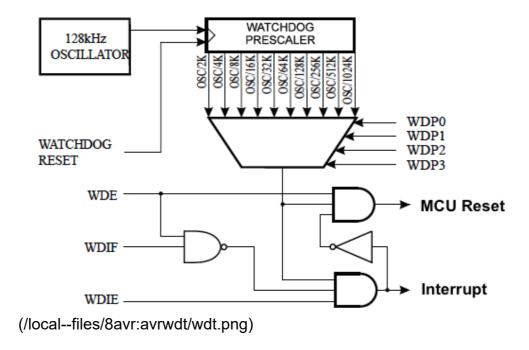
Temporizador de vigilancia AVR®

Los dispositivos AVR [®] tienen un temporizador de vigilancia mejorado (WDT) que se ejecuta en un oscilador separado del reloj de instrucciones principal. El WDT es esencialmente un contador que se incrementa en función de los ciclos de reloj de un oscilador de 128 kHz en el chip. El WDT fuerza una interrupción o un reinicio del sistema cuando el contador alcanza un valor de tiempo de espera determinado. En el modo de funcionamiento normal, el código de la aplicación debe emitir una instrucción de restablecimiento del temporizador de vigilancia (WDR) para reiniciar el contador antes de que se alcance el valor de tiempo de espera. Si el sistema no reinicia el contador, se emitirá una interrupción o un reinicio del sistema.



Breve resumen de WDT



Características de WDT:

- Con reloj desde un oscilador en chip separado.
- Tres modos de funcionamiento:
 - Interrumpir
 - o Reinicio de sistema
 - Interrupción y reinicio del sistema
- Período de tiempo de espera seleccionable de 16 milisegundos a 8 segundos.
- Fusible de hardware opcional Watchdog siempre encendido (WDTON) para el modo a prueba de fallas.

Modo de interrupción

En el modo de interrupción, el WDT fuerza una interrupción cuando expira el temporizador. Esta interrupción se puede utilizar para activar el dispositivo desde cualquiera de los modos de suspensión y también como un temporizador general del sistema. Un ejemplo es limitar el tiempo máximo permitido para ciertas operaciones, forzando una interrupción cuando la operación ha durado más de lo esperado. Esto se habilita configurando el bit de modo de interrupción (WDIE) en el registro de control del temporizador de vigilancia (WDTCSR).

Reinicio de sistema

En el modo de reinicio del sistema, el WDT fuerza un reinicio cuando expira el temporizador. Esto generalmente se usa para evitar que el sistema se cuelgue en el caso de un código fuera de control. Esto se habilita configurando el bit de modo de

reinicio del sistema (WDE) en el registro de control del temporizador de vigilancia (WDTCSR).

Modo de interrupción y reinicio del sistema

El modo de interrupción y restablecimiento del sistema combina los otros dos modos forzando primero una interrupción y luego cambiando al modo de restablecimiento del sistema. Este modo ofrecerá un apagado seguro al dar tiempo para guardar parámetros críticos antes de reiniciar el sistema. Esto está habilitado cuando tanto WDTIE como WDTE están configurados.

Período de tiempo de espera de WDT

Los bits de preescala del temporizador de vigilancia (WDP[3:0]) del WDTCSR determinan el retraso del WDT cuando el WDT se está ejecutando. Los diferentes valores de preescalado y sus correspondientes tiempos de espera se muestran en la siguiente tabla.

WDP3	WDP2	WDP1	WDP0	Number of WDT Oscillator (Cycles)	Oscillator
0	0	0	0	2K (2048)	16ms
0	0	0	1	4K (4096)	32ms
0	0	1	0	8K (8192)	64ms
0	0	1	1	16K (16384)	0.125s
0	1	0	0	32K (32768)	0.25s
0	1	0	1	64K (65536)	0.5s
0	1	1	0	128K (131072)	1.0s
0	1	1	1	256K (262144)	2.0s
1	0	0	0	512K (524288)	4.0s
1	0	0	1	1024K (1048576)	8.0s

(/local--files/8avr:avrwdt/wdtperiod.png)

WDTON

El fusible WDTON, si está programado, obligará al WDT a entrar en el modo de reinicio del sistema. Con el fusible programado, el bit WDE y el bit WDIE se bloquean en 1 y 0 respectivamente.

Indicador de restablecimiento del sistema de vigilancia

El bit de indicador de restablecimiento del sistema de vigilancia (WDRF) en el registro de estado de la MCU (MCUSR) se establece si se produce un restablecimiento del sistema de vigilancia. El bit WDRF se borra mediante un reinicio de encendido o

escribiendo '0' en él. Para identificar una condición de reinicio, el usuario debe leer y luego reiniciar el WDRF lo antes posible en el programa. Si el registro se borra antes de que ocurra otro restablecimiento, la fuente del restablecimiento se puede encontrar examinando los indicadores de restablecimiento.

Registro de estado de MCU



(/local--files/8avr:avrwdt/wdtf.png)