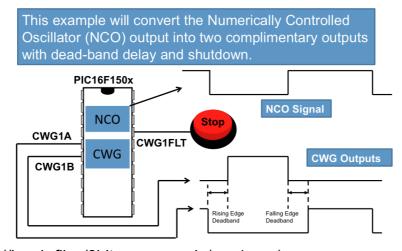
Ejemplo de generador de forma de onda complementaria

Esta página es un ejemplo paso a paso que utiliza el generador de formas de onda complementarias (CWG).

Este ejemplo utiliza la señal de salida del oscilador controlado numéricamente (NCO) (funcionando al 50 % del ciclo de trabajo) como entrada y el oscilador interno de alta frecuencia (HFINTOSC) como reloj.

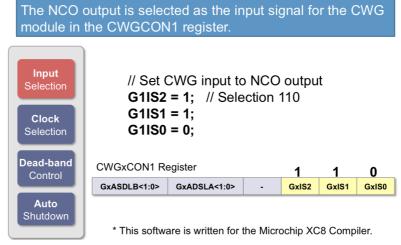
Este ejemplo también produce dos salidas complementarias y utiliza un interruptor externo como control de apagado, como se muestra en el siguiente diagrama de bloques.



(/local--files/8bit:cwgexample/exp1.png)

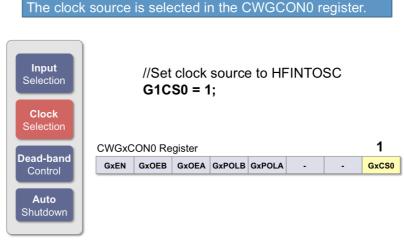
Configuración de ejemplo de CWG

1 El **NCO** se selecciona como entrada para el módulo CWG.



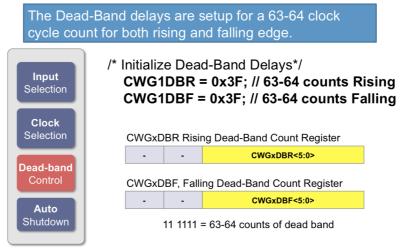
(/local--files/8bit:cwgexample/exp2.png)

2 El oscilador interno de alta frecuencia se selecciona como fuente de reloj.



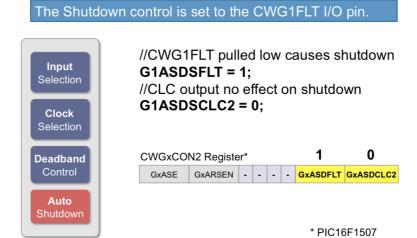
(/local--files/8bit:cwgexample/exp3.png)

3 Los retrasos de banda muerta se establecen en 63-64 conteos de reloj .



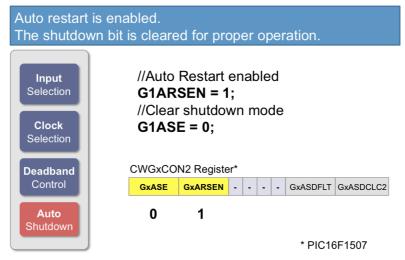
(/local--files/8bit:cwgexample/exp4.png)

4 El **pin CWGFLT1** está habilitado como una señal de apagado que está conectado a un interruptor momentáneo normalmente abierto. Cuando se presiona el interruptor, aparece una señal baja en el pin CWGFLT1 y activa el apagado.



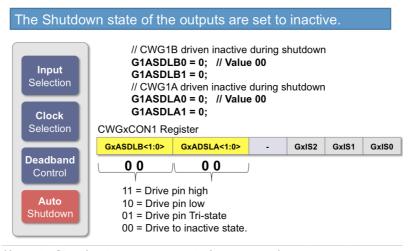
(/local--files/8bit:cwgexample/exp5.png)

5 El reinicio automático está habilitado y el **bit de apagado** se borra para comenzar en modo de ejecución.



(/local--files/8bit:cwgexample/exp6.png)

6 Ambas salidas están configuradas para conducir a su respectivo modo inactivo cuando se produce la señal de apagado.



(/local--files/8bit:cwgexample/exp7.png)

7 Las salidas CWG están conectadas a los pines de E/S y la polaridad de salida está configurada en modo normal. The CWG output signals are connected to the CWG I/O pins through the CWGCON0 register.

G10EA = 1; //Output signal on CWG1A pin
G10EB = 1; //Output signal on CWG1B pin
G1POLA = 0; //Output is normal polarity
G1POLB = 0; //Output is normal polarity

CWGxCON0 Register

GXEN GXOEB GXOEA GXPOLB GXPOLA - - GXCS0

(/local--files/8bit:cwgexample/exp8.png)

8 A continuación, se habilita el **CWG** . Como referencia, también se muestra el código de configuración NCO que produce la señal de entrada.

The CWG module is then enabled as the last step.

G1EN = 1; //Enable CWG module

The NCO module is setup to produce a 50% duty cycle square wave input to the CWG.

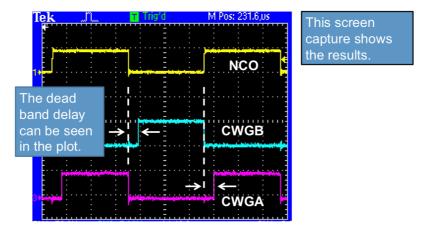
NCO1INCH = 8; // load NCO increment high register
NCO1INCL = 65; NCO1CLK = 0b000000000; // Select HF internal OSC = 16 Mhz
NCO1CON = 0b11010000; // Enable NCO, Enable output,active hi, 50% dc mode

(/local--files/8bit:cwgexample/exp9.png)

Operación de ejemplo de CWG

El ejemplo de CWG se está ejecutando y la siguiente captura de pantalla muestra los resultados.

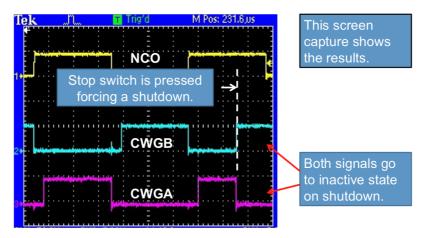
La señal NCO se puede ver en la parte superior de la captura de pantalla junto con las señales CWGA y CWGB. También puede ver los retrasos de banda muerta que se desencadenan por los bordes de la señal de entrada NCO.



(/local--files/8bit:cwgexample/exp10.png)

El CWG se fuerza al modo de apagado.

Cuando se presiona el interruptor momentáneo, las salidas CWG pasan a su estado inactivo, lo que indica que se ha producido el apagado.



(/local--files/8bit:cwgexample/exp11.png)