

...Interfaz periférica en serie (SPI) AVR®

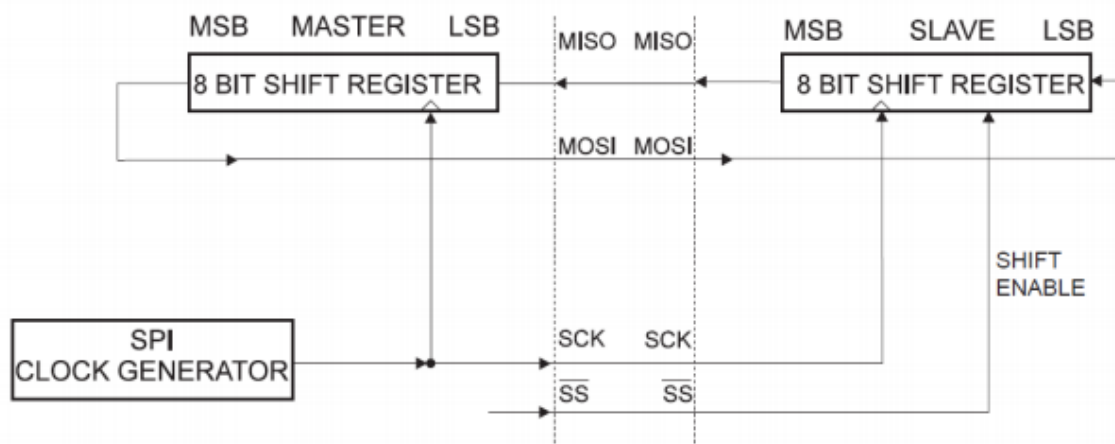
El protocolo Serial Peripheral Interface (SPI) en los dispositivos **AVR®** permitirá que su microcontrolador AVR se comunique con muchos otros dispositivos al mismo tiempo. Utilice el bus SPI para comunicarse entre un dispositivo maestro y uno o varios dispositivos esclavos. SPI utiliza las líneas *Master In Slave Out* (MISO) y *Master Out Slave In* (MOSI) para comunicarse entre dispositivos, el *reloj en serie* (SCK) para mantener un reloj constante entre dispositivos y la línea *Slave Select* (SS) para elegir qué dispositivo periférico es comunicarse con el dispositivo maestro.

AVR® Insights - Episode 12 - How Does SPI interface work on A...



Sistema SPI

El sistema consta de dos registros de desplazamiento y un generador de reloj maestro. El maestro SPI inicia el ciclo de comunicación cuando baja el pin SS del esclavo deseado. Maestro y Esclavo preparan los datos que se enviarán en sus respectivos registros de desplazamiento, y el Maestro genera los pulsos de reloj necesarios en la línea SCK para intercambiar datos. Los datos siempre se transfieren de Maestro a Esclavo en la línea MOSI y de Esclavo a Maestro en la línea MISO. Después de cada paquete de datos, el Maestro sincronizará el Esclavo poniendo la línea SS en alto.



(https://microchipdeveloper-com.translate.google/local--files/8avr:spiinterface/spistructure.png?_x_tr_sl=en&_x_tr_tl=es&_x_tr_hl=es-419&_x_tr_pto=sc)

Modo Maestro

Cuando se configura como Maestro, la interfaz SPI no tiene control automático de la línea SS. Esto debe ser manejado por el software del usuario antes de que pueda comenzar la comunicación. Cuando se hace esto, escribir un byte en el registro de datos SPI inicia el generador de reloj SPI y el hardware cambia los ocho bits al esclavo. Después de cambiar un byte, el generador de reloj SPI se detiene y establece el final de la bandera de transmisión (SPIF). Si se establece el bit SPI Interrupt Enable (SPIE) en el registro `SPCR`, se solicita una interrupción. El maestro puede continuar desplazando el siguiente byte escribiéndolo en `SPDR` o señalar el final del paquete al subir la línea Slave Select, SS. El último byte entrante se mantendrá en el registro de búfer para su uso posterior.

Modo esclavo

Cuando se configura como Esclavo, la interfaz SPI permanecerá inactiva con MISO de tres estados siempre que el pin SS esté en alto. En este estado, el software puede actualizar el contenido del registro de datos SPI, `SPDR` , pero los datos no se desplazarán por los pulsos de reloj entrantes en el pin SCK hasta que el pin SS esté bajo. Como un byte se ha desplazado por completo, se establece el fin de la bandera de transmisión (SPIF). Si se establece el bit de habilitación de interrupción SPI (SPIE) en el registro `SPCR` , se solicita una interrupción.

Información Adicional

- Proyecto de ejemplo utilizando el ATmega324PB (https://translate.google.com/website?sl=en&tl=es&hl=es-419&prev=search&u=https://microchiptechnology.sharepoint.com/:u:/s/DeveloperHelp/Eegl4fOnnFHuro_d3sdmEUBQfpyFy2PT9Q88RyWC6EhTA?e%3DXyb7jL)
- " AVR319: uso del módulo USI para comunicación SPI en dispositivos tinyAVR® y megaAVR® (https://translate.google.com/website?sl=en&tl=es&hl=es-419&prev=search&u=http://ww1.microchip.com/downloads/en/AppNotes/Atmel-2582-Using-the-USI-Module-for-SPI-Communication-on-tinyAVR-and-megaAVR-Devices_ApplicationNote_AVR319.pdf) "