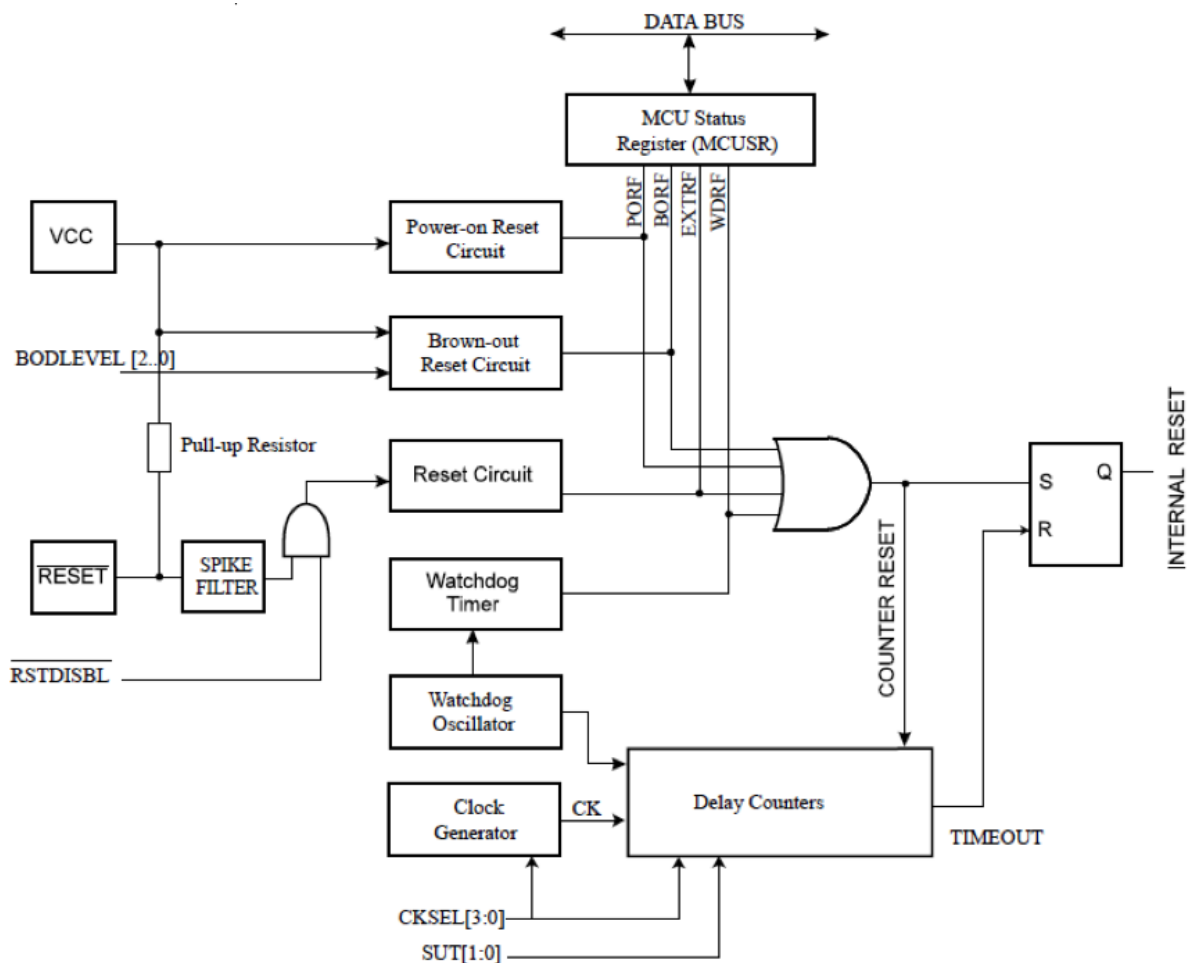


Fuentes de restablecimiento de AVR

El dispositivo AVR tiene cuatro fuentes de reinicio:

- **Reinicio de encendido** : el microcontrolador (MCU) se reinicia cuando el voltaje de suministro es inferior al umbral de reinicio de encendido (VPOT).
- **Restablecimiento externo** : la MCU se restablece cuando hay un nivel bajo en el pin RESET durante más tiempo que la duración mínima del pulso.
- **Restablecimiento del sistema de vigilancia** : la MCU se restablece cuando expira el período del temporizador de vigilancia y se habilita el modo de restablecimiento del sistema de vigilancia.
- **Restablecimiento por caída de tensión**: la MCU se restablece cuando el voltaje de suministro V_{CC} es menor que el restablecimiento por caída de tensión.



(/local--files/8avr:avrreset/avr_reset.png)

Registro de estado de MCU (MCUSR)

Para hacer uso de los indicadores de reinicio para identificar una condición de reinicio, el usuario debe leer y luego reiniciar el MCUSR lo antes posible en el programa. Si el registro se borra antes de que ocurra otro restablecimiento, la fuente del restablecimiento se puede encontrar examinando los indicadores de restablecimiento.

Name: MCUSR

Offset: 0x54

Reset: 0x00

Property: When addressing as I/O Register: address offset is 0x34

Bit	7	6	5	4	3	2	1	0
					WDRF	BORF	EXTRF	PORF
Access					R/W	R/W	R/W	R/W
Reset					0	0	0	0

Bit 3 – WDRF: Watchdog System Reset Flag

This bit is set if a Watchdog System Reset occurs. The bit is reset by a Power-on Reset, or by writing a '0' to it.

Bit 2 – BORF: Brown-out Reset Flag

This bit is set if a Brown-out Reset occurs. The bit is reset by a Power-on Reset, or by writing a '0' to it.

Bit 1 – EXTRF: External Reset Flag

This bit is set if an External Reset occurs. The bit is reset by a Power-on Reset, or by writing a '0' to it.

Bit 0 – PORF: Power-on Reset Flag

This bit is set if a Power-on Reset occurs. The bit is reset only by writing a '0' to it.

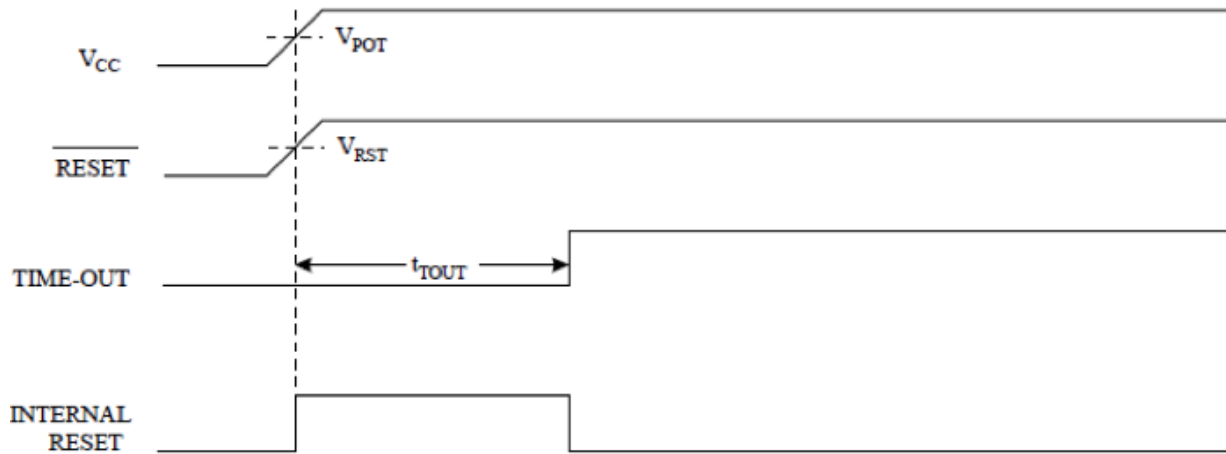
(/local--files/8avr:avrreset/mcusr.png)

Restablecimiento de encendido (POR)

Un pulso POR es generado por un circuito de detección en chip. El POR se activa siempre que V_{CC} esté por debajo del nivel de detección. El circuito POR se puede utilizar para activar el reinicio de arranque, así como para detectar una falla en el voltaje de suministro.

Un circuito POR asegura que el dispositivo se restablece desde el encendido. Alcanzar el voltaje de umbral de reinicio de encendido invoca el contador de retardo, que determina cuánto tiempo se mantiene el dispositivo en reinicio después del aumento de V_{CC} .

La señal de reinicio se activa nuevamente, sin demora, cuando V_{CC} disminuye por debajo del nivel de detección.



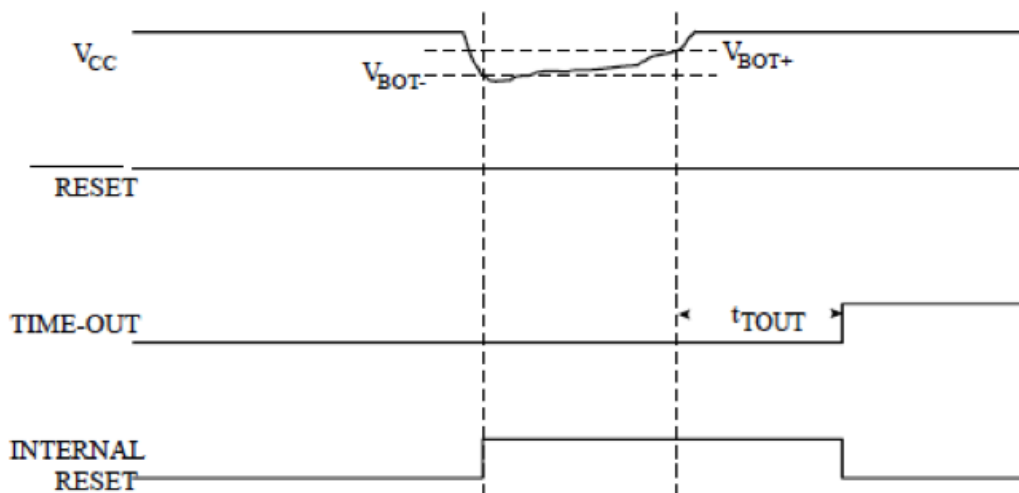
(/local--files/8avr:avrreset/powerup.png)

Detección de caída de tensión (BOD) y Restablecimiento de caída de tensión (BOR)

El dispositivo tiene un circuito BOD en chip para monitorear el nivel de V_{CC} durante la operación comparándolo con un nivel de disparo fijo. El nivel de activación para el BOD se puede seleccionar mediante los fusibles BODLEVEL.

El circuito BOR tiene histéresis en el nivel de detección. El circuito BOD solo detectará una caída en V_{CC} si el voltaje permanece por debajo del nivel de disparo (V_{BOT-}) por más tiempo que t_{BOD} . Cuando eso ocurre, el BOR se activa inmediatamente.

Cuando V_{CC} aumenta por encima del nivel de activación (V_{BOT+} en la siguiente figura), el contador de retardo inicia la MCU después de que haya expirado el período de tiempo de espera t_{TOUT} .



(/local--files/8avr:avrreset/bor.png)

Temporizador de vigilancia (WDT)

El WDT se ejecuta independientemente del resto del sistema, lo que hace que el sistema se reinicie cada vez que se agote el tiempo de espera. Sin embargo, el software de la aplicación debe garantizar que nunca se agote el tiempo de espera reiniciando el WDT periódicamente siempre que el software se encuentre en un estado saludable conocido. Si el sistema se bloquea o la ejecución del programa se corrompe, el WDT no recibirá su reinicio periódico y, finalmente, expirará y provocará un reinicio del sistema.

El WDT mejorado en algunos dispositivos AVR también tiene la capacidad de generar interrupciones en lugar de reiniciar el dispositivo. Dado que el WDT funciona con su propio reloj independiente, se puede utilizar para activar el AVR desde todos los modos de suspensión. Esto lo convierte en un temporizador de despertador ideal, que se combina fácilmente con el funcionamiento normal como fuente de reinicio del sistema. La interrupción también se puede utilizar para obtener una advertencia temprana de un próximo restablecimiento del sistema Watchdog para que los parámetros vitales se puedan respaldar en una memoria no volátil.

Detección de fallas de reloj (CFD)

El CFD permite al usuario monitorear el oscilador de cristal de baja potencia o la señal del reloj externo (XOSC). El XOSC es monitoreado por el circuito CFD que opera con el oscilador interno de 128kHz. CFD supervisa el reloj XOSC y, si falla, cambiará automáticamente a un reloj RC interno seguro. Cuando se produce un encendido o un restablecimiento externo, el dispositivo volverá al reloj XOSC y continuará monitoreando el reloj XOSC en busca de fallas.

El reloj seguro se deriva del reloj del sistema RC interno de 8 MHz. Esto permite configurar el reloj seguro para satisfacer las necesidades de seguridad de la aplicación.