

Descripción general de la operación de bajo consumo de AVR® MCU

Descripción general de bajo consumo

El microcontrolador AVR® de 8 bits proporciona varios modos de reposo y sincronización de reloj controlada por software para adaptar el consumo de energía a los requisitos de la aplicación. Los modos de suspensión permiten que el microcontrolador apague los módulos no utilizados para ahorrar energía. Cuando el dispositivo entra en modo de suspensión, la ejecución del programa se detiene y se utilizan interrupciones o reinicio para reactivar el dispositivo nuevamente. El reloj individual de los periféricos no utilizados se puede detener durante el funcionamiento normal o en suspensión, lo que permite una gestión de energía mucho más precisa que los modos de suspensión por sí solos.

Para llegar a las cifras de potencia más bajas posibles, hay un par de puntos a los que prestar atención. No es solo el modo de suspensión lo que define el consumo de energía, sino también el estado de los pines de E/S, la cantidad de módulos periféricos habilitados, etc.

El consumo de energía es proporcional al voltaje de funcionamiento y, para conservar energía, debe considerar usar el voltaje del sistema más bajo posible. Además, el consumo también es directamente proporcional a la frecuencia del reloj y, si no se utilizan los modos de suspensión, el dispositivo debe funcionar con la frecuencia más baja posible.

Consejos y trucos para reducir la potencia de un AVR®

- Use el **registro de reducción de energía (PRR0)** para detener el reloj en los periféricos individuales no utilizados, lo que reduce el consumo de energía.

Name: PRR0
Offset: 0x64
Reset: 0x00
Property: -

Bit	7	6	5	4	3	2	1	0
	PRTWI0	PRTIM2	PRTIM0	PRUSART1	PRTIM1	PRSPI0	PRUSART0	PRADC
Access	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Reset	0	0	0	0	0	0	0	0

(/local--files/8avr:low-power-overview/prp-picture.png)

Bit 7 – PRTWI0: Power Reduction TWI0

Writing a logic one to this bit shuts down the TWI 0 by stopping the clock to the module. When waking up the TWI again, the TWI should be re initialized to ensure proper operation.

Bit 6 – PRTIM2: Power Reduction Timer/Counter2

Writing a logic one to this bit shuts down the Timer/Counter2 module in synchronous mode (AS2 is 0). When the Timer/Counter2 is enabled, operation will continue like before the shutdown.

Bit 5 – PRTIM0: Power Reduction Timer/Counter0

Writing a logic one to this bit shuts down the Timer/Counter0 module. When the Timer/Counter0 is enabled, operation will continue like before the shutdown.

Bit 4 – PRUSART1: Power Reduction USART1

Writing a logic one to this bit shuts down the USART by stopping the clock to the module. When waking up the USART again, the USART should be re initialized to ensure proper operation.

Bit 3 – PRTIM1: Power Reduction Timer/Counter1

Writing a logic one to this bit shuts down the Timer/Counter1 module. When the Timer/Counter1 is enabled, operation will continue like before the shutdown.

Bit 2 – PRSPI0: Power Reduction Serial Peripheral Interface 0

If using debugWIRE On-chip Debug System, this bit should not be written to one. Writing a logic one to this bit shuts down the Serial Peripheral Interface by stopping the clock to the module. When waking up the SPI again, the SPI should be re initialized to ensure proper operation.

Bit 1 – PRUSART0: Power Reduction USART0

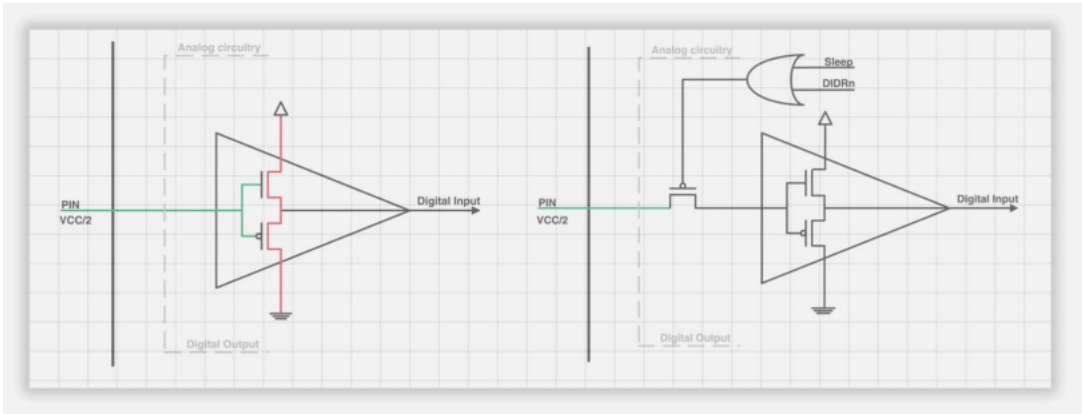
Writing a logic one to this bit shuts down the USART by stopping the clock to the module. When waking up the USART again, the USART should be re initialized to ensure proper operation.

Bit 0 – PRADC: Power Reduction ADC

Writing a logic one to this bit shuts down the ADC. The ADC must be disabled before shut down. The analog comparator cannot use the ADC input MUX when the ADC is shut down.

(/local--files/8avr:low-power-overview/prt-description.png)

- Utilice el registro de **desactivación de entrada digital (DIDR)** para apagar los búferes de entrada digital no utilizados y detener la corriente de fuga.



(/local--files/8avr:low-power-overview/didr-circuit.png).

Name: DIDR0
Offset: 0x7E
Reset: 0x00
Property: -

Bit	7	6	5	4	3	2	1	0
	ADC7D	ADC6D	ADC5D	ADC4D	ADC3D	ADC2D	ADC1D	ADC0D
Access	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Reset	0	0	0	0	0	0	0	0

(/local--files/8avr:low-power-overview/didr0-picture.png)

Name: DIDR1
Offset: 0x7F
Reset: 0x00
Property: -

Bit	7	6	5	4	3	2	1	0
							AIN1D	AIN0D
Access							R/W	R/W
Reset							0	0

Bit 1 – AIN1D: AIN1 Digital Input Disable

Bit 0 – AIN0D: AIN0 Digital Input Disable

When this bit is written logic one, the digital input buffer on the AIN1/0 pin is disabled. The corresponding PIN Register bit will always read as zero when this bit is set. When an analog signal is applied to the AIN1/0 pin and the digital input from this pin is not needed, this bit should be written logic one to reduce power consumption in the digital input buffer.

(/local--files/8avr:low-power-overview/didr1.png)



Visite la **página (/8avr:low-power-example)** de ejemplo de bajo consumo para ver un código de ejemplo sobre cómo reducir el consumo de energía del AVR.