

Interrupciones externas AVR®

Los dispositivos AVR® tienen interrupciones externas que pueden despertar a un dispositivo del modo de suspensión en función de una señal de flanco ascendente o descendente en un pin de E/S o un cambio en el nivel de voltaje digital en un pin de E/S. Luego, el dispositivo puede procesar una aplicación en función de la fuente de interrupción y luego volver a dormir. El dispositivo tiene múltiples pines de interrupción para múltiples fuentes de interrupción.

AVR® Insights - Episode 20 - External Interrupt



Interrupciones externas

Las interrupciones externas son activadas por el pin INT o cualquiera de los pines PCINT. Si está habilitado, las interrupciones se activan incluso si los pines INT o PCINT están configurados como salidas. Esta característica proporciona una forma de generar una interrupción de software. Las interrupciones externas pueden activarse por un flanco ascendente o descendente o por un nivel bajo. Este es configurado por el

Registro de Control de Interrupciones Externas A `EICRA` . Cuando las interrupciones externas están habilitadas y configuradas como disparadas por nivel, las interrupciones se disparan mientras el pin se mantenga bajo.

El registro de control de interrupciones externas `EICR` controla cómo funcionan las interrupciones externas.

Value	Description
00	The low level of INT0 generates an interrupt request.
01	Any logical change on INT0 generates an interrupt request.
10	The falling edge of INT0 generates an interrupt request.
11	The rising edge of INT0 generates an interrupt request.

(/local--files/8avr:extint/extint.png)

Una interrupción de bajo nivel en el pin INT se detecta de forma asíncrona. Esto implica que esta interrupción se puede utilizar para activar la pieza también desde los modos de suspensión distintos del modo inactivo. El reloj de E/S se detiene en todos los modos de suspensión excepto en el modo inactivo.

Interrupción de cambio de pin

La solicitud de interrupción de cambio de pin se activa si algún pin PCINT habilitado cambia de estado. Hay múltiples interrupciones de cambio de pin, todas vinculadas a un conjunto de pines o puerto.

En un dispositivo ATmega324PB, por ejemplo, las ubicaciones de cambio de PIN son:

- La solicitud de interrupción de cambio de pin 4 (PCI4) se activa al cambiar los pines PCINT[38:32]
- La solicitud de interrupción de cambio de pin 3 (PCI3) se activa al cambiar los pines PCINT[31:24]
- La solicitud de interrupción de cambio de pin 2 (PCI2) se activa al cambiar los pines PCINT[23:16]
- La solicitud de interrupción de cambio de pin 1 (PCI1) se activa al cambiar los pines PCINT[15:8]
- La solicitud de interrupción de cambio de pin 0 (PCI0) se activa al cambiar los pines PCINT[7:0]

Los registros `PCMSK4` , `PCMSK3` , `PCMSK2` , `PCMSK1` y `PCMSK0` controlan qué pines contribuyen a las interrupciones por cambio de pin. Las interrupciones de cambio de pin en PCINT se detectan de forma asíncrona. Esto implica que estas interrupciones también se pueden usar para despertar la parte de los modos de suspensión que no sean el modo inactivo.

Información Adicional

- Nota de aplicación AN_8468 - Uso de interrupciones externas para dispositivos megaAVR® (<http://www.microchip.com/wwwAppNotes/AppNotes.aspx?appnote=en590935>)