

AMPLIFICATEUR AUDIO CLASSE AB DE PUISSANCE

- Puissance de sortie nominale en mode sinus: $P_{L, nom.} = 60 \text{ W}$ sur une charge de $R_L = 4 \Omega$

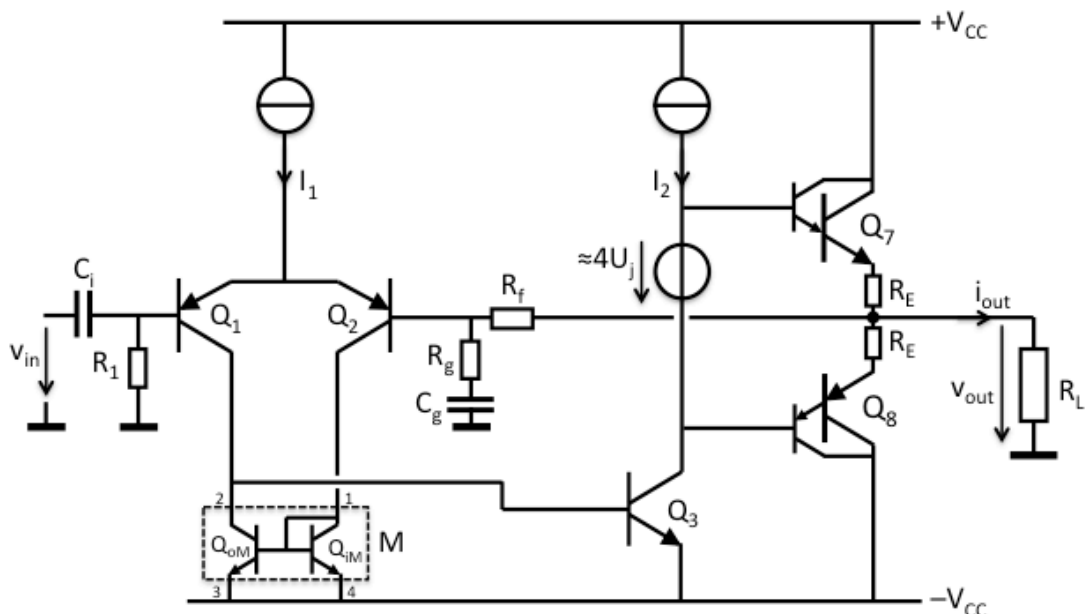
- Gain en tension en boucle fermée $\approx 30 \text{ dB}$

The circuit diagram shows a multi-stage CMOS amplifier. The input stage consists of a differential pair of NMOS transistors Q_1 and Q_2 with a tail current source M (comprising Q_{oM} and Q_{iM}). The input signal v_{in} is coupled through capacitor C_i to the gates of Q_1 and Q_2 , which are biased by a resistor R_1 to ground. The output of the first stage is taken from the drain of Q_2 through resistor R_f . This output is coupled through capacitor C_g to the gate of a second-stage NMOS transistor Q_3 , which is biased by a resistor R_g to ground. The source of Q_3 is connected to a common-mode feedback network consisting of PMOS transistors Q_4 and Q_7 , NMOS transistors Q_6 and Q_8 , and resistors R_3 , R_4 , R_6 , and R_7 . The output of the second stage is taken from the drain of Q_3 through resistor R_3 . This output is coupled through capacitor C_c to the gate of a third-stage NMOS transistor Q_5 , which is biased by a resistor R_5 to ground. The source of Q_5 is connected to a common-mode feedback network consisting of PMOS transistors Q_6 and Q_7 , NMOS transistors Q_4 and Q_8 , and resistors R_3 , R_4 , R_6 , and R_7 . The output of the third stage is taken from the drain of Q_5 through resistor R_5 . The output of the fourth stage is taken from the drain of Q_6 through resistor R_4 . The output signal v_{out} is taken from the drain of Q_6 through resistor R_4 and is coupled to the anode of an LED. The cathode of the LED is connected to ground. The output current i_{out} is the current through the LED. The output voltage v_{out} is the voltage across the LED. The output resistance R_L is the load resistance connected to the output.

$$|V_{CEmax}| = 80 \text{ V} \quad I_{Cmax} = 20 \text{ A} \quad P_{max} = 125 \text{ W} \quad \beta \approx 1500 \quad |V_{CEsat}| \approx 1.3 \text{ V}$$
$$|V_{CE\max}| = 60 \text{ V} \quad I_{C\max} = 1 \text{ A} \quad P_{\max} = 625 \text{ mW} \quad \beta \approx 200 \quad |V_{CE\text{sat}}| \approx 0.2 \text{ V} \quad V_{\text{Early}} \approx 80 \text{ V}$$
$$V_{ECmax} = 45 \text{ V} \quad I_{Cmax} = 0.2 \text{ A} \quad P_{max} = 500 \text{ mW} \quad \beta \approx 300 \quad V_{ECsat} \approx 0.2 \text{ V} \quad V_{Early} \approx 50 \text{ V}$$
$$V_{CEmax} = 30 \text{ V} \quad I_{Cmax} = 100 \text{ mA} \quad P_{max} = 220 \text{ mW} \quad \beta \approx 300 \quad V_{CEsat} \approx 0.2 \text{ V} \quad V_{Early} \approx 30 \text{ V}$$

LED : rouge 640 nm : HLMP 1000, $V_F \approx 1.6$ V à $I_F = 15$ mA $\Delta V_F / \Delta T \approx -2$ mV/°

SCHEMA SIMPLIFIE (à comparer au schéma détaillé de la page précédente)



La LED, polarisée par R_3 , fournit une tension de référence de 1.6 V avec une dérive en température $-2 \text{ mV}/^\circ\text{C}$ identique à celle du V_{EB} des transistors Q_5 et Q_6 qui forment les sources de courant I_1 et I_2 .

L'étage d'entrée est formé de la paire différentielle Q_1 - Q_2 , polarisée par la source de courant constant I_1 , faite par Q_5 , R_5 et la tension de référence à LED. Cette paire différentielle a une charge active en miroir de courant formé par les transistors Q_{iM} et Q_{oM} , intégrés dans le même boîtier.

L'étage driver est formé de Q_3 en Emetteur Commun avec comme charge active la source de courant constant I_2 , faite par Q_6 , R_4 et la tension de référence à LED.

L'étage de sortie de puissance est un classique Push-Pull Collecteur Commun utilisant deux darlington complémentaires Q_7 et Q_8 . La source $4U_j$, faite par Q_4 , R_6 et R_7 , décale les bases du Push-Pull et permet de lui imposer un léger courant de repos ajustable ($I_{C70} = I_{C80} \approx 60 \text{ mA}$) qui supprime la distorsion de "cross-over".

a) TENSION ET COURANT NOMINAUX DANS LA CHARGE

La valeur de la puissance nominale ($P_{L,nom.} = 60 \text{ W}$) fournie à la charge ($R_L = 4 \Omega$) en régime sinus permet de déterminer la tension de sortie que l'amplificateur doit être capable de fournir:

$$P_{L,nom.} = V_{out,eff,nom.}^2 / R_L = V_{out,crête,nom.}^2 / 2R_L \quad \Rightarrow \quad V_{out,crête,nom.} = (2R_L P_{L,nom.})^{1/2} = 22 \text{ V}$$

$$I_{out,crête,nom.} = V_{out,crête,nom.} / R_L = 5.5 \text{ A}$$

b) CHOIX DE R_E

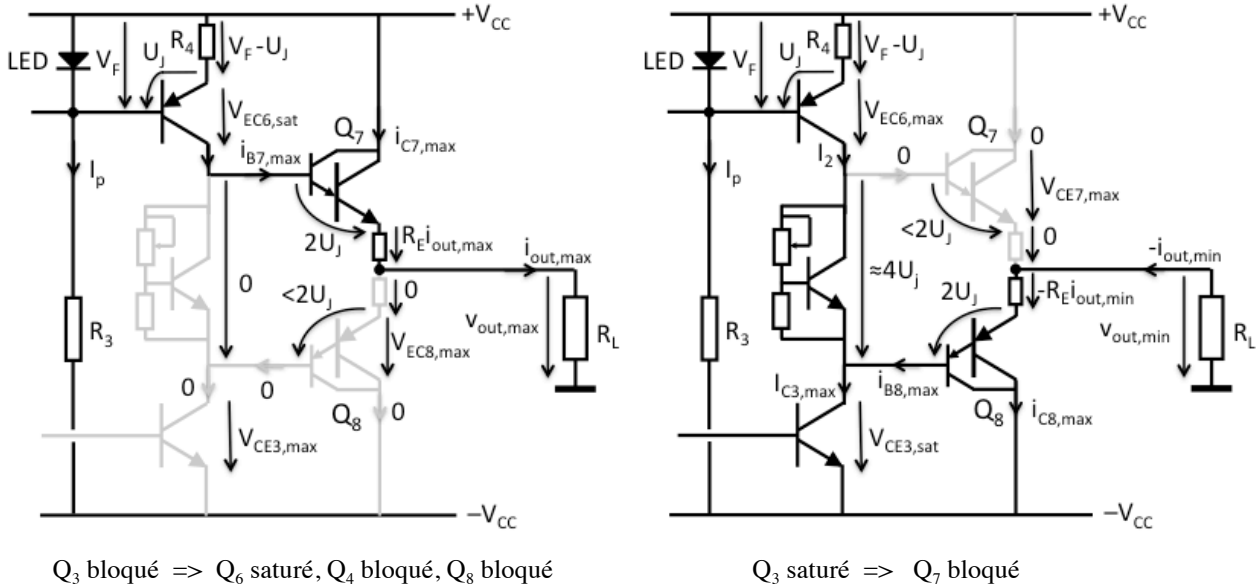
$$R_E \approx 0.05 \cdot R_L = 0.2 \Omega \quad \Rightarrow \quad \text{valeur normalisée } R_E = 0.22 \Omega$$

En régime sinus, chaque résistance R_E est parcourue par une demi alternance, à elles deux elles dissipent :

$$P_{RE,total} = I_{out,eff}^2 \cdot R_E = I_{out,crête}^2 \cdot R_E / 2 = 3.3 \text{ W}$$

soit 1.65 W par résistance, on prendra donc des modèles capables de supporter au minimum 2 W.

SITUATIONS EXTREMES: SATURATION DE L'AMPLI EN POSITIF ET NEGATIF



c) CALCUL DE LA TENSION D'ALIMENTATION

Sur la crête positive : $+V_{CC,min} = V_{out,crête,nom.} + I_{out,crête,nom.} R_E + V_{BE7} + V_{EC6,sat} + U_{R4}$
 $U_{R4} = V_{F,LED} - U_j \Rightarrow +V_{CC,min} = V_{out,crête,nom.} + I_{out,crête,nom.} R_E + 2U_j + V_{EC6,sat} + V_{F,LED} - U_j$
 On en tire : $+V_{CC,min} = +22 + 5.5 \cdot 0.22 + 1.4 + 0.2 + 1.6 - 0.7 = 25.7 \text{ V}$
 Sur la crête négative : $-(V_{CC,min}) = -V_{out,crête,nom.} - I_{out,crête,nom.} R_E - V_{EB8} - V_{CE3,sat}$
 On en tire : $-(V_{CC,min}) = -22 - 5.5 \cdot 0.22 - 1.4 - 0.2 = -24.8 \text{ V}$

Comme les alimentations d'un ampli audio classe AB ne sont en général pas stabilisées, elles peuvent varier suivant la puissance fournie, on prendra donc une petite marge de sécurité: $V_{CC} = 27 \text{ V}$.

d) VERIFICATION DES TRANSISTORS DE SORTIE

Avec $V_{CC} = 27 \text{ V}$, le courant maximal de sortie vaut :

$$I_{out,max} = (V_{CC} - U_{R4} - V_{EC6,sat} - V_{BE7}) / (R_E + R_L) = (V_{CC} - (V_{F,LED} - U_j) - V_{EC6,sat} - 2U_j) / (R_E + R_L) = 5.8 \text{ A}$$

$$I_{out,min} = (-V_{CC} + V_{CE3,sat} + V_{EB8}) / (R_E + R_L) = (-V_{CC} + V_{CE3,sat} + 2U_j) / (R_E + R_L) = -6 \text{ A}$$

La puissance maximum que cet ampli peut délivrer à la charge en mode sinus est :

$$P_{RL,max} = I_{out,max}^2 \cdot R_L / 2 = 67 \text{ W} \quad \text{soit une marge de 10\% par rapport à la valeur nominale désirée.}$$

La tension $|V_{CE}|$ et le courant I_C que doivent supporter les transistors Q_7 et Q_8 sont maximaux lorsque l'ampli sature en positif ou en négatif:

$$I_{C7,max} = I_{out,max} = 5.8 \text{ A, valeur de toute façon inférieure à l'approximation grossière } V_{CC}/R_L = 6.75 \text{ A}$$

$$I_{C8,max} = -I_{out,min} = 6 \text{ A, valeur de toute façon inférieure à l'approximation grossière } -(V_{CC})/R_L = 6.75 \text{ A}$$

$$V_{out,max} = (V_{CC} - (V_{F,LED} - U_j) - V_{EC6,sat} - 2U_j) \cdot R_L / (R_E + R_L) = I_{out,max} \cdot R_L = 23.2 \text{ V}$$

$$V_{out,min} = (-V_{CC} + V_{CE3,sat} + 2U_j) \cdot R_L / (R_E + R_L) = I_{out,min} \cdot R_L = -24 \text{ V}$$

$$V_{CE7,max} = V_{CC} - V_{out,min} = 51 \text{ V, valeur de toute façon inférieure à l'approximation grossière } 2 \cdot V_{CC} = 60 \text{ V.}$$

$$V_{EC8,max} = V_{out,max} - (-V_{CC}) = 50.2 \text{ V, valeur de toute façon inférieure à l'approximation grossière } 2 \cdot V_{CC} = 60 \text{ V.}$$

La puissance instantanée dissipée par Q_7 (resp. Q_8) est maximale lorsque $V_{CE7(8)} = V_{CC}/2$; elle vaut :

$$p_{Q7/8,max}(t) = V_{CC}^2 / 4(R_E + R_L) \approx 43 \text{ W, valeur inférieure à celle théorique de } V_{CC}^2 / 4R_L \approx 46 \text{ W}$$

Les transistors darlington proposés **BDV64A** et **BDV65A** sont largement dimensionnés, puisque spécifiés à:

$$|V_{CEmax}| = 80 \text{ V, } I_{Cmax} = 20 \text{ A, } P_{max} = 125 \text{ W.}$$

e) CALCUL DES ALIMENTATIONS

A la puissance nominale de sortie $P_{L,nom} = 60 \text{ W}$ en régime sinus, chaque alimentation délivre un courant en forme de demi sinusoïde (simple alternance), dont la composante continue (valeur moyenne) est :

$$I_{CC} = I_{out,crête,nom.} / \pi = 1.75 \text{ A}$$

et donc la puissance fournie par chaque alimentation vaut :

$$P_{alim} = V_{CC} \cdot I_{CC} = V_{CC} \cdot I_{out,crête,nom.} / \pi = 47.3 \text{ W}$$

La puissance totale d'alimentation est alors :

$$P_{alim,tot} = 2 \cdot V_{CC} \cdot I_{out,crête,nom.} / \pi \approx 95 \text{ W}$$

f) PUISSANCE DISSIPÉE PAR L'ETAGE DE SORTIE

En régime sinus, la puissance moyenne maximale dissipée par l'étage de sortie est (voir théorie classe B) :

$$P_{Q7+8,max} \approx 0.2 \cdot V_{CC}^2 / R_L \approx 36 \text{ W}, \text{ soit } 18 \text{ W par transistor.}$$

Avec des signaux "carrés", la puissance moyenne maximale dissipée par l'étage de sortie est égale à la puissance instantanée maximale, soit $\approx 43 \text{ W}$ pour l'étage et donc $\approx 22 \text{ W}$ par transistor. Attention à ne pas faire travailler l'ampli à sa puissance maximum de sortie en régime "carré", car alors les puissances dans la charge et dans les résistance R_E sont **doubles** de celles en régime sinus ! la puissance d'alimentation augmente aussi d'un facteur $\pi/2$.

g+h) CALCUL DE L'ETAGE DRIVER

A la puissance de sortie maximale, les courants de base de Q_7 et Q_8 sont :

$$I_{B7/8,max} = I_{out,max} / \beta_{7/8} \approx 4 \text{ mA}$$

La source de courant I_2 réalisée par Q_6 et R_4 doit être capable de fournir le courant $I_{B7,max}$; aussi, on choisira une valeur légèrement supérieure pour avoir un bon gain et une linéarité suffisante de l'étage driver Emetteur

Commun, sans toutefois entraîner une dissipation excessive dans Q_6 et Q_3 ; on choisit **$I_2 = 6 \text{ mA}$** .

$$I_{C6} = I_2 = \text{cst} \Rightarrow I_{C6,max} = I_2 = 6 \text{ mA}$$

V_{EC6} est maximale lorsque Q_3 sature, donc lorsque l'ampli sature en négatif:

$$V_{EC6,max} = +V_{CC} - U_{R4} - (-V_{CC} + V_{CE3,sat} + 4U_j) \approx 2 \cdot V_{CC} \text{ (approximation grossière par excès)}$$

La puissance instantanée dissipée par Q_6 vaut:

$$P_{Q6,max}(t) = V_{EC6,max} \cdot I_2 \approx 2 \cdot V_{CC} \cdot I_2 = 324 \text{ mW (approximation grossière par excès).}$$

Le courant dans Q_3 est maximal lorsque l'ampli sature en négatif:

$$I_{C3,max} = I_2 + I_{B8,max} \approx 10 \text{ mA}$$

V_{CE3} est maximale lorsque Q_6 sature, donc lorsque l'ampli sature en positif:

$$V_{CE3,max} = +V_{CC} - U_{R4} - V_{EC6,sat} - (-V_{CC}) \approx 2 \cdot V_{CC} \text{ (approximation grossière par excès).}$$

La puissance instantanée dissipée par Q_3 est maximale lorsque l'amplificateur fonctionne sans charge ($R_L = \infty$) et est tout proche de la saturation en positif, alors que Q_6 maintient encore I_2 constant. Dans ce cas particulier :

$$I_{out} = 0 \Rightarrow I_{B7} = I_{B8} = 0 \Rightarrow I_{C3} = I_2 = \text{cst}$$

$$P_{Q3,max}(t) = V_{CE3,max} \cdot I_2 \approx 2 \cdot V_{CC} \cdot I_2 = 324 \text{ mW (approximation grossière par excès)}$$

Les transistors **BC327A** et **BC337A** conviendront parfaitement.

i+j) CALCUL DE L'ETAGE D'ENTREE

$$I_{B3, \text{repos}} = I_2 / \beta_3 = 30 \mu\text{A}$$

En négligeant les courants de base des transistors T_1 , T_2 et ceux du miroir de courant:

$$I_{C1, \text{repos}} = I_{C0M} + I_{B3, \text{repos}} = I_{CiM} + I_{B3, \text{repos}} = I_{C2, \text{repos}} + I_{B3, \text{repos}} \quad \text{et} \quad I_{C1, \text{repos}} + I_{C2, \text{repos}} = I_1$$

$$I_{C1, \text{repos}} = I_1/2 + I_{B3, \text{repos}}/2 \quad \text{et} \quad I_{C2, \text{repos}} = I_1/2 - I_{B3, \text{repos}}/2$$

On veut que la paire différentielle travaille au plus près de l'origine ($I_{C2, \text{repos}} = I_{C1, \text{repos}} = I_1/2$), donc avec un offset le plus petit possible et dans la zone la plus linéaire de sa caractéristique en tangente hyperbolique. Pour satisfaire cette condition sans connaître précisément $I_{B3, \text{repos}}$, car β_3 est très imprécis, on prendra $I_1/2 \gg I_{B3, \text{repos}}$.

$$\text{On choisit } I_1 = 2 \text{ mA} \quad \Rightarrow \quad I_{C1, \text{repos}} = I_{C2, \text{repos}} = I_1/2 = 1 \text{ mA} \quad \text{ce qui est bien } \gg I_{B3, \text{repos}}.$$

En fonctionnement normal, $|v_{in}| \leq v_{\text{out, crête, nom.}} / \text{Gain}_{\text{boucle fermée}} = 22/10^{30/20} = 22/31.6 = 0.7 \text{ V}_{\text{crête}}$. Les potentiels des

bases V_{B1} et V_{B2} restent donc dans une plage de $\pm 0.7 \text{ V}$, le potentiel $V_{E1} = V_{E2} = V_{C5}$ reste dans une plage de $(\pm 0.7 + V_{EB1/2}) = (\pm 0.7 + 0.7) \text{ V}$.

$$V_{EC5} = (V_{CC} - U_{R5} - V_{C5}) = (27 - 0.9 - (\pm 0.7 + 0.7)) \approx V_{CC} = 27 \text{ V} \text{ approximativement constant}$$

$$V_{EC1} = V_{E1} - (-V_{CC} + V_{BE3}) = (\pm 0.7 + 0.7) - (-27 + 0.7) \approx V_{CC} = 27 \text{ V} \text{ approximativement constant}$$

$$V_{EC2} = V_{E2} - (-V_{CC} + V_{BE1M}) = (\pm 0.7 + 0.7) - (-27 + 0.7) \approx V_{CC} = 27 \text{ V} \text{ approximativement constant}$$

$$I_{C5} = I_1 = \text{cst} = 2 \text{ mA} \quad \text{et} \quad I_{C1, \text{max}} = I_{C2, \text{max}} = I_1 = 2 \text{ mA}$$

$$P_{Q5} = V_{EC5} \cdot I_1 \approx V_{CC} \cdot I_1 = 54 \text{ mW} \text{ est approximativement constante.}$$

$$P_{Q1, \text{max}}(t) = P_{Q2, \text{max}}(t) = V_{EC1/2} \cdot I_{C1/2, \text{max}} \approx V_{CC} \cdot I_1 = 54 \text{ mW}.$$

Les transistors **BC557B** et **BC547B** conviendront parfaitement.

k) CALCUL DES RESISTANCES

Le circuit multiplicateur de U_j formé de R_6 , R_7 et Q_4 est traversé par I_2 , au repos. Pour que ce circuit fonctionne bien, il faut que l'essentiel du courant I_2 passe dans Q_4 , tout en assurant que le courant dans les résistances soit bien supérieur au courant de base de Q_4 , pour qu'on puisse considérer que $I_{R7} = I_{R6}$. De plus, pour minimiser la distorsion créée par l'ampli, il est souhaitable que ce circuit fonctionne encore, c'est à dire que I_{C4} ne s'annule pas, sur la crête positive maximale de V_{out} , lorsque l'ampli est tout proche de la saturation en positif, alors que Q_6 maintient encore I_2 constant, et donc que $I_{R7} + I_{C4, \text{min}} = I_2 - I_{B7, \text{max}} = 2 \text{ mA}$

On peut prendre:

$$R_6 = 680 \Omega \quad \Rightarrow \quad I_{R6} = U_j / R_6 = 1 \text{ mA}$$

$$\text{Si } I_{B4} \ll I_{R6} \text{ alors } I_{R7} = I_{R6} = U_j / R_6 = 1 \text{ mA} \quad I_{C4, \text{min}} = I_2 - I_{B7, \text{max}} - I_{R7} = 1 \text{ mA}$$

$$\text{On veut } U_{R6} + U_{R7} \approx 4U_j \quad \Rightarrow \quad R_7 \approx 3R_6 = 2 \text{ k}\Omega$$

Pour avoir un réglage aisé, à peu près à mi-course du potentiomètre, on prendra $P_{7, \text{tot}} = 4.7 \text{ k}\Omega$.

Au repos : $I_{C4} = I_2 - I_{R7} = 5 \text{ mA}$; avec Q_4 : **BD239**, $I_{B4} = I_{C4} / \beta_4 = 100 \mu\text{A}$ est bien $\ll I_{R6}$.

Lorsque l'ampli sature en négatif: $I_{C4, \text{max}} = I_2 - I_{R7} = 5 \text{ mA}$

$$V_{CE4} \approx 4U_j \quad \text{et} \quad P_{Q4, \text{max}}(t) \approx 15 \text{ mW}$$

Q_4 est surdimensionné, mais il a été choisi surtout pour son boîtier TO126 facile à fixer sur le radiateur qui refroidira Q_7 et Q_8 , les trois transistors seront alors à peu près à la même température.

$$R_4 = (V_{F, \text{LED}} - V_{EB6}) / I_2 = (V_{F, \text{LED}} - U_j) / I_2 \quad \Rightarrow \quad R_4 = 150 \Omega$$

$$R_5 = (V_{F, \text{LED}} - V_{EB5}) / I_1 = (V_{F, \text{LED}} - U_j) / I_1 = 450 \Omega, \text{ avec la valeur normalisée } R_5 = 470 \Omega \quad \Rightarrow \quad I_1 = 0.9/470 = 1.9 \text{ mA}$$

$R_3 = (2V_{CC} - V_{F,LED})/I_{LED} = (54 - 1.6)/0.015 = 3.5 \text{ k}\Omega$, on prendra la valeur normalisée **$R_3 = 3.3 \text{ k}\Omega$** ;

$P_{R3} = (2V_{CC} - V_{F,LED})^2/R_3 = 0.83 \text{ W}$, on prendra une résistance supportant au minimum **1 W**.

En boucle fermée, la composante continue en sortie est :

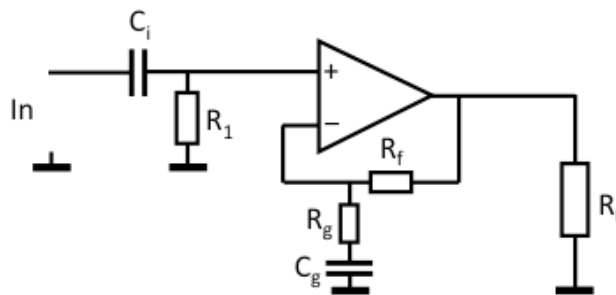
$$U_{out,DC} = +R_1 I_{B1,repos} + V_{EB1,repos} - V_{EB2,repos} - R_f I_{B2,repos} = +R_1 I_1/2\beta_1 + V_{EB1,repos} - V_{EB2,repos} - R_f I_1/2\beta_2$$

Comme β_1 et β_2 sont semblables, mais jamais parfaitement égaux, $U_{out,DC}$ sera minimisée si $R_1 = R_f$ aussi petites que possible; toutefois, il est souhaitable que la résistance d'entrée de l'ampli, qui dans ce cas est pratiquement égale à R_1 , soit de plusieurs $\text{k}\Omega$, pour ne pas devoir trop se soucier de l'impédance interne de la source de signal (préampli).

On a donc choisis **$R_1 = R_f = 10 \text{ k}\Omega$** .

I) MONTAGE EN BOUCLE FERMÉE :

L'amplificateur ainsi dimensionné correspond à un amplificateur opérationnel capable de fournir une puissance de 60 W à une charge de 4 Ω . Cet AO est utilisé dans un montage non-inverseur :



En supposant que le gain en boucle ouverte (voir exercice 4) est bien supérieur à celui en boucle fermée (30 dB), la fonction de transfert est (théorie de l'ampli op idéal):

$$\frac{V_{out}}{V_{in}} = \frac{R_1}{R_1 + 1/j\omega C_i} \cdot \frac{R_f + R_g + 1/j\omega C_g}{R_g + 1/j\omega C_g} = \frac{j\omega R_1 C_i}{1 + j\omega R_1 C_i} \cdot \frac{1 + j\omega(R_f + R_g)C_g}{1 + j\omega R_g C_g}$$

Le cahier des charges demande un gain en boucle fermée en bande passante de 30 dB, donc :

$$G_{boucle\ fermée} = V_{out,eff}/V_{in,eff} = 10^{30/20} = 31.6 = (R_f + R_g)/R_g$$

$$R_f = 10 \text{ k}\Omega \quad \quad \quad \mathbf{R_g = 330 \Omega}$$

La fréquence de coupure basse à -3 dB est approximativement : $f_L \approx 1/2\pi C_i R_1 + 1/2\pi C_g R_g$

En prenant $C_i = 2.2 \mu\text{F}$ et $C_g = 47 \mu\text{F}$, on obtient $f_L \approx 17 \text{ Hz}$, inférieure à la limite désirée de 20 Hz.

La fréquence de coupure haute f_H est déterminée la capacité de compensation C_c , dont la valeur sera choisie expérimentalement, ou par simulation, afin d'avoir un bon amortissement en boucle fermée, soit une marge de phase d'environ 70° pour l'ampli en boucle ouverte (voir exercice 4).