

Planeamento LPI II – PL2

Aquisição e Filtragem Digital de Sinais Analógicos

De forma a organizar melhor o tempo disponível das sessões, fez-se um planeamento adequado à dificuldade e tempo de implementação de cada objetivo, que é mostrado na Figura 1. Aos objetivos que apresentam maior dificuldade, serão dedicados um maior número de horas (Objetivos 1 e 2).

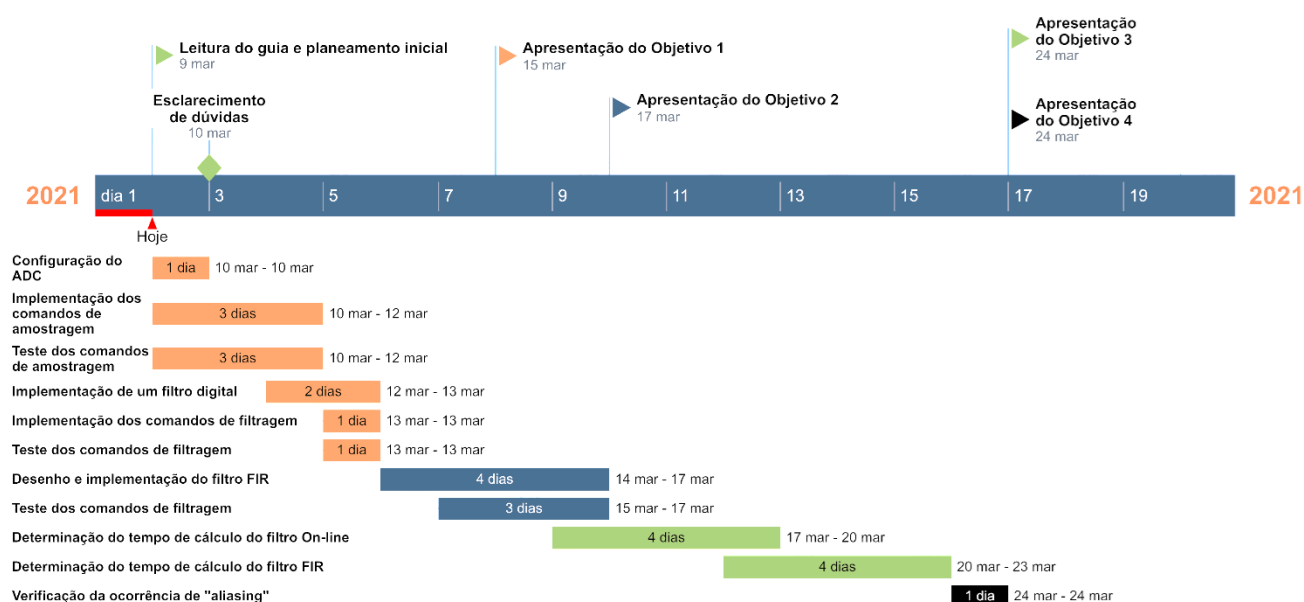


Figura 1 - Planeamento

Começando pelo primeiro objetivo, é necessária a configuração de um conversor analógico-digital (ADC) que possibilite a aquisição de dados de forma periódica ou não. Para isso, será usado o ADC1 que possui dezasseis canais de conversão, tendo os pinos GPIO associados representados na Tabela 1. Assim, estes pinos devem ser configurados como entrada, no modo *Analog mode*.

Tabela 1 - Portos GPIO associados aos canais ADC1

Canal ADC	IN0 - IN7	IN8 - IN9	IN10 - IN15
Pino GPIO	PA0 - PA7	PB0 - PB1	PC0 - PC5

Para adquirir dados de forma periódica, o ADC será configurado como *Continuous conversion mode*, que permite converter de forma continua. Além disso, usar-se-á um timer que despoletará a conversão do ADC (definido como o *External Trigger Conversion Source* do ADC1), de forma periódica, permitindo amostrar o sinal de entrada numa frequência constante, dita frequência de amostragem. A frequência de amostragem é definida pelo utilizador, através da definição do período de conversão desejado.

De uma forma geral, os periféricos a serem usados serão configurados da seguinte forma:

HCLK: 216 MHz

Debug Serial Wire – GPIO Pins PA13 e PA14

UART: USART3 (pinos PD8 e PD9)

Baudrate – 115200 bits/s

Parity – None

Stop-bit – 1 bit

Word Length – 8 bits

NVIC USART3 global interrupt enabled

ADC: ADC1

Resolution – 12 bits (15 ADC clock cycles)

Data alignment – Right alignment

Continuous conversion mode – Enabled

External Trigger Conversion Source – Timer 6

Timer: TIM6

Configured in run time

DAC:

GPIO Pin – PA4

Turno: PL3

Grupo 9:

Diogo Fernandes, a88262

Tomás Abreu, a88218