

ARQUITECTURA SISTEMAS DISTRIBUIDOS. 3º GTI

REPASO PROBLEMAS

1. Hallar la relación de CPI entre PIII y P4 para SPECT INT 2000, con estos datos. SOLUCIÓN: (debe dar 1.34 para la versión de 1.7GHz de P4)

	Pentium III	Pentium 4	P4 / PIII
<i>Nº fases</i>	11	22	2
<i>Frecuencia para la misma tecnología</i>	1.5 GHz	2.5 GHz	1.667
<i>Prestaciones relativas SPEC INT2000</i>	1 (1GHz)	1.26(1.7GHz) 1.45(2GHz)	Hallar relación
<i>Prestaciones relativas SPEC FP2000</i>	1 (1GHz)	1.85(1.5GHz) 2.22(2GHz)	Hallar relación

2. Dado el siguiente código de alto nivel:

```
int i;
float x[100], y[100], z[100]; ...
for (i=0; i<100; i++) x[i]=y[i]/z[i];
```

Suponer que la división tarda 10 ciclos y el resto de operaciones sólo 1 ciclo. Suponer BTB que siempre acierta (excepto en la última iteración).

- Escribir el código (para un RISC escalar). Por comodidad usar un único registro base, modificando los desplazamientos según el vector.
 - Aplicar el algoritmo de Tomasulo para un RISC escalar y calcular el CPI para el estacionario. Estudiar los casos UF DIV segmentada y no segmentada. No es necesario dibujar las fases IF
 - Idem para superescalar de grado 4 (donde siempre puede lanzar 4 instrucciones en la fase IF, es decir hay una IFU (Unidad de búsqueda de instrucciones) que tiene siempre llena la ventana de IF).
 - Hallar el número de ciclos de bloqueo de control para la última iteración.
3. Traducir a un RISC típico usando el mínimo número de instrucciones posibles (un único registro base para todos los vectores) el siguiente bucle.
- ```
float a[1024], b[1024];
for (i=2; i<1024; i++) a[i]=(a[i]+a[i-2])/b[i-1];
```
- A continuación reordenar para que el mayor número de instrucciones posible esté detrás de DIVF
4. Para una única iteración (suponemos que se puede ejecutar en paralelo todas las operaciones posibles; es decir, que no tengan dependencia),
- ¿cuántos ciclos tarda en almacenarse  $a[i]$  del problema 3 desde que se empieza a leer el primer elemento de la memoria de esa iteración (que sería  $a[i]$ ,  $a[i-2]$  o  $b[i]$ )? Duración operaciones: ADDF: 4 ciclos, DIVE: 20, LF: 3, SF: 2.
  - Hallar el camino crítico para muchas iteraciones, y calcular el número de ciclos por iteración.
5. Suponiendo que  $CPI_{ideal}=1$ ,  $CPI_{datos}=0.15$  y  $CPI_{control}=(\text{Frecuencia de saltos}) * 1.5$  ciclos bloqueo/salto, hallar el número de instrucciones del bucle SAXPY original (de  $1024*3$  iteraciones) y del desenrollado de 3 iteraciones. Hallar también la aceleración entre ambos bucles.
6. Hallar el ancho de banda de acceso al sistema de memoria para los dos casos del problema anterior, si  $frec=2$  GHz.
7. Desenrollar usando 2 variables con mínimos parciales el bucle que calcule el mínimo elemento de un vector. Tras el bucle el mínimo sería el mínimo de ambas variables.