

中山大学数据科学与计算机学院本科生实验报告

(2018 学年第二学期)

课程名称：数字电路与逻辑设计实验

任课教师：郭雪梅

助教：林鸿鑫

年级&班级	18 级计科 7 班	专业(方向)	计算机类
学号	18340181	姓名	谢俊杰
电话	16607657742	Email	xiejj8@mail2.sysu.edu.cn
开始日期	2019/6/16	完成日期	2019/6/16

一、实验题目

利用 MSI 设计时序逻辑电路——六十进制计数器的实现

二、实验目的

- 1.熟悉中规模集成电路计数器的功能及应用
- 2.熟悉中规模集成电路译码器的功能及应用
- 3.熟悉 LED 数码管及显示电路的工作原理
- 4.学会综合测试的方法

三、实验内容

1. 实验步骤

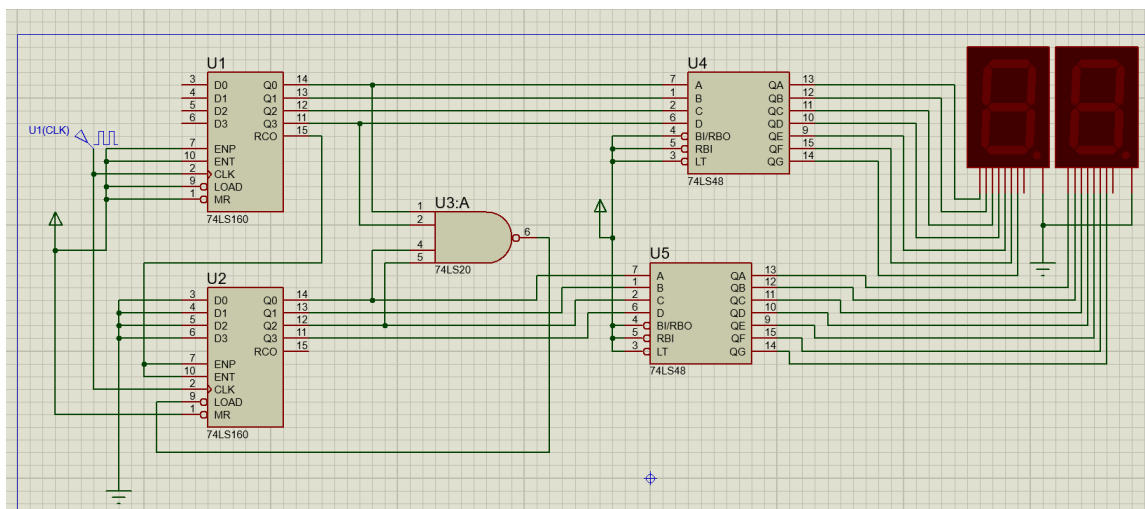
1.1在两个七段数码管上分别显示个位和十位

使用同步置数时：

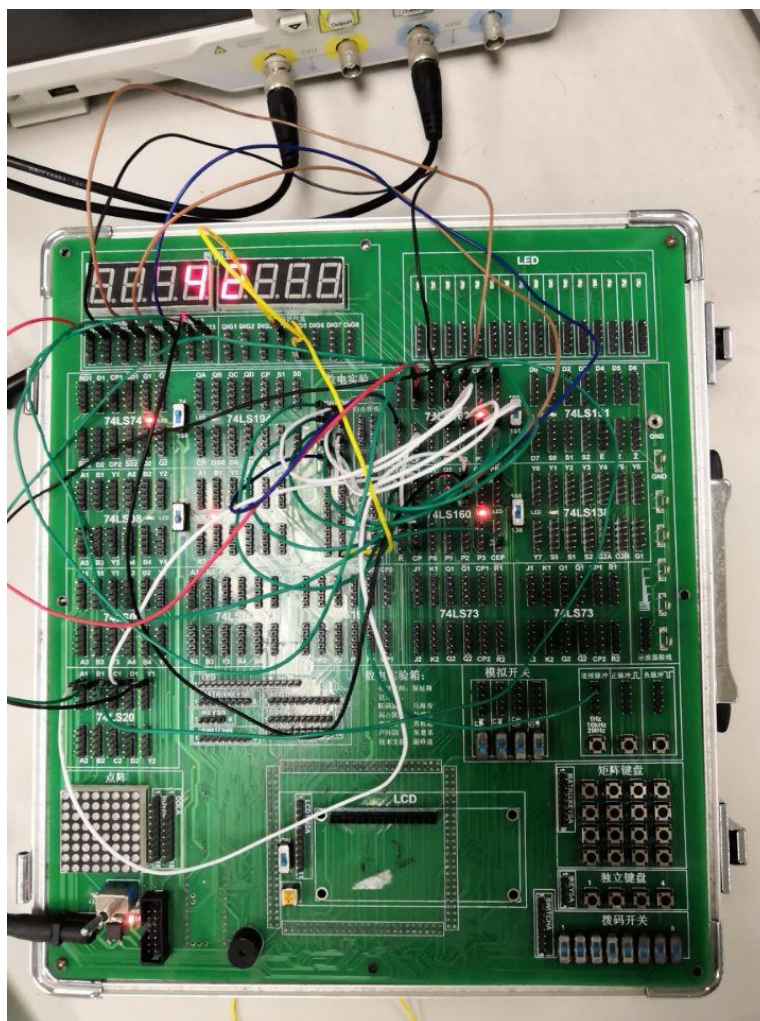
(1) 用两个集成计数器74LS160分别组成8421码十进制和六进制计数器，并连接在同一个时钟周期下；

(2) 将组成的十进制计数器的进位端与六进制的计数控制端相连接，使得在十进制进位时，六进制计数器计数；

(3) 将六进制的置数端置0，将十进制计数器Q0、Q3和六进制的Q0、Q2相与非后连接到同步置入控制端，使得十进制计数器计至1001和六进制计数器计至0101时，在时钟上升沿处归零，并用实验箱上的LED译码显示电路显示，Proteus仿真电路图如下：

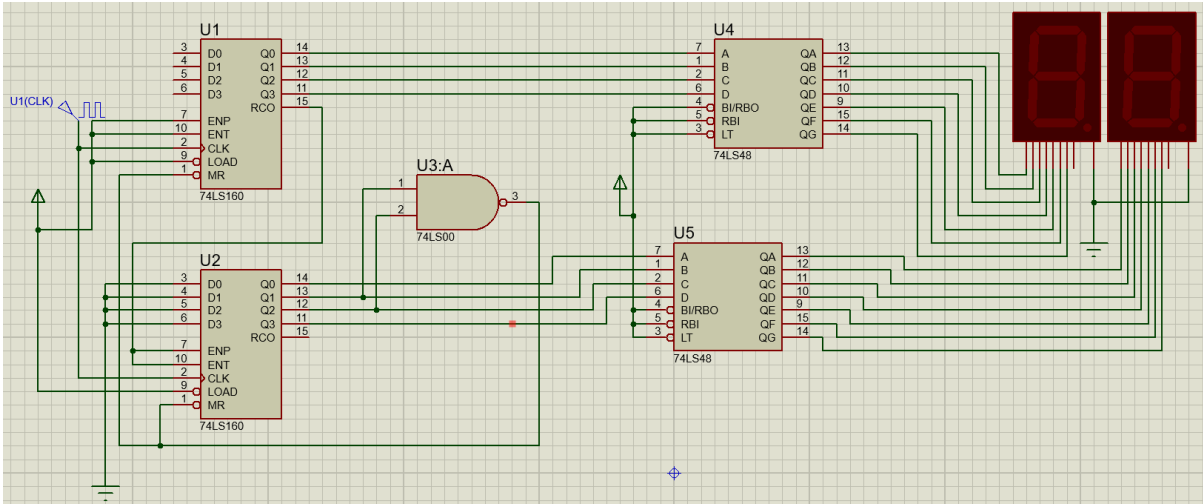


实验室连接电路如下图：



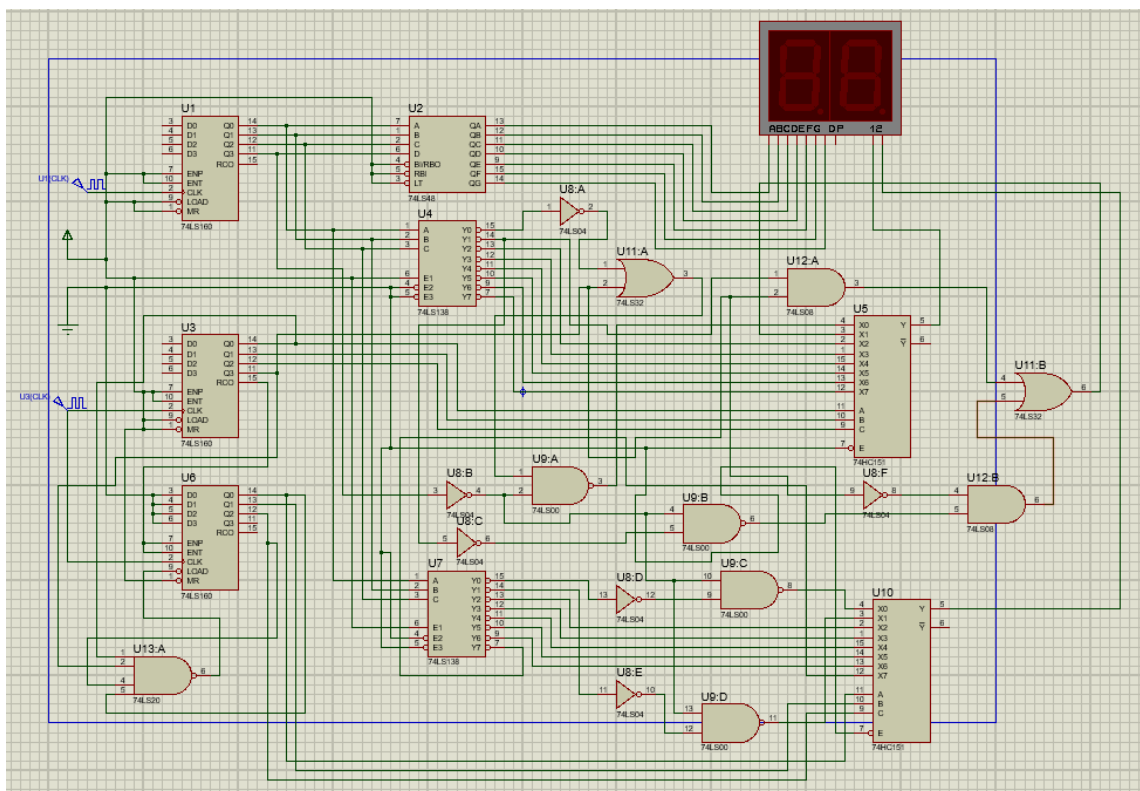
基本连接方同上，但在(3)中，将六进制计数器的Q1、Q2相与非后连接到异步清

零控制端，使得六进制计数器计至0110时立即异步清零，Proteus仿真电路图如下：

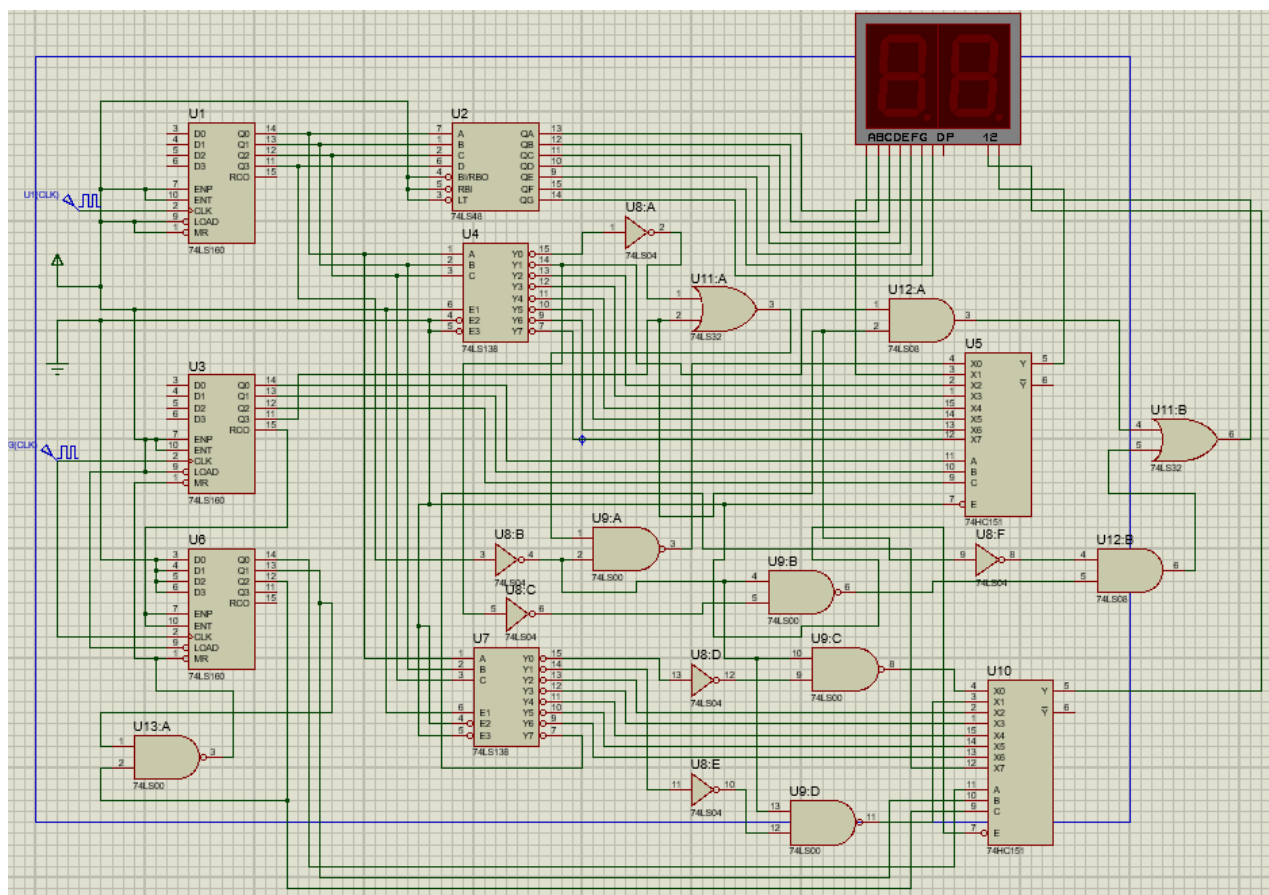


1.2 在同一段七段数码管上显示个位和十位

由于个位十位在同一段数码管上，而两位的计数频率不同，故需要两个频率时钟，分别为1Hz频率的给74LS160计数器以控制计数速度和1kHz给七段数码管扫描显示两位数字，在扫描过程中就需要用到74LS138和74LS151对位选信号进行处理，其中同步置数的电路图如下：



异步清零的电路图如下：

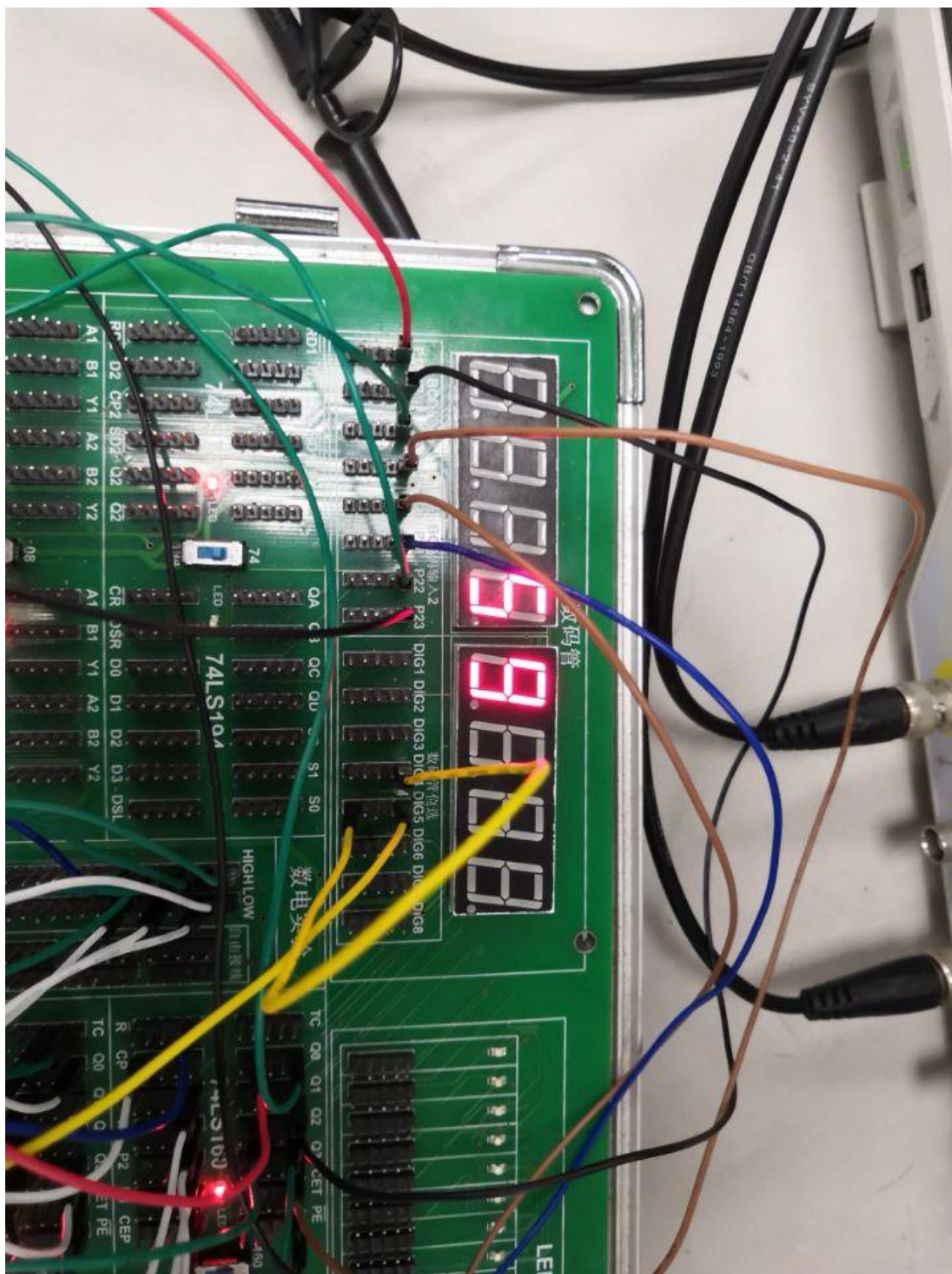


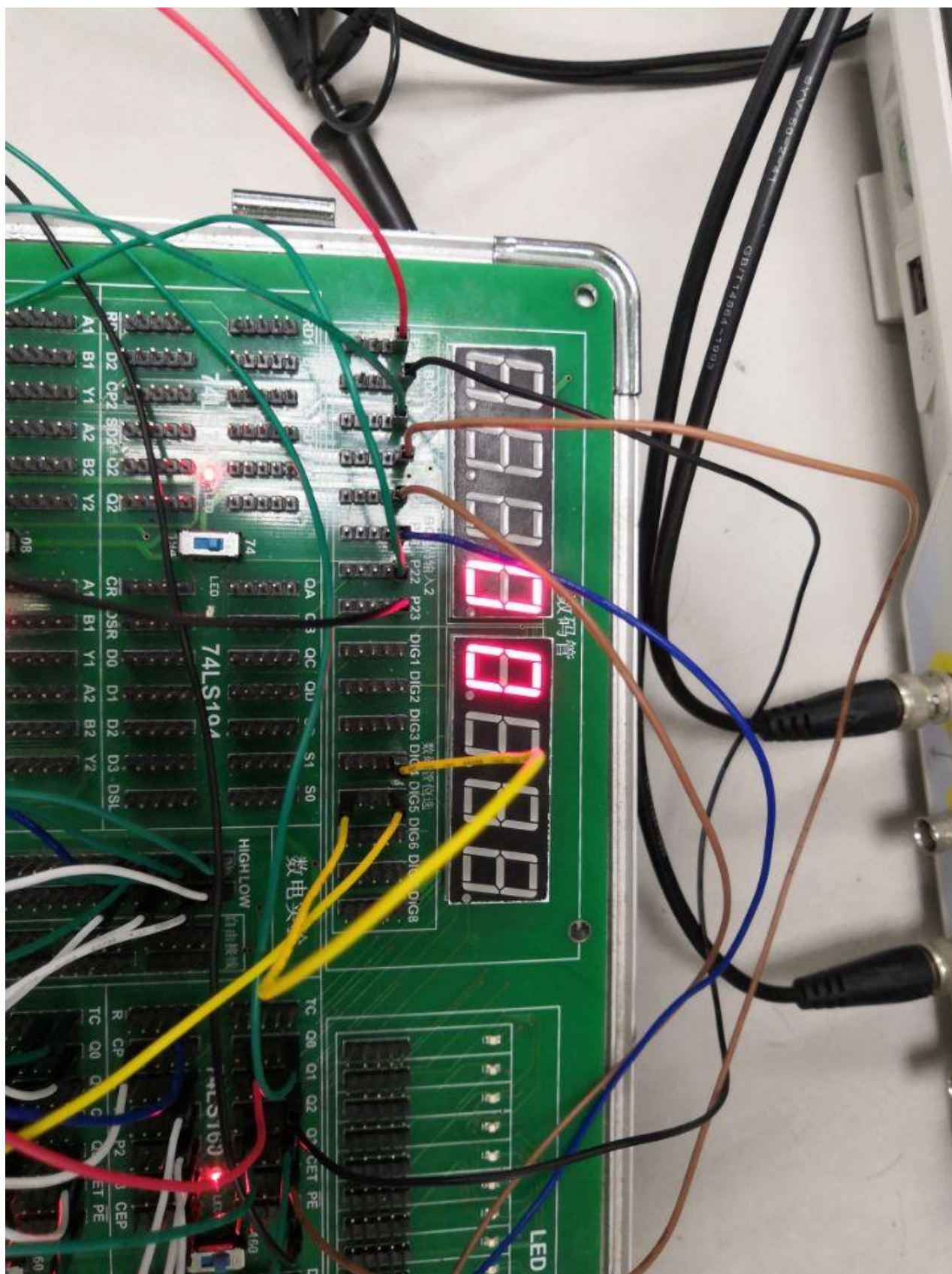
2. 实验原理

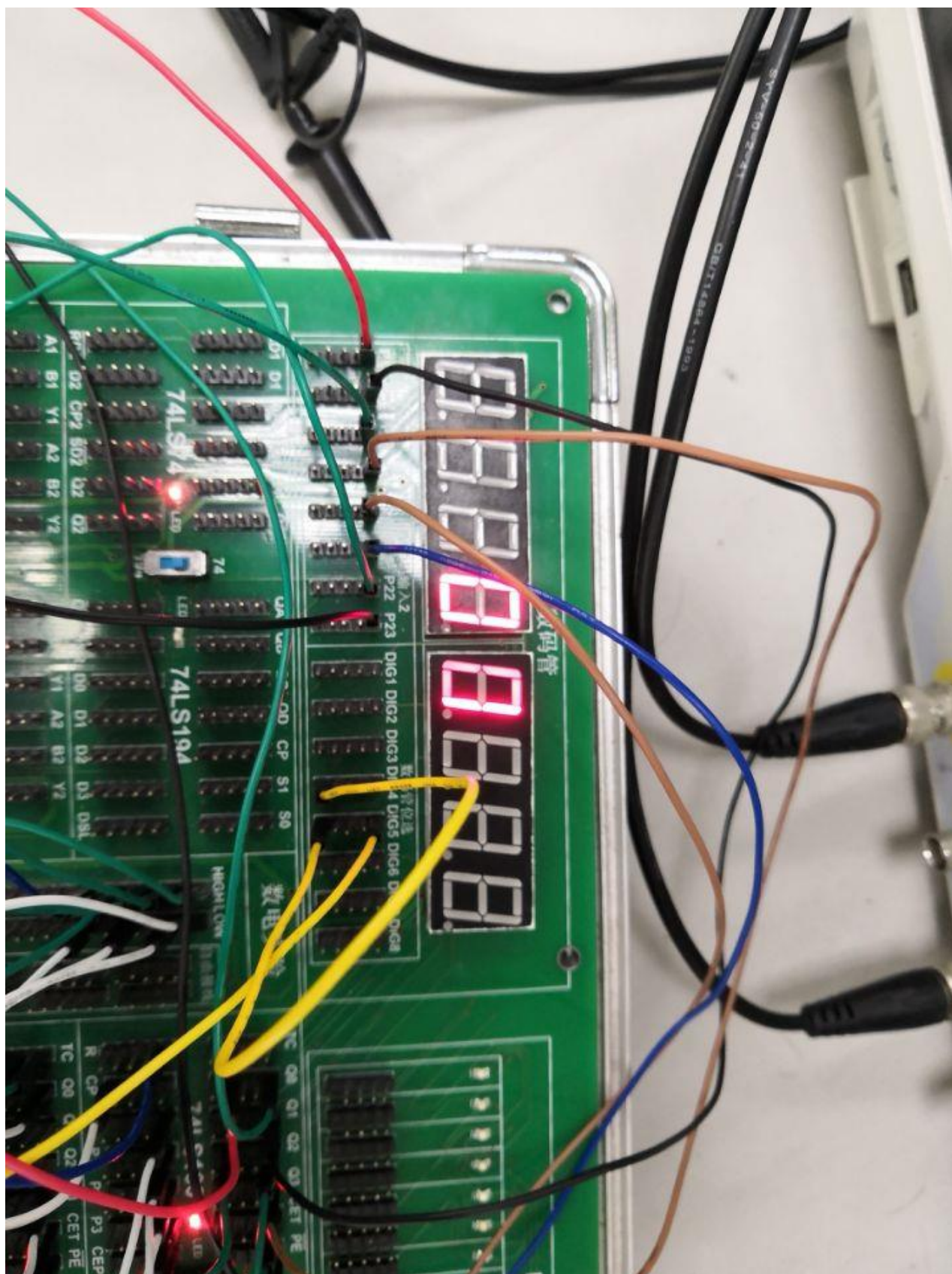
利用集成计数器的清零端和置数端实现归零，可以构成任意进制计数器，使用同步清零或置数构成 N 进制计数器时，需要写出 S_{N-1} 的二进制代码，而使用异步方法时，需写出 S_N 的二进制代码，再求归零逻辑。

四、实验结果

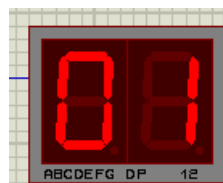
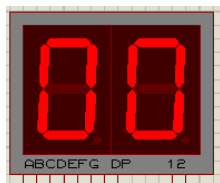
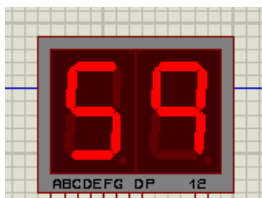
在实验板上进行的六十进制计数器中的数码管从00显示到59，又从59计至00，其结果如图：







而在Proteus仿真电路的结果均可顺利计数, 由59也可转为00重新计数:



五、实验感想

在此次实验中，熟悉了对计数器的功能和应用，对于由现有集成计数器构成任意进制计数器的方法更为了解，掌握了其中的置数法和清零法的运用，同时也让我明白到无论是置数和清零，都需要事先了解元件的端口是同步或是异步，才能确定是根据 S_{N-1} 或 S_N 来决定归零逻辑。而对于在同一段数码管上的显示个位和十位，需要两个频率时钟分别对应计数和扫描，还有1和9, 0和8的处理时选择，都需考虑进去。